

**TOBB EKONOMİ VE TEKNOLOJİ ÜNİVERSİTESİ**  
**FEN BİLİMLERİ ENSTİTÜSÜ**

**BÜTÜNLEŞİK SAYISAL SÜPERİLETKEN TEK AKI KUANTUM GİRİŞİM  
AYGITI VE SAYISAL SİNYAL İŞLEME DEVRELERİNİN GELİŞTİRİLMESİ**

**YÜKSEK LİSANS TEZİ**  
**Beyza Zeynep ÜÇPINAR**

**Elektrik Elektronik Mühendisliği Anabilim Dalı**

**Tez Danışmanı: Prof. Dr. Ali BOZBEY**

**NİSAN 2022**



## ÖZET

Yüksek Lisans Tezi

### BÜTÜNLEŞİK SAYISAL SÜPERİLETKEN TEK AKI KUANTUM GİRİŞİM AYGITI VE SAYISAL SİNYAL İŞLEME DEVRELERİNİN GELİŞTİRİLMESİ

Beyza Zeynep ÜÇPINAR

TOBB Ekonomi ve Teknoloji Üniversitesi

Fen Bilimleri Enstitüsü

Elektrik Elektronik Mühendisliği Anabilim Dalı

Tez Danışmanı: Prof. Dr. Ali BOZBEY

Tarih: NİSAN 2022

Günümüz teknolojisinde çok sayıda uygulamada hassas manyetometrelere ihtiyaç duyulmaktadır. Bu alanda; Süperiletken Kuantum Girişim Aygıtı (SQUID) olarak bilinen süperiletken sensörler, hassas manyetik akı - voltaj transfer karakteristiğine sahip cihazlardır. Sensör veya yükseltici olarak kullanılabilen SQUID'lerin çok geniş kullanım alanları vardır. Bunlardan bazıları; deprem algılama, ilaçlı manyetoensefalografi ve manyeto kardiyografi, katı hal fiziği, biyomanyetizma ve arkeoloji olarak söylenebilir. SQUID; RF SQUID ve DC SQUID olmak üzere iki ana alt başlıkta incelenir. Düşük sıcaklık süperiletkenlerinden yapılan RF/DC SQUID'lerde manyetik alan hassasiyeti  $fT/\sqrt{Hz}$  mertebelerindedir. Yüksek sıcaklık süperiletkenleri ile yapılan SQUID'lerde ise bu hassasiyet  $100fT/\sqrt{Hz}$ 'in altındadır. RF ve DC SQUID'ler yapı olarak basit bir sensör olmaları ve görece yüksek hassasiyete sahip olmalarına rağmen, oda sıcaklığında çalışan karmaşık okuma devrelerine ihtiyaç duyar. Bu durum maliyeti artırırken aynı zamanda verileri anlamlandırma hızını da ciddi oranda etkiler.

Bu tez kapsamında; DC SQUID'leri maliyet ve hız bakımından kısıtlayan, ayrıca oda sıcaklığında çalışan karmaşık okuma devrelerine olan ihtiyacı ortadan kaldıracak şekilde, bir Sayısal SQUID ve aynı yonga üzerinde okuma devrelerinin de bulunduğu bütünleşik sistem tasarlanması amaçlanmıştır. Bu sayede, Sayısal SQUID'in örnekleme frekansının artması ayrıca aynı yonga üzerinde bulunan farklı özelliklere sahip (yüksek hız, yüksek hassasiyet) sayısal sinyal işleme devreleri ile oda sıcaklığında çalışan karmaşık okuma devrelerine olan ihtiyacın ortadan kalkması hedeflenmiştir.

**Anahtar Kelimeler:** Süperiletkenler, Tek akı kuantumlu devreler, Manyetik alan sensörü, SQUID, Sayısal sinyal işleme devreleri.

## ABSTRACT

Master of Science

### DEVELOPMENT OF INTEGRATED DIGITAL SQUID WITH DIGITAL SIGNAL PROCESSING CIRCUITS

Beyza Zeynep ÜÇPINAR

TOBB University of Economics and Technology  
Institute of Natural and Applied Sciences  
Department of Electrical and Electronics Engineering

Supervisor: Prof. Dr. Ali BOZBEY

Date: APRIL 2022

Nowadays, sensitive magnetometers are used in wide application areas. SQUID, Superconducting Quantum Interference Device, is one of the most sensitive superconducting sensors, which is known for its sensitive magnetic flux-voltage characteristic. SQUIDS, which can be used as sensors or amplifiers, have a wide range of uses. Some of those are earthquake detection, medicated magnetoencephalography and magnetocardiography, solid-state physics, biomagnetism, and archeology. There are two types of SQUIDS, called RF SQUID and DC SQUID. Magnetic field sensitivity of RF/DC SQUIDS made of low-temperature superconductors is in the  $fT/\sqrt{Hz}$  range. Although RF and DC SQUIDS are simple sensors and have relatively high sensitivity, they require complex readout circuits operating at room temperature. This situation both increases the cost and seriously affects the speed of processing of the data. Within the scope of this thesis; it is aimed to design an integrated system including a Digital SQUID and readout circuits on the same chip, which limits DC SQUIDS in terms of cost and speed, and also eliminates complex readout circuits operating at room temperature. In this way, it is desired to increase the sampling frequency of Digital SQUID and to eliminate the need for complex readout circuits operating at room

temperature, thanks to digital signal processing circuits with different features (high speed, high sensitivity) on the same chip.

**Keywords:** Superconductors, Single flux quantum circuits, Magnetic field sensors, SQUID, Digital signal processing circuits.



## İÇİNDEKİLER

	<u>Sayfa</u>
<b>ÖZET</b> . . . . .	v
<b>ABSTRACT</b> . . . . .	viii
<b>TEŞEKKÜR</b> . . . . .	x
<b>İÇİNDEKİLER</b> . . . . .	xii
<b>ŞEKİL LİSTESİ</b> . . . . .	xiv
<b>ÇİZELGE LİSTESİ</b> . . . . .	xvi
<b>KISALTMALAR</b> . . . . .	xviii
<b>SEMBOL LİSTESİ</b> . . . . .	xx
<b>1. GİRİŞ</b> . . . . .	1
1.1 Tezin Ana Hatları . . . . .	1
1.2 Süperiletkenliğin Keşfi . . . . .	3
1.3 Meissner - Ochsenfeld Etkisi (Manyetik Alanın Dışlanması) . . . . .	5
1.4 Akı Kuantizasyonu . . . . .	7
<b>2. SÜPERİLETKEN DEVRE TEORİSİ VE TEMEL DEVRE ELEMANLARI</b> 9	
2.1 Josephson Ekleme . . . . .	9
2.2 Josephson Ekleminin RCSJ Devre Modeli . . . . .	12
2.3 Süperiletken Kuantum Girişim Aygıtı (SQUID) . . . . .	14
2.3.1 RF SQUID . . . . .	15
2.3.2 DC SQUID . . . . .	15
2.3.3 QOS (Quasi-One Junction SQUID) . . . . .	19
2.4 Sayısal Hücreler . . . . .	20
2.4.1 Josephson İletim Hattı (JTL) . . . . .	23
2.4.2 Ayrıcı Hücre (SPL) . . . . .	24
2.4.3 Birleştirici Hücre (MRG) . . . . .	25
2.4.4 "VE" Mantık Kapısı Hücresi (JAND) . . . . .	27
2.4.5 "VEYA" Mantık Kapısı Hücresi (JOR) . . . . .	28
2.4.6 (Geciktirme) Delay Flip-Flop Hücresi (DFF) . . . . .	30
2.4.7 (Tersleme) Toggle Flip-Flop Hücresi (TFF) . . . . .	31
2.4.8 Toprak Hücresi (Sink) . . . . .	32
2.4.9 Kaynak Hücresi (Source) . . . . .	32
2.4.10 DC-SFQ Çevirici Hücre (DC-SFQ) . . . . .	33
2.4.11 SFQ-DC Çevirici Hücre (SFQ-DC) . . . . .	34
2.5 Analog Hücreler . . . . .	35
2.5.1 Pasif İletim Hattı (PTL) . . . . .	35
2.5.2 Sürücü ve Alıcı Hücreler . . . . .	36
2.6 Süperiletken ADC Tasarımları . . . . .	37
2.7 Sayısal SQUID . . . . .	38
<b>3. SAYISAL SQUID VE SAYISAL SİNYAL İŞLEME DEVRELERİNİN TASARIMI</b> . . . . .	41

3.1 Sayısal SQUID Tasarımı . . . . .	42
3.1.1 Oylama Devresi Tasarımı . . . . .	51
3.2 Sayısal Sinyal İşleme Devreleri . . . . .	55
3.2.1 Asenkron Flash Sayaç . . . . .	56
3.2.2 Senkron Kümülatif Devre . . . . .	59
<b>4. TEST DÜZENEGİ . . . . .</b>	<b>63</b>
<b>5. SONUÇLAR VE TARTIŞMALAR . . . . .</b>	<b>71</b>
<b>KAYNAKLAR . . . . .</b>	<b>80</b>
<b>ÖZGEÇMİŞ . . . . .</b>	<b>85</b>





## ŞEKİL LİSTESİ

	<u>Sayfa</u>
Şekil 1.1: Civa Elementinin (Hg) Sıcaklık-Direnç Grafiği [3]. . . . .	3
Şekil 1.2: Farklı Kritik Sıcaklık Değerlerine Sahip Süperiletkenler-Buldukları Yıllar Grafiği [4]. . . . .	4
Şekil 1.3: Süperiletken-Mükemmel İletken Diamanyetizma Özellikleri [4]. . . . .	5
Şekil 1.4: Cu-Nb Manyetik Alan Değişimi. . . . .	6
Şekil 1.5: Süperiletken Halka Üzerindeki Elektron Salınımları [7]. . . . .	7
Şekil 2.1: Josephson Ekleminin Yapısı. . . . .	9
Şekil 2.2: Josephson Ekleminin Akım-Gerilim Karakteristiği [10]. . . . .	11
Şekil 2.3: Josephson Ekleminin RCSJ Devre Modeli [4]. . . . .	12
Şekil 2.4: McCumber Parametresinin Josephson Ekleminin Akım Gerilim Karakteristiğine Etkisi [8]. . . . .	13
Şekil 2.5: Manyetik Alan Büyüklükleri ve Ölçüm Metotları. . . . .	14
Şekil 2.6: RF SQUID Devresi. . . . .	15
Şekil 2.7: DC SQUID Yapısı. . . . .	16
Şekil 2.8: DC SQUID Akım-Voltaj Karakteristiği ve Uygulanan Manyetik Akı ile Çıkıştaki Voltaj Değerleri İlişkisi [15]. . . . .	18
Şekil 2.9: DC SQUID Okuma Devresi. . . . .	19
Şekil 2.10: Quasi One Junction Şematiği [17]. . . . .	20
Şekil 2.11: RSFQ Devrelerin IV Grafiği Gösterimi. . . . .	22
Şekil 2.12: Josephson İletim Hattı Şematiği. . . . .	23
Şekil 2.13: Josephson İletim Hattı Simülasyon Sonucu. . . . .	24
Şekil 2.14: Ayırıcı İletim Hattı Şematiği. . . . .	24
Şekil 2.15: Ayırıcı İletim Hattı Simülasyon Sonucu. . . . .	25
Şekil 2.16: Birleştirici İletim Hattı Şematiği. . . . .	26
Şekil 2.17: Birleştirici İletim Hattı Simülasyon Sonucu. . . . .	26
Şekil 2.18: “VE” Mantık Kapısının Moore Diyagramı [21]. . . . .	27
Şekil 2.19: “VE” Mantık Kapısı (JAND) Şematiği. . . . .	28
Şekil 2.20: “VEYA” Mantık Kapısının Moore Diyagramı [21]. . . . .	29
Şekil 2.21: “VEYA” Mantık Kapısı (JOR) Şematiği. . . . .	29
Şekil 2.22: DFF Hücresinin Moore Diyagramı [21]. . . . .	30
Şekil 2.23: DFF Hücresinin Şematiği. . . . .	31
Şekil 2.24: Topraklama Hücresinin Şematiği. . . . .	32
Şekil 2.25: Kaynak Hücresinin Şematiği. . . . .	33
Şekil 2.26: DC-SFQ Hücresinin Şematiği. . . . .	34
Şekil 2.27: SFQ-DC Hücresinin Şematiği. . . . .	34
Şekil 2.28: PTL Hücresinin Merdiven Modeli. . . . .	35
Şekil 2.29: PTL Sürücü Devresinin Şematiği. . . . .	36
Şekil 2.30: PTL Alıcı Devresinin Şematiği. . . . .	36
Şekil 2.31: Sigma-Delta ADC Şematiği. . . . .	38

Şekil 3.1: Sistem Blok Diyagramı. . . . .	42
Şekil 3.2: Sayısal SQUID Yapısı. . . . .	43
Şekil 3.3: Sayısal SQUID 1. . . . .	45
Şekil 3.4: Squid 1 Faz Değişimleri. . . . .	46
Şekil 3.5: Squid 1 Eğitim-Darbe İlişkisi. . . . .	46
Şekil 3.6: Sayısal SQUID 1 Layout. . . . .	47
Şekil 3.7: Squid 1 Faz Değişimleri Senaryo 2. . . . .	48
Şekil 3.8: Squid 1 Eğitim-Darbe İlişkisi Senaryo 2. . . . .	48
Şekil 3.9: Sayısal SQUID 2. . . . .	49
Şekil 3.10: Squid 2 Faz Değişimleri. . . . .	50
Şekil 3.11: Squid 2 Eğitim-Darbe İlişkisi. . . . .	50
Şekil 3.12: Sayısal SQUID 2 Layout. . . . .	51
Şekil 3.13: Gürültünün Sayısal SQUID Çıkışları Üzerindeki Etkisi. . . . .	52
Şekil 3.14: Gürültünün 3 adet Sayısal SQUID Çıkışları Üzerindeki Etkisi. . . . .	52
Şekil 3.15: Oylama Devresi. . . . .	53
Şekil 3.16: Hata Olasılığı-Eğitim İlişkisi Grafiği. . . . .	53
Şekil 3.17: Oylama Devresi Şematiği. . . . .	54
Şekil 3.18: Oylama Devresi Simülasyon Sonuçları. . . . .	55
Şekil 3.19: Asenkron Sayaç Blok Diyagramı. . . . .	57
Şekil 3.20: TFF'in Ürettiği SFQ Darbe Sinyalleri. . . . .	57
Şekil 3.21: TFF-SFQ DC Çevirici Zamanlama Diyagramı. . . . .	58
Şekil 3.22: Flash Sayaç Çip Üzerindeki Görüntüsü. . . . .	58
Şekil 3.23: Kümülatif Sayısal Sinyal İşleme Devresi Blok Diyagramı. . . . .	59
Şekil 3.24: Up Down Sayacının Simülasyon Görüntüsü. . . . .	60
Şekil 3.25: Up Down Sayaç ve Kümülatif Sayacın Şematik Görünümü. . . . .	61
Şekil 3.26: Kümülatif Devrenin Sayısal Simülasyon Sonuçları. . . . .	61
Şekil 3.27: Kümülatif Devrenin Şematiği. . . . .	62
Şekil 4.1: İki Katmanlı Kriyojenik Sistemin Genel Yapısı [40]. . . . .	63
Şekil 4.2: Sistemin Sıcaklık Değişimi [40]. . . . .	64
Şekil 4.3: Sistemin Labview Kontrol Arayüzü [40]. . . . .	65
Şekil 4.4: Wire Bonder. . . . .	66
Şekil 4.5: Test Sistemi-1. . . . .	67
Şekil 4.6: TestSistemi-2. . . . .	67
Şekil 4.7: Probe Görüntüsü. . . . .	68
Şekil 4.8: Faraday Kafesi. . . . .	68
Şekil 4.9: Test Sistemi Blok Diyagramı. . . . .	70
Şekil 5.1: Sistemin Bulunduğu Yonga Görüntüsü. . . . .	74
Şekil 5.2: TFF Test Sonucu. . . . .	74
Şekil 5.3: Sayısal SQUID ve Asenkron Sayaç Çıkış Pozitif Eğitim-1. . . . .	75
Şekil 5.4: Sayısal SQUID ve Asenkron Sayaç Çıkış Pozitif Eğitim-2. . . . .	75
Şekil 5.5: Sayısal SQUID ve Asenkron Sayaç Çıkış Negatif Eğitim. . . . .	76
Şekil 5.6: Sayısal SQUID ve Asenkron Sayaç Çıkış Pozitif Eğitim ve Negatif Eğitim. . . . .	76
Şekil 5.7: Up Down Sayaç Simülasyon Sonuçları. . . . .	77
Şekil 5.8: Kümülatif Sayaç Simülasyon Sonuçları. . . . .	78

## ÇİZELGE LİSTESİ

	<u>Sayfa</u>
Çizelge 5.1: Sayısal SQUID-1 Tasarım Değerleri. . . . .	72
Çizelge 5.2: Sayısal SQUID-2 Tasarım Değerleri. . . . .	72





## KISALTMALAR

<b>BCS</b>	: Bardeen Cooper Schireffer
<b>DC</b>	: Direct Current
<b>DFD</b>	: D Flip Flop
$H_c$	: Kritik Manyetik Alan
$I_b$	: Besleme Akımı
$I_c$	: Kritik Akım
<b>JJ</b>	: Josephson Junction
<b>JTL</b>	: Josephson Transmission Line
<b>PTL</b>	: Passive Transmission Line
<b>RF</b>	: Radio Frequency
<b>RSFQ</b>	: Rapid Single Flux Quantum
<b>QOS</b>	: Quasi One Junction SQUID
<b>SFQ</b>	: Single Flux Quantum
<b>SQUID</b>	: Superconducting Quantum Intereference Device
$V_g$	: Gap Voltajı
$T_c$	: Kritik Sıcaklık



## SEMBOL LİSTESİ

Bu çalışmada kullanılmış olan simgeler açıklamaları ile birlikte aşağıda sunulmuştur.

Simgeler	Açıklama
A	Akım Birimi
C	Kapasitans
e	Elektron Yüğü
f	Frekans
L	İndüktans
$\beta_c$	McCumber Parametresi
$\beta_l$	Screening Parametresi
$\lambda$	London Nüfuz Derinliğı
$\Phi_0$	Akı Kuantası
$\hbar$	Plank Sabiti
$\delta$	Faz Farkı
I	Akım
t	Zaman
T	Sıcaklık
V	Voltaj





## 1. GİRİŞ

Günümüzün gelişen teknolojik gereksinimleri doğrultusunda, elektronik sistemler için yüksek hız ve düşük güç tüketimi en çok ihtiyaç duyulan iki parametre haline gelmiştir. Yarı iletken devre teknolojisi, şu anda kolay ulaşılabilirliği ve altyapı sorunları olmaması sayesinde en çok kullanılan devre teknolojisidir. Fakat, yüksek güç tüketimi ve hız kısıtlarıyla her geçen gün doğal sınırlarına yaklaşmaktadır. Bu noktada, süperiletken devre teknolojisi düşük güç tüketimi, karmaşık olmayan devre yapıları ve GHz mertebelerine rahatça ulaşabilen hız faktörleriyle, belirtilen gereksinimleri karşılayarak geleceğin teknolojisi olmaya büyük adaydır [1].

### 1.1 Tezin Ana Hatları

Bütünleşik Sayısal Süperiletken Kuantum Girişim Aygıtı ve Sayısal Sinyal İşleme Devrelerinin Tasarımını konu alan bu yüksek lisans tezi 5 ana bölümden oluşmaktadır. İlk bölümde, büyük ölçüde süperiletkenliğin tanımı, tarihçesi ve teorisinden bahsedilmiştir. Süperiletkenliğin temel özelliklerinden ve onları mükemmel iletkenlerden ayıran manyetik alanı dışlama özelliği, Meissner Ochsensfeld etkisi ayrı bir alt başlıkta açıklanmıştır. Süperiletken bir malzemeye uygulanan manyetik alan bir akı-kuantasının tam katları olacak şekilde malzemenin içine girebilir veya çıkabilir. Akı kuantizasyonu olarak bilinen bu temel süperiletken özelliği de yine ayrı bir alt başlıkta anlatılmıştır.

İkinci bölümde; süperiletken devre tasarımı için temel çalışmalardan olan Josephson Eklemleri ve SQUID'lerden bahsedilmiş; süperiletken devre teorisi, Hızlı Tek Akı Kuantası (RSFQ) devre teknolojisi üzerinde durulmuş ve temel sayısal/analog devre hücreleri açıklanmıştır. 1962 yılında Brian Josephson'ın gösterdiği ve kendi adıyla Josephson Eklemleri (Josephson Junction) olarak anılan, 2 süperiletken ve aralarında bulunan 1 yalıtkan malzemedan oluşan eklem, süperiletken elektronüğının temel

buluşlarından biri olarak görülmektedir. Cooper çiftlerinin (Cooper pair) tünellemesine dayanan bu temel yapı ilk olarak Brian Josephson tarafından gösterilmiştir. Tezde ise ayrı bir alt başlıkta açıklanmaktadır. Josephson Etkisi de kendi içinde AC ve DC Josephson Etkisi olarak ikiye ayrılmıştır. Çalışmada da bu şekilde, iki ayrı başlık altında açıklanmaktadır. Tezin esas konusu olan Sayısal SQUID'in anlaşılması için bu bölümde en hassas manyetik akı-voltaj dönüştürücülerinden biri olan geleneksel SQUID'in avantaj ve dezavantajları incelenmiştir. Bölümün devamında tasarımlarda sıklıkla kullanılan temel sayısal devrelerden bahsedilmiştir. Josephson İletim Hattı (JTL), Ayırıcı Hücre (Splitter), Birleştirici Hücre (Merger), "VE" Mantık Kapısı (JAND), "VEYA" Mantık Kapısı (JOR), Delay Flip-Flop (DFF), Toogle Flip Flop (TFF), Toprak (Sink), Kaynak (Source), DC-SFQ Çevirici, SFQ-DC Çevirici hücreleri ayrı alt başlıklar altında tanımlanmıştır. Ayrıca, PTL, Sürücü ve Alıcı Devreler gibi tasarımlarda sıklıkla kullanılan temel analog devrelerden de bu bölümde bahsedilmiştir. Son olarak, Sayısal SQUID yapısı bakımından analog veriyi işlenebilecek dijital veriye çevirdiğinden ADC gibi davranmaktadır. Bu sebeple süperiletken Analog Dijital Çeviricilerden de bu bölümde bahsedilmiştir.

Üçüncü bölümde ise DC SQUID'in dezavantajlarına alternatif olarak tasarlanan iki farklı hassasiyete sahip iki farklı Sayısal SQUID'in devre tasarım kısıtları, simülasyon sonuçları ve layoutları yer almaktadır. Sayısal SQUID'in hassasiyetini arttırmak için kullanılan ve ön-filtreleme devresi olarak düşünülen oylama devresi de bu bölümde açıklanmıştır. Buna ek olarak, sayısal verinin işlenmesi için tasarlanmış iki farklı karakteristiğe sahip sayısal sinyal işleme devreleri de bu bölümde açıklanmaktadır. Devrelerden ilki, asenkron olarak tasarlanmış ve yüksek hızda çalışabilirken, diğer devre senkron olarak tasarlanmış ve hız bakımından görece daha yavaş olsa da hassasiyeti daha yüksek çıkışlar elde edilmesini sağlar.

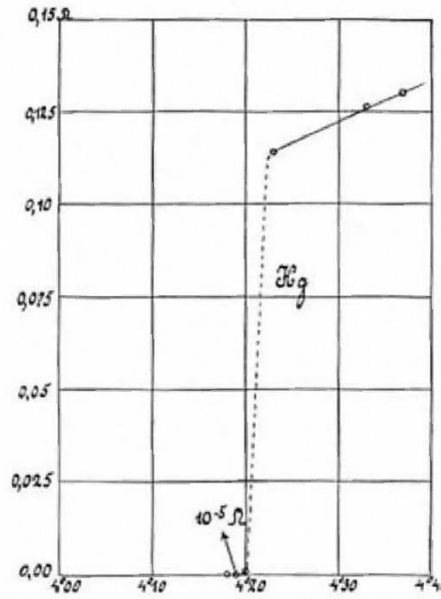
Dördüncü bölümde, tasarlanıp üretilen devrelerin test edildiği sistemler ve bu sistemlerin özellikleri görsellerle açıklanmıştır.

Son bölüm olan 5. bölümde ise, 4.2K kapalı-çevrim soğutucu test sistemi kullanılarak elde edilen sonuçlara yer verilmiş ve çalışmanın tümü değerlendirilmiştir. Ayrıca

4.2K kapalı-çevrim soğutucu sisteminde yapılmış test sonuçları da bu bölümde bulunmaktadır.

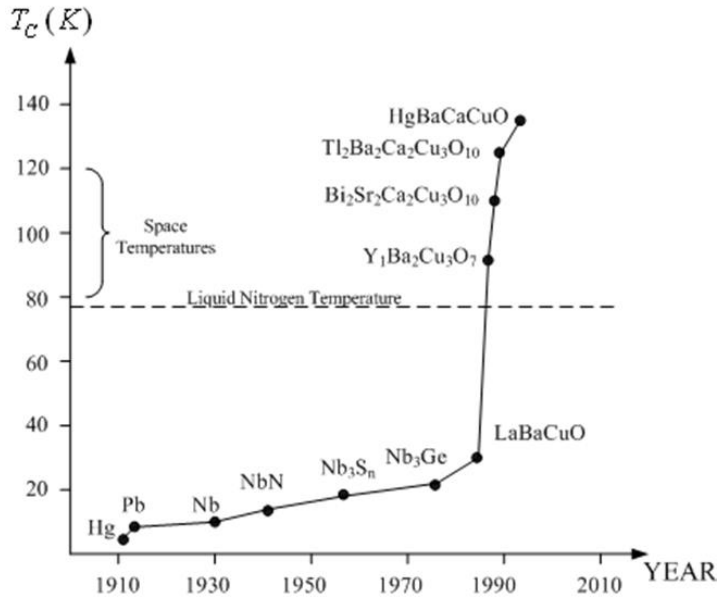
## 1.2 Süperiletkenliğin Keşfi

Süperiletkenliğin bulunmasıyla ilgili yapılan ilk çalışma olarak, James Dewar'ın elektriksel direncin sıcaklığa bağlı olarak değişimini gözlemlemesi kabul edilebilir. Bunu takiben, 1908 yılında Hollandalı bilim insanı Heike Kamerlingh Onnes'in, Leiden Üniversitesi'nde yaptığı çalışmalar sonucunda helyumu sıvılaştırması da süperiletkenliğin keşfi için temel olaylardandır. Helyumu sıvılaştıran Onnes, yaptığı çalışmalarla metallerin düşük sıcaklıktaki karakteristik özelliklerini gözlemlerken; 1911 yılında Civa (Hg) ile yaptığı deneyde, sıcaklığın 4.2K (-268.8C) civarlarına düştüğü noktada civanın direncinin ölçülemeyecek kadar küçük bir değer aldığını gözlemlemiştir. Bir hata yaptığını düşünüp deneyi tekrarlamasına rağmen aynı sonucu almaya devam eden bilim insanı, 4.2K civarında civanın direncinin  $10^{-15}$  seviyesinin altına düştüğünü gözlemlemiştir. Direncin ölçülemeyecek kadar küçük bir değere düşmesi sonucu Onnes bu olayı "süperiletkenlik" olarak isimlendirmiştir [2]. Onnes'in 1911 yılında ölçtüğü civanın sıcaklığa bağlı değişimi Şekil 1.1'de görülmektedir. Onnes, yaptığı çalışmalarla 1913 yılında Nobel ödülüne layık görülmüştür.



Şekil 1.1: Civa Elementinin (Hg) Sıcaklık-Direnç Grafiği [3].

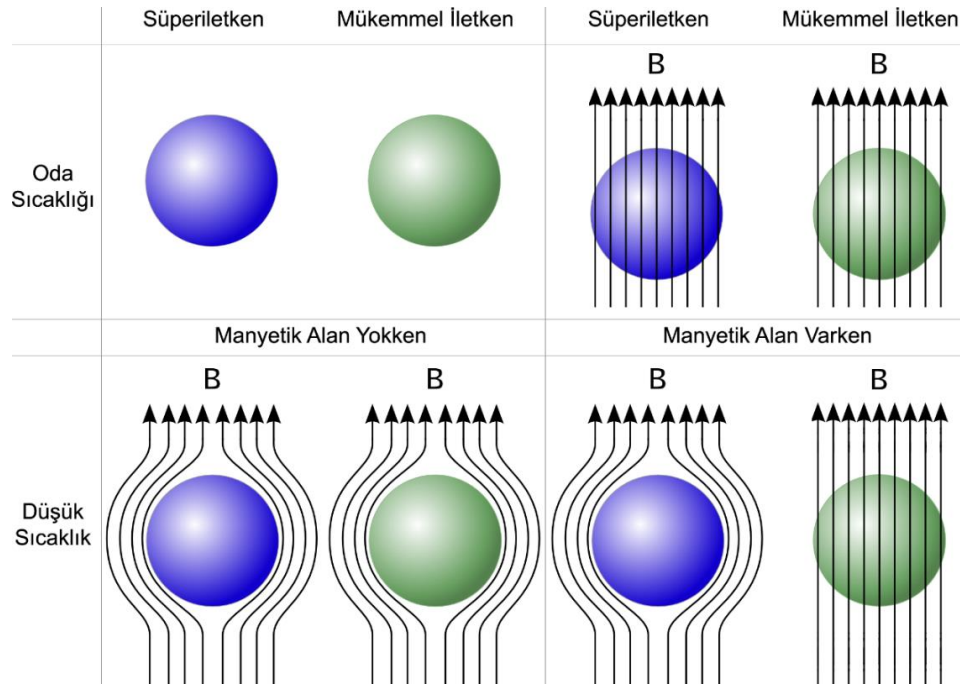
Onnes'in ıęır aan alıřmaları sonucu, dięer elementlerde de belirli bir kritik sıcaklıktan sonra direncin lulemeyecek kadar kk bir deęere dřeeęi fikri ile bu konuda yapılan alıřmalar artmıřtır. Dolayısıyla, 1913 yılında Kurřun (Pb) iin kritik sıcaklık deęeri 7.2K olarak ve 1930 yılında Niobium (Nb) iin 9.2K olarak bulunmuřtur. 1986 yılına kadar speriletkenlerin yalnızca metal element tabanlı olabileeęi ve teorik olarak kritik sıcaklıęın en fazla 30K olabileeęi ngrlmekteydi. Ancak aynı yıl, Alex Muller Klaus ve George Bednorz'un yaptıęı alıřmalar sonucu seramik tabanlı Baryum (Ba), Lantan (La), Bakır (Cu) ve Oksijen (O) elementlerinden oluřan ve kritik sıcaklıęı 35K olan ilk Tip-2 (yksek sıcaklık) speriletken keřfedilmiř ve bilim insanları bu keřif iin 1987 yılında Nobel dl almıřlardır. Bu alıřma sonucu speriletkenlięin daha yksek kritik sıcaklıklarda da bulunabileeęi sonucuna varılmıřtır. 1987 yılında Ching-Wu Chu, kritik sıcaklıęı 92K olan YBCO'yu bulmuřtur. YBCO'nun kritik sıcaklıęı sıvı azotun kritik sıcaklıęından (77K) yksek olduęundan, yksek sıcaklık speriletkenlięi ile ilgili alıřmalarında sıklıkla tercih edilen bir malzemedir. 1993 yılında 136K kritik sıcaklıęa sahip HgBaCaCuO isimli seramik bulunmuřtur. Őekil 1.2'de farklı kritik sıcaklık deęerlerine sahip speriletkenlerin buldukları zamana baęlı olarak izilen grafięi verilmektedir [4].



Őekil 1.2: Farklı Kritik Sıcaklık Deęerlerine Sahip Speriletkenler-Buldukları Yıllar Grafięi [4].

### 1.3 Meissner - Ochsenfeld Etkisi (Manyetik Alanın Dışlanması)

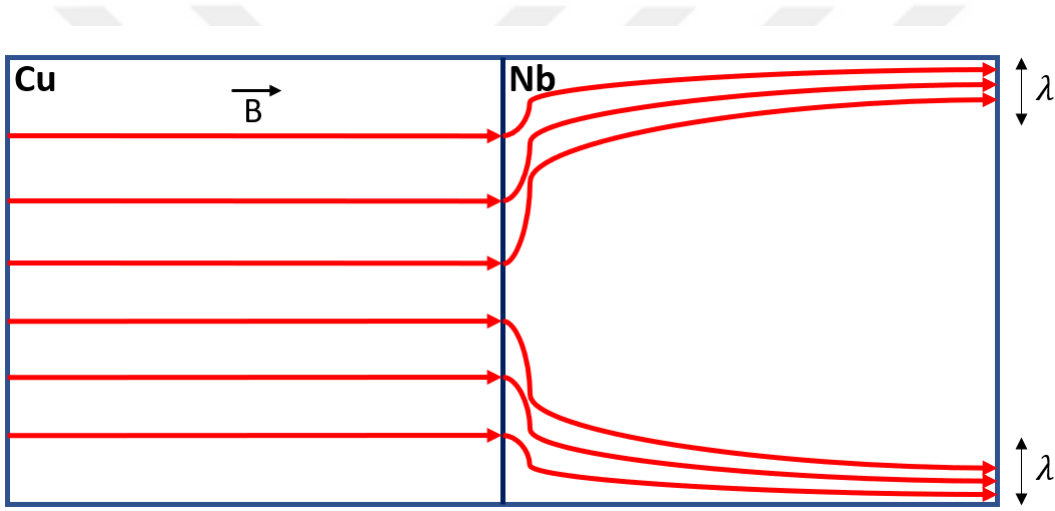
Süperiletkenliğin temel özelliklerinden biri kritik sıcaklığın altında dirençsiz bir yapıda olmalarıdır. Diğeri de süperiletkenlerin diamanyetizma olarak bilinen manyetik alanı dışlama özelliğidir. 1933 yılında Walther Meissner ve Robert Ochsenfeld süperiletkenlerin manyetik alanı dışladıklarını yani diamanyetizma özelliği gösterdiklerini bulmuşlardır [5, 6]. Mükemmel iletkenler de manyetik alanı dışlama özelliği gösterirler; ancak bu bağlamda mükemmel iletkenler süperiletkenlerle karıştırılmamalıdır. Çünkü, süperiletken bir malzeme başlangıç koşulu ne olursa olsun, süperiletken duruma geçtiği an manyetik alanı dışlama (diamanyetizma) özelliği gösterirken, mükemmel iletken bir malzeme her zaman diamanyetizma özelliği göstermeyebilir. Manyetik alanın olmadığı bir ortamda oda sıcaklığında bulunan bir mükemmel iletken, soğutulduğunda manyetik alanı geçirmezken; oda sıcaklığında ve manyetik alan altındayken soğutulan bir mükemmel iletken manyetik alanı geçirir. Oysa, süperiletkenler oda sıcaklığında herhangi bir manyetik alana maruz kalıp kalmamasından bağımsız olarak, soğutulduğunda manyetik alanı dışlar. Bu konuyu açıklayan görsel, Şekil 1.3'te verilmektedir [4].



Şekil 1.3: Süperiletken-Mükemmel İletken Diamanyetizma Özellikleri [4].

1935 yılında ise Fritz-Heinz London kardeşler, süperiletkenlerin elektromanyetik davranışlarının Maxwell denklemleriyle açıklanamaması üzerine bir çalışma yapmışlardır. London Teorisi olarak bilinen bu çalışma Meissner etkisini, süperiletkenin yüzeyinde bulunan akımların oluşturduğu etki olarak tanımlar. Ayrıca, manyetik alanın süperiletken bir malzemenin yüzeyinde nüfuz ettiği derinliği hesaplamış ve buna (London Nüfuz Derinliği) ( $\lambda$ ) ismini vermişlerdir.

Metal olan element Bakır (Cu)'dan, süperiletken element Niobium (Nb)'ye geçen manyetik alanın değişiminin grafiği Şekil 1.4'de verilmiştir. Görüldüğü üzere, manyetik alan Bakır'ın içinden geçebilirken Niobium'da  $\lambda$  nüfuz derinliği kadar içeri girebilir, genel ölçüde yüzeyde kalır.



Şekil 1.4: Cu-Nb Manyetik Alan Değişimi.

Tip-1 (Düşük Sıcaklık) ve Tip-2 (Yüksek Sıcaklık) olmak üzere iki çeşit süperiletken vardır. Düşük sıcaklık süperiletkenleri için bir adet kritik manyetik alan  $H_c$  değeri varken, yüksek sıcaklık süperiletkenleri için bu değer  $H_{c1}$  ve  $H_{c2}$  olmak üzere 2 adettir. Tip-1 süperiletkenler kritik manyetik alan değerine kadar manyetik alanı dışlar, fakat kritik manyetik alan değerinden sonra süperiletkenlik özelliklerini kaybederler. Tip-2 süperiletkenler ise ilk kritik manyetik alan değerine kadar manyetik alanı aynı şekilde dışlar, ancak Tip-1 süperiletkenler gibi ilk kritik değerden sonra süperiletken özelliğini tamamen kaybetmez, fakat Tip-1 süperiletkenlerden farklı olarak akı kuantasının tam katları değerinde manyetik alan geçişine izin verir.

#### 1.4 Akı Kuantizasyonu

Süperiletkenlerde tüm elektronlar aynı enerji seviyesinde bulunabilir, dolayısıyla aynı dalga fonksiyonu ile gösterilebilirler. Bundan dolayı, süperiletken halka içerisinde ilerleyen elektronlar her faz değerini alamazlar. Halka içerisinde bir tur atan elektronlar başlangıç noktasına yani harekete ilk başladıkları konuma gelmelidirler. Dalganın kendini tamamlaması, kapatması gerekmektedir. Halka içerisindeki manyetik akı, bir akı kuantasının tam katı olacak şekilde değerler alır. Bu duruma ise akı kuantizasyonu denir. Süperiletken bir halka üzerinde elektron salınımlarının kuantize olan ve kuantize olmayan durumları Şekil 1.5'te gösterilmiştir [7].



Şekil 1.5: Süperiletken Halka Üzerindeki Elektron Salınımları [7].

Bir akı kuantasının değeri ve hesaplanması Denklem 1.1 [4]'de verilmiştir.

$$\Phi_0 = \frac{h}{2e} = 2.07 \times 10^{-15} \text{Weber} \quad (1.1)$$





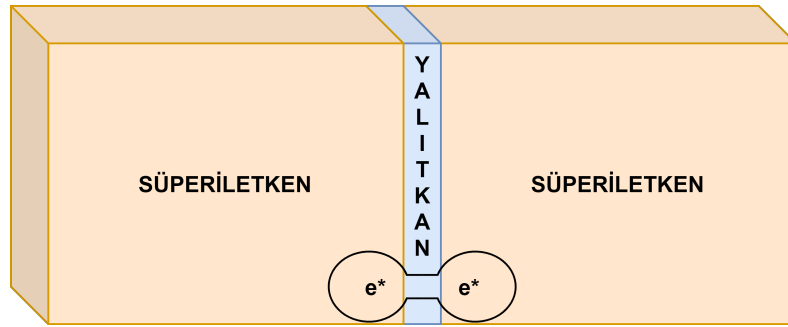
## 2. SÜPERİLETKEN DEVRE TEORİSİ VE TEMEL DEVRE ELEMANLARI

### 2.1 Josephson Eklemi

1957 yılında süperiletkenliğin önemli teorik çalışmalarından biri John Bardeen, Leon Cooper ve John R. Schrieffer tarafından, isimlerinin baş harflerini verdikleri BCS Teorisi yayınlanmıştır. Bu teori, süperiletkenin mikroskobik özellikleri üzerine yapılan ilk çalışma olarak bilinmektedir [8]. Teori sonucunda; süperiletken akımın normal akımdan farklı olarak Cooper çiftleri adı verilen elektron çiftleri ile iletildiği bulunmuştur. Bunun yanında, malzemenin süperiletken duruma geçişinin ikinci dereceden bir faz geçişi olduğu ve malzemenin normal durumu ile süperiletken durumu arasında bir faz farkı olduğu belirtilmiştir. 1972 yılında BCS teorisi ile Bardeen, Cooper ve Schrieffer Nobel ödülü almışlardır.

1962 yılında ise Brian D. Josephson tarafından süperiletken elektronigi için makroskobik boyutta gözlemlenebilecek en temel teorik çalışma yayınlanmıştır. Bu çalışmada Josephson, iki süperiletkenin arasına ince bir yalıtkan malzeme koyarak; iki süperiletken için elektron tünellemesi sonucunda oluşacak süper akım, gerilim ve faz ilişkilerini tanımlamıştır [7]. Bu çalışma sayesinde, günümüzde süperiletken elektroniginin uygulamaları yapılabilir hale gelmiştir. Josephson, doktora tezi olarak yaptığı bu çalışmayla, 1972 yılında Nobel ödülüne layık görülmüştür.

Josephson Ekleminin yapısı Şekil 2.1'de verilmiştir.



Şekil 2.1: Josephson Ekleminin Yapısı.

Josephson Eklemine gerilim verilmediği durumda, Eklemün uçlarında bir gerilim olmasa da sabit bir akımın olduğunu gözlemlenmiştir. Bunun sebebi Şekil 2.1’de görüleceği üzere, yalıtkanla ayrılmış iki süperiletkende bulunan Cooper çiftlerinin, yani süperlektronların oluşturduğu akımdır. Fermi seviyeleri aynı olduğundan bir voltaj oluşturmazlar. Akımın değeri direk olarak faz değişimine bağlıdır. Buna DC Josephson Etkisi denir ve eşitliği Denklem 2.1’de verilmiştir.

$$I = I_c \sin \delta \quad (2.1)$$

Eşitlikte de görüldüğü gibi DC Josephson Etkisi sonucu oluşan akım, kritik akıma ve faz farkına bağlı olarak değişmektedir.

Daha sonrasında, Şekil 2.1’de görülen Josephson Eklemi’nin uçlarında bir gerilim farkı oluşturulursa, Fermi seviyelerinde değişiklik olur ve dolayısıyla uygulanan voltaj bir faz değişimine sebep olur. Bu duruma AC Josephson Etkisi denir ve eşitliği Denklem 2.2’de verilmiştir.

$$\frac{\partial \delta}{\partial t} = \frac{2eV}{\hbar} \quad (2.2)$$

Bu eşitlikten anlaşıldığı üzere, süperiletkenin uçlarına bir gerilim verilmesiyle, kritik akım  $I_c$  ’den büyük bir akım oluşunca bir voltaj değeri oluşacak ve bu voltaj direk olarak bir sabitle ( $\frac{2eV}{\hbar}$  ile) doğrudan ilişkili olacaktır. Fazın voltaja bağlı ilişkisini incelemek için Denklem 2.2’nin integrali alınır, Denklem 2.3 elde edilir.

$$\delta = \delta_0 + \frac{2eV}{\hbar} \cdot t \quad (2.3)$$

Bulunan faz eşitliği Denklem 2.1’de yerine konularsa, Denklem 2.4 elde edilir.

$$I = I_c \sin\left(\delta_0 + \frac{2eV}{\hbar} \cdot t\right) \quad (2.4)$$

Denklem 2.4'ten sinüsün salındığı  $\omega$  frekansı hesaplanabilir.

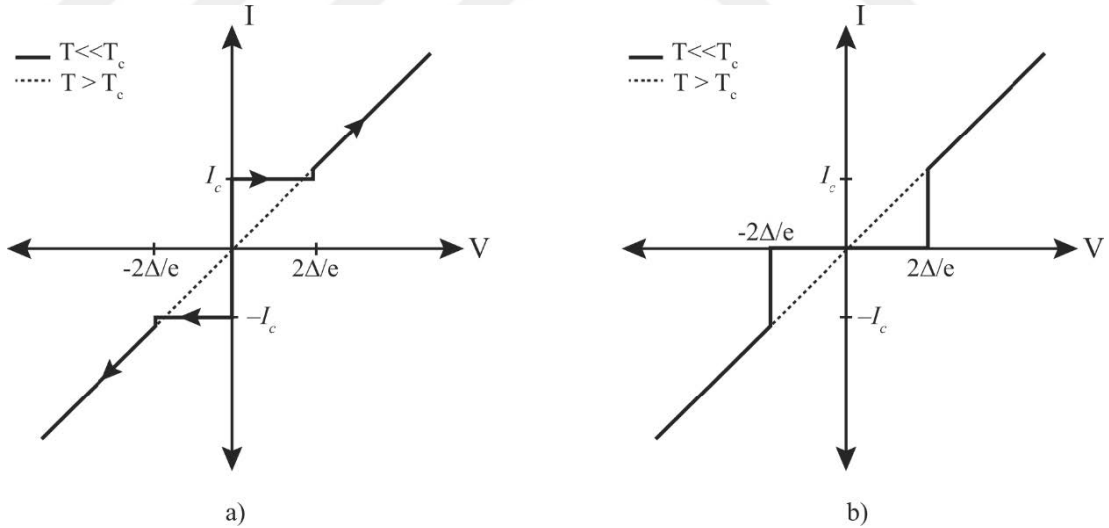
$$\omega_0 = \frac{2eV}{\hbar} \quad (2.5)$$

Denklem 2.5'te  $\omega_0$  yerine  $2\pi f$  yazılırsa, Josephson Eklemi'nin çalışma frekansının uygulanan voltaja bağlı ilişkisi bulunabilir. Bulunan frekans değeri Denklem 2.6'da görülmektedir.

$$\frac{f}{V} = \frac{1}{\Phi_0} = 483.56 \frac{\text{GHz}}{\text{mV}} \quad (2.6)$$

Denklem 2.6'da görüldüğü üzere 1 mV gerilim uygulandığında Josephson Eklemi 483 GHz frekansla anahtarlanabilir. Bu hızlı anahtarlanma değerleri sayesinde, Josephson Eklemleri kullanılarak yüksek hızlı devreler tasarlanabilir [9].

Yukarıdaki denklemlerin sonucu olarak çizilen Josephson Eklemi'nin akım-voltaj karakteristiği Şekil 2.2'de [10] görülmektedir.



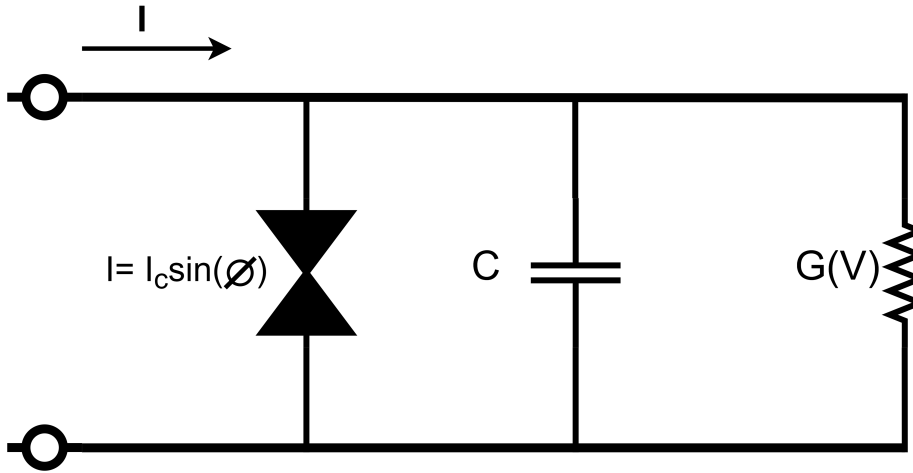
Şekil 2.2: Josephson Eklemi'nin Akım-Gerilim Karakteristiği [10].

Devreye gerilim uygulanmadığı durumda, sabit akım olduğu DC Josephson Etkisinde görüldüğü gibi Şekil 2.2'de de görülmektedir. Gerilimden bağımsız olarak sabit bir akım değeri vardır. Devreye bir gerilim verildiği durumda ise  $V_g$  olarak bilinen gap

voltajı değerinden sonra devredeki voltajda bir sabite bağlı lineer bir artış görülür. Bu da AC Josephson Etkisi'nin bir sonucudur. Gap durumu elektronların süperelektrona dönüşmesinden dolayı oluşur ve 2.8mV mertebelerinde bir değerdir. Bu değer çok küçük olduğu için, Josephson Eklemleri kullanılarak çok küçük değişikliklerde bile durum değişikliği gözlemlenir ve bu sayede yarıiletken devre teknolojisi kullanılarak tasarlanan sensörlerden 1000 kat civarı daha hassas sensörler tasarlanabilir.

## 2.2 Josephson Ekleminin RCSJ Devre Modeli

Josephson Eklemini devre tasarımlarında daha kolay bir şekilde modelleyebilmek için bir eşdeğer devre modeli oluşturulmuştur. Bu model, Josephson Ekleminin DC etkisi, resistif ve kapasitif özelliklerinden faydalanılarak oluşturulduğu için Resistif Capacitive Shunted Junction devre modeli olarak adlandırılır. RCSJ devre modeli Şekil 2.3'te [4] görülmektedir.



Şekil 2.3: Josephson Ekleminin RCSJ Devre Modeli [4].

Şekil 2.3'te görülen RCSJ Devre Modeli için devredeki akımlar üzerinden Kirchoff Denklemi yazılırsa Denklem 2.7'de bulunan eşitlik elde edilir.

$$I = I_c \sin(\delta) + C \frac{\partial V_c}{\partial t} + GV \quad (2.7)$$

Eşitliğin her iki tarafı  $I_c$ 'ye bölünüp değişken değişimi yapılırsa Denklem 2.8'deki  $\beta_c$

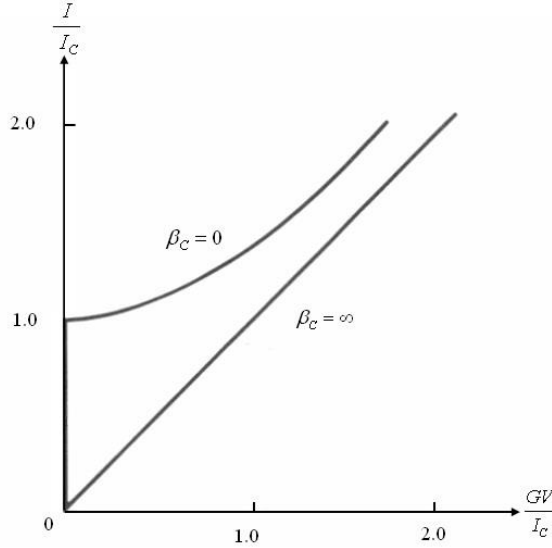
parametresini, McCumber parametresi, de içeren eşitlik elde edilir.

$$\frac{I}{I_c} = \beta_c \frac{\partial^2 \delta}{\partial \theta^2} + \frac{\partial \delta}{\partial \theta} + \sin \delta \quad (2.8)$$

$\beta_c$  olarak gösterilen McCumber parametresi Josephson Ekleminin akım-gerilim karakteristiğini etkileyen önemli bir parametre olup elektronik devre tasarımlarında çok dikkat edilmesi gereken bir parametredir. McCumber parametresinin eşitliği Denklem 2.9'da verilmiştir.

$$\beta_c = \frac{2e I_c C}{\hbar G} \quad (2.9)$$

Şekil 2.4'te [8] McCumber parametresi  $\beta_c$ 'nin sınır durumlarında Josephson Ekleminin akım gerilim karakteristikleri görülmektedir.



Şekil 2.4: McCumber Parametresinin Josephson Ekleminin Akım Gerilim Karakteristiğine Etkisi[8].

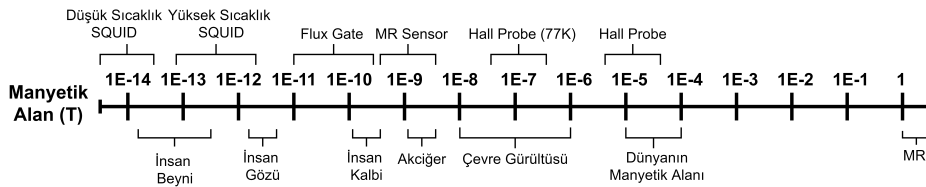
$\beta_c$  0 değerindeyken, verilen akım kritik akım değerine eşit olana kadar Josephson Ekleminin voltajı 0 değerini alır. Akım artmaya devam ettikçe de, voltaj doğrusal şekilde artar.  $\beta_c \infty$  değerini aldığıdaysa akım voltaj ilişkisinin kritik akımdan bağımsız olarak doğrusal olduğu görülmektedir.

Josephson Etkisi ise, süperiletken malzemelerdeki tünelleme olayı olarak anılmaktadır. Josephson, kendi adını verdiği Josephson Ekleminde iki süperiletken arasında tünellemeyle oluşan akımı hesaplamıştır. Bu çalışma sonucu tünelleyen akımların; yalnızca normal elektronlar değil, süper elektronlardan dolayı da oluştuğunu görmüştür.

### 2.3 Süperiletken Kuantum Girişim Aygıtı (SQUID)

Süperiletken Kuantum Girişim Aygıtı olarak bilinen SQUID, Josephson Eklemlerinin keşfedilmesinden yaklaşık 2 yıl sonra ilk kez tanıtılmıştır. SQUID; akı kuantizasyonu ve Josephson tünellemesi olgularını birleştiren bir elektronik devredir [7]. Temelde manyetik akıyı voltaja dönüştüren bir sensör olarak düşünülebilir. Bilinen en hassas manyetik alan sensörlerindedir.  $10^{-6}\Phi_0$  seviyelerindeki manyetik akı değişimlerini algılayabilir [7]. Manyetik akıya dönüştürülebilen her manyetik büyüklüğü ölçülebilir. Şekil 2.5'te manyetik alan büyüklükleri ve ölçüm metotları görülmektedir. Manyetik alan büyüklüklerine örnek olarak; dünyanın manyetik alanı, çevre gürültüsü, akciğerlerin, insan gözünün, insan kalbinin ve beyninin oluşturduğu manyetik alan değerleri verilmiştir. İnsan beyninin oluşturduğu manyetik alan değişimi  $10^{-14}T$  civarlarında olduğundan düşük sıcaklık SQUID'leriyle rahatlıkla ölçülebilir [11].

Hassasiyeti çok yüksek olan DC SQUID'ler katı-hal fiziği [12], deprem algılama [13], biyomanyetizma [14] alanlarında da yaygın olarak kullanılır.

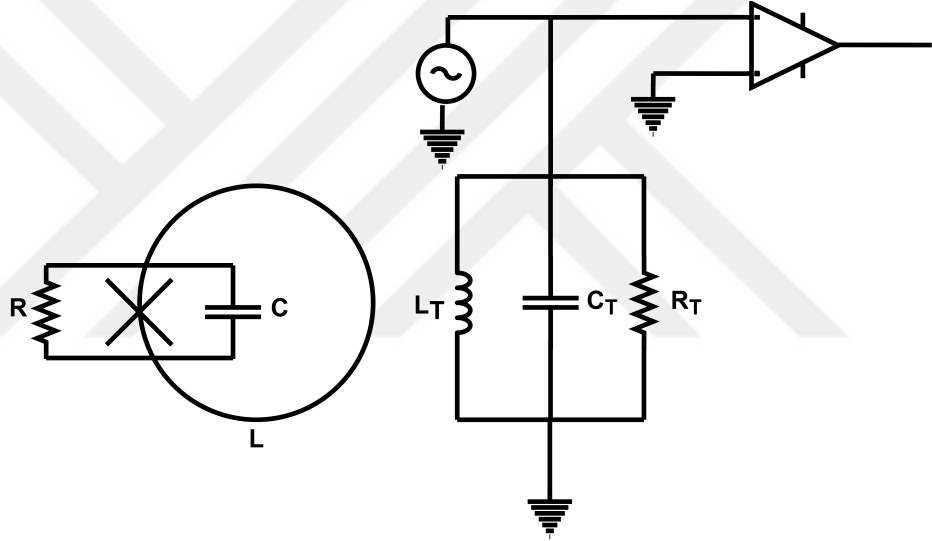


Şekil 2.5: Manyetik Alan Büyüklükleri ve Ölçüm Metotları.

SQUID kendi içerisinde iki ana alt başlığa ayrılır. Bunlar, RF SQUID ve DC SQUID yapılarıdır.

### 2.3.1 RF SQUID

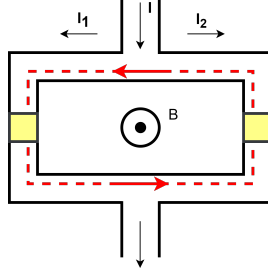
RF SQUID ilk olarak Silver ve Zimmerman tarafından tanıtılmıştır. Bir Josephson Eklemi ve bir süperiletken halkadan oluşur. Bu sebepten dolayı bir girişim gerçekleşmez ve RF SQUID aslında yanlış isimlendirilmiştir. Şekil 2.6'da görüldüğü üzere, süperiletken halka paralel rezonans tank devresindeki süperiletken halkayla couple olarak indüklenir. Bu devrede indüktöre paralel olan bir de kapasitör bulunur. Devre RF akım tarafından sürülür. Tank devresinin rezonans frekansı ile ilişkisine bağlı olarak manyetik akı ölçümleri yapılabilir [7].



Şekil 2.6: RF SQUID Devresi.

### 2.3.2 DC SQUID

DC SQUID, iki adet eş Josephson Eklemi ve bir süperiletken halkadan oluşur [7]. Şekil 2.7'de verilen DC SQUID'in oluşturduğu yapıya SQUID halkası denir. Eş Josephson Eklemlerinin karakteristik özelliği olan kritik akımları  $I_c$  ve süperiletken halkanın indüktans değeri DC SQUID'in hassasiyetini ve çalışma şeklini belirler.



Şekil 2.7: DC SQUID Yapısı.

Şekil 2.7’de görüldüğü üzere süperiletken halkaya giren akım ikiye ayrılarak yoluna devam eder ve Josephson Eklemleri’nin üzerinden geçer. Eklemlerin üzerindeki akım, kritik akımlarına ve faz farkına bağlıdır. Bu eşitliğe DC SQUID’in akım eşitliği denir ve Denklem 2.10’da görülmektedir.

$$\begin{aligned}
 I &= I_1 + I_2 \\
 &= I_c \sin(\theta_1) + I_c \sin(\theta_2) \\
 &= I_c \sin\left(\frac{\theta_1 + \theta_2}{2}\right) + I_c \cos\left(\frac{\theta_1 - \theta_2}{2}\right)
 \end{aligned} \tag{2.10}$$

DC SQUID’in anlaşılmasında önemi olan bir diğer eşitlikse DC SQUID faz eşitliğidir ve Denklem 2.11’de verilmiştir. Eşitlikte görüldüğü üzere faz farkı ile SQUID’den geçen akı arasında direkt bir ilişki vardır. Dolayısıyla faz farkının ölçülmesiyle, SQUID’den ne kadar akı geçtiği de ölçülebilir.

$$\theta_2 - \theta_1 = 2n\pi + \frac{2\pi\Phi}{\Phi_0} \tag{2.11}$$

Denklem 2.11’deki faz ilişkisi Denklem 2.10’da yerine konulursa, Denklem 2.12’deki eşitlik elde edilir.

$$I = 2I_c \cos\left(\frac{n\Phi}{\Phi_0}\right) \sin\left(\theta_1 + \frac{\pi\Phi}{\Phi_0}\right) \tag{2.12}$$

Denklem 2.12’de görülen  $\Phi$  değeri, süperiletken halkanın içerisindeki manyetik akıyı gösterir. Halkanın içerisindeki manyetik akının iki bileşeni vardır; dışarıdan gelen



manyetik akı ve halkanın içindeki manyetik akı. (Denklem 2.13)

$$\Phi = \Phi_{ext} + \Phi_{loop} \quad (2.13)$$

$\Phi_{loop}$  Josephson Ekleminin kritik akımına ve süperiletken halkaya bağlıdır. Akım eşitliğini ve halka içerisindeki manyetik akı bilgisini kullanarak Denklem 2.14'te verilen eşitlik elde edilir.

$$\Phi = \Phi_{ext} + LI_c \sin\left(\frac{\pi\Phi}{\Phi_0}\right) \cos\left(\theta_1 + \frac{\pi\Phi}{\Phi_0}\right) \quad (2.14)$$

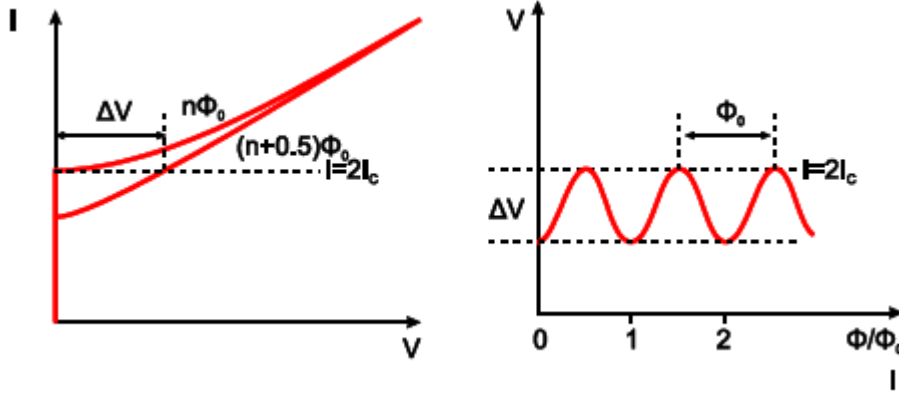
Eşitlik 2.14'te görüldüğü üzere DC SQUID'in halkasında bulunan manyetik akı, halkanın indüktansına, Josephson Eklemlerinin kritik akımına, faza ve dışarıdan gelen manyetik akıya bağlıdır. Josephson Eklemlerinin süperiletken durumdan çıkmaması için akım değerinin kritik akımın altında kalması gerekir. Bu durumda, eklemlerin kritik akımını geçmemesi ve süperiletken durumdan çıkmaması için  $I_c$  kritik akımının en büyük değeri alacağı şekilde Denklem 2.12 ve Denklem 2.14 çözülür ve maximum akım değeri Denklem 2.15'teki gibi bulunur.

$$I_{max} = 2I_c \left| \cos\left(\frac{\pi\Phi_{ext}}{\Phi_0}\right) \right| \quad (2.15)$$

Denklem 2.14 incelenirse,  $\frac{\Phi_{ext}}{\Phi_0}$ 'ın tam sayı değerlerinde (0, 1, 2, ...) akımın maximum değeri alacağı, (1/2, 3/2, 5/2, ...) değerlerinde ise 0 değerini alacağı rahatlıkla görülmektedir.

SQUID'e uygulanan akım iki eş Josephson Eklemi üzerine eşit olarak dağılır. Dışarıdan uygulanan manyetik akının sebep olduğu akım ise yönüne bağlı olarak Josephson eklemlerinden birine pozitif etki yaparken diğerine negatif etki yapar. Dolayısıyla, Josephson Eklemleri'nden birinin üzerindeki akım kritik akımı geçmişken diğeri kritik akımın altında kalır. Yani Josephson Eklemlerinden bir tanesi süperiletken durumdan çıkmışken diğeri hala süperiletken durumundadır. Bu durumu gösteren akım-voltaj

ilişkisi Şekil 2.8’de [15] görülmektedir. Sisteme uygulanan manyetik akıya oranla voltaj değişimine bakılırsa en büyük voltaj değerlerinin  $(n+0.5)\Phi_0$  manyetik akı değerlerinde, en küçük voltaj değerlerinin de  $n\Phi_0$  değerlerinde olduğu görülmektedir.



Şekil 2.8: DC SQUID Akım-Voltaj Karakteristiği ve Uygulanan Manyetik Akı ile Çıkıştaki Voltaj Değerleri İlişkisi [15].

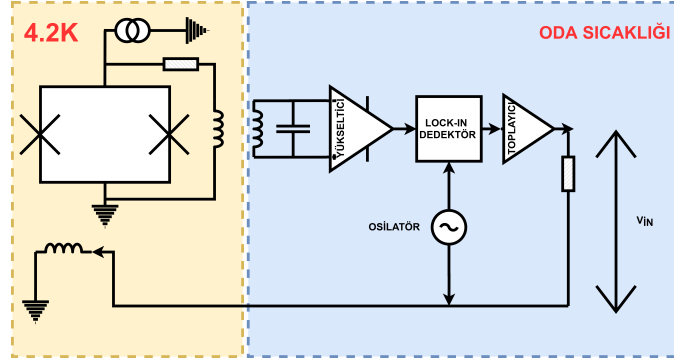
$$\beta_l = \frac{2\pi L I_c}{\Phi_0} = \frac{L}{L_j} \quad (2.16)$$

DC SQUID tasarımında dikkat edilmesi gereken parametrelerden biri de  $\beta_l$  “screening parameter”dır. Denklem 2.16’daki gibi hesaplanır. Süperiletken halkanın indüktans değerine ve Josephson Eklemi’nin empedansına direkt olarak bağlıdır.

SQUID’ler sayısal süperiletken devrelerde de sıklıkla kullanılır. Ancak, buradaki kullanılma amacı manyetik akı-voltaj dönüştürücüsü olarak kullanılmasından farklı olarak hafıza birimi olarak kullanılmasıdır. İçerisinde manyetik akı tutabilen bir süperiletken halka, mantık devrelerinde içerisinde manyetik akı olup olmamasına bağlı olarak mantık ‘1’ veya ‘0’ değerini gösterecek şekilde kullanılabilir. Bu sayede, hafıza gereksinimi olan mantıksal kapılar vb. neredeyse tüm sayısal devrelerde SQUID kullanılır [16].

Daha önce belirtildiği gibi SQUID’lerin salınım periyodu  $\Phi_0$  yani  $2.07 \times 10^{-15} \text{V.s}$ ’dir. Bu sebeple çok hassas ölçümler yapabilen bu manyetik-akı voltaj dönüştürücüsünün stabil ve hassas bir şekilde çalıştırılabilmesi için hassas akım kaynaklarına, yükselticilere ve geri

besleme devrelerine ihtiyaç vardır. DC SQUID okuma devresinin basitleştirilmiş bir hali Şekil 2.9'da görülmektedir.

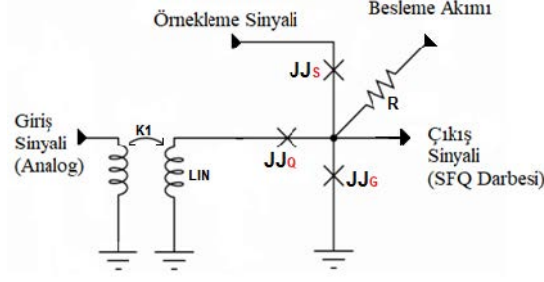


Şekil 2.9: DC SQUID Okuma Devresi.

SQUID ölçümü yapılırken, sistem doğrusal bir noktada beslenerek geri besleme ile sabit tutulmaya çalışılır. Bu ölçüm prensibine FLL (Flux Locked Loop) adı verilir. DC SQUID, 4.2 Kelvin ortamda çalıştırılır; ancak verinin anlamlandırılması oda sıcaklığında olur. Bu sebeple, sinyal oda sıcaklığındaki devrelere aktarılır. Burada düşük gürültülü yükseltici, lock-in detektör, toplayıcı, osilatör vb. sistemlerden geçen sinyal geri besleme için tekrar 4.2K'ye aktarılır. Oda sıcaklığında çalışan bu elektronik devreler hem yüksek maliyetlidir hem de SQUID'leri hız bakımından limitler.

### 2.3.3 QOS (Quasi-One Junction SQUID)

Quasi One Junction SQUID yapısı, DC SQUID benzeri, ancak tek Josephson Ekleme içeren ve sıklıkla kullanılan bir karşılaştırma devresidir. Bu devre analog veriyi sayısal veriye çeviren bir yapıya sahiptir. Bu sebeple ADC görevi yapan ön okuma devresi tasarımlarında kullanılır. Şekil 2.10'de QOS yapısının şematiği görülmektedir [17].



Şekil 2.10: Quasi One Junction Şematiği [17].

Analog giriş sinyali devreye indüktansların couple olmasıyla verilir. Besleme akımı  $G$  Eklemi üzerinde bir akım oluşturmuştur. Besleme akımı ve giriş akımının toplamı  $G$  Eklemi'nin kritik akımını geçerse Josephson Eklemi anahtarlanır ve SFQ darbe sinyali üretilir. Aksi durumda S Eklemi anahtarlanır; fakat bu durum bir çıkış üretmez.

## 2.4 Sayısal Hücreler

Süperiletkenlik keşfedildiğinden bu zamana pek çok uygulama alanında aktif olarak kullanılmıştır. Ancak 1962 yılında Josephson Eklemi bulunana kadar kullanım alanları genellikle mükemmel iletkenlerle benzer olmuştur. Josephson Eklemine keşfedilmesiyle süperiletken elektroniği alanı çok genişlemiştir; süperiletken sayısal devre tasarımı, RF SQUID ve DC SQUID ile hassas gradyometre, manyetometre tasarımları, analog/dijital dönüştürücüler bu çalışma alanlarından bazılarıdır.

Süperiletken devre teknolojisi son zamanlarda hızlı bir yükseliş yakalamasına rağmen, soğutma ihtiyaçları ve üretim kısıtlarıyla ilgili dezavantajları vardır. Aynı zamanda, yarıiletken devre teknolojisi de yaygın olarak kullanılmasına rağmen hız ve güç tüketimi konusunda süperiletken devre teknolojisine göre dezavantajlıdır. Son zamanlarda giderek artan teknolojik gereksinimler, süper bilgisayar tasarımları, kuantum bilgisayar tasarımları vb. konularda düşük güç tüketimi ve yüksek hız özellikleriyle süperiletken elektroniği yüksek gereksinimleri sağlayabilecek durumdadır [18, 19]. Devre tasarımı için ihtiyaç duyulan temel bileşenler; anahtarlama ve depolama (hafıza) birimleridir. Yarı iletken devre teknolojisinde, transistörler anahtarlama işlevini gerçekleştirirken veri kapasitörlerde depolanır. Süperiletken devre teknolojisinde ise; anahtarlama devresi

olarak Josephson Eklemleri veya SQUID kullanılabilirken, hafıza birimi olarak da bobin kullanılır.

1980 yılında Likharev, RSFQ (Hızlı Tek Akı Kuantum) devre teknolojisini ilk kez açıklamıştır [16], [20]. Bu teknolojiye, Josephson Eklemleri anahtarlama amacıyla kullanılırken veri de SQUID halkalarda depolanmıştır. Verinin SQUID halkalarda depolanması, Josephson Eklemlerinin kritik akım değeriyle indüktansın değerine bağlıdır. Eğer bu değerlerin çarpımı  $\Phi_0$ 'dan büyükse bu süperiletken halkada veri depolanabilir. Aksi durumda bu halkada veri depolanamaz. Süperiletken halkada veri depolanabilmesi için gereken şart Denklem 2.17'de verilmiştir.

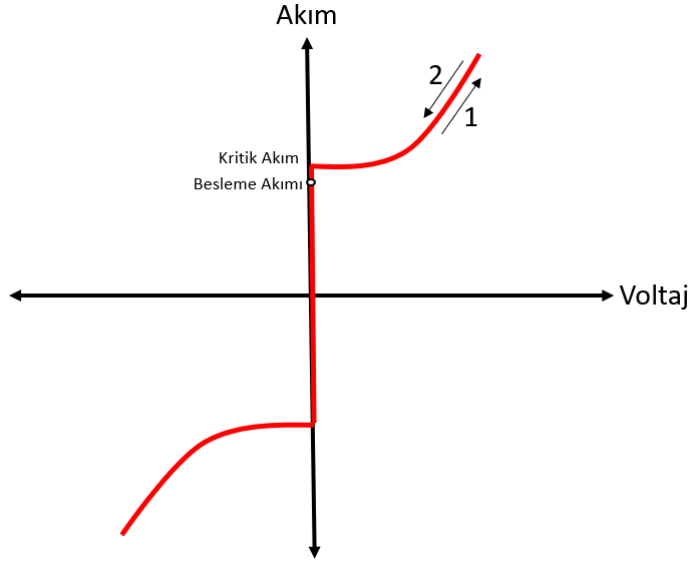
$$I_c L > \Phi_0 \quad (2.17)$$

RSFQ devre teknolojisinde veri transferi, enerjisi  $\Phi_0$  olan darbe sinyalleriyle gerçekleşir.  $\Phi_0$  Denklem 2.18'deki gibi hesaplanır.

$$\int V(t) dt = \Phi_0 = \frac{h}{2e} = 2.07 \times 10^{-15} \text{Weber} \quad (2.18)$$

Tek akı kuantası olarak bilinen bu darbe sinyalinin genişliği piko-saniye mertebelerindedir. Bu sayede, tasarlanan devrelerin frekansı GHz mertebelerinde olabilir. Veri manyetik akı olarak depolandığından, RSFQ teknolojisiyle çalışan devreler akım ile beslenmelidir. Devreye verilen besleme akımı Josephson Eklemleri'nin kritik akım değerlerinin %70 - %80'i olacak şekilde ayarlanmalıdır. RSFQ devrelerde tek akı kuantası darbe sinyali üretimi Şekil 2.11'de görülmektedir.

Besleme akımı, Josephson Eklemlerinin kritik akım değerinin %70'ine getirir. Daha sonra oluşacak bir akım değişimiyle, Josephson Eklemleri kritik akım değerine ulaşır. Eklemler, kritik akım değerini aşınca 1 ps süresince, grafikte görülen 1 numaralı hareket gerçekleşir. Daha sonra da 2 numaralı hareketle Josephson Eklemleri başlangıç durumuna döner. 1 numaralı hareketle 2 numaralı hareket arasında Eklemlerinin fazı  $2\pi$  kadar değişir. Bu faz değişimi pendulum ile modellenilebilir.



Şekil 2.11: RSFQ Devrelerin IV Grafiği Gösterimi.

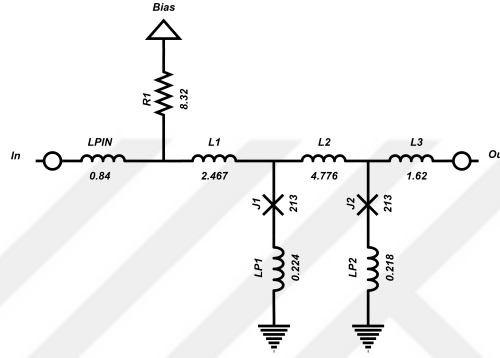
Darbe sinyalinin genişliği piko-saniye mertebelerindeyken, genliği üretim standartlarına göre değişkenlik gösterebilir. Standart üretimlerde darbenin genliği 400uV'dir. Darbe sinyalinin çok hızlı ve çok düşük genlikli olması sebebiyle, algılanması ve işlenmesi zor olabilir. Bu sebeple SFQ darbeyi DC sinyale çeviren ve DC sinyali SFQ darbeye çeviren dönüştürücüler kullanılır. DC/SFQ ve SFQ/DC Dönüştürücüler bölümün devamında detaylı olarak açıklanacaktır.

RSFQ devreler akım ile beslendiklerinden ve süperiletken hücrelerde direnç olmadığından, statik enerji kaybı 0'dır. Ancak, yüksek sayıda Josephson Ekleme içeren karmaşık devrelerde akım besleme hattını her ekleme dağıtmak mümkün olmadığından, eşit besleme akımını sağlayabilmek için devre 2.5mV voltaj ile beslenir ve devreye besleme direnci eklenir. RSFQ devre teknolojisiyle tasarlanmış süperiletken devrelerdeki güç tüketiminin %99'u besleme dirençlerinden kaynaklanır.

RSFQ hücreler dijital ve analog olmak üzere iki gruba ayrılır. RSFQ sayısal hücreler, SFQ darbeler tarafından sürülür ve sayısal çıkış darbe sinyalleri üretir. Temel amaçlı iletim devreleri, mantık kapıları, flip floplar, DC/SFQ ve SFQ/DC çeviriciler temel sayısal devre örneklerindedir.

### 2.4.1 Josephson İletim Hattı (JTL)

Josephson İletim Hattı en çok kullanılan sayısal hücrelerden biri olup aktif bir sinyal iletim hattıdır. Bir giriş ve bir çıkış sinyali vardır. Saat sinyalinden bağımsız olarak, girişinden verilen sinyali 8.2 ps sonra çıkışa iletir. Girişten verilen SFQ darbe sinyalini gürültüden vb. etkilerden arındırarak temiz bir SFQ darbe sinyali üretir. Bu özelliği sayesinde buffer olarak kullanılabilir. Josephson İletim Hattının şematiği Şekil 2.12'de verilmektedir.

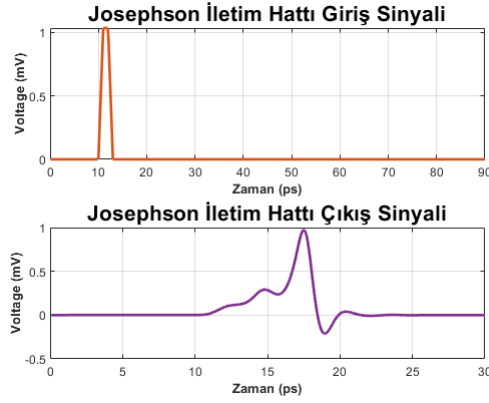


Şekil 2.12: Josephson İletim Hattı Şematiği.

Süperiletken halkanın akıyı depolamaması ve iletmesi için halkanın indüktans değeri buna göre seçilmelidir. Bu sebeple, Josephson İletim Hattında görece daha küçük bir süperiletken halka bulunur. Verilen besleme akımıyla, Josephson Eklemleri kritik akımlarına yakın olacak şekilde beslenir. Besleme voltajı 2.5 mV, 8.32  $\Omega$  dirence sahip  $R_1$ 'in üzerinden geçerek 300  $\mu A$  besleme akımı oluşturur. J1 ve J2 eklemlerinin kritik akım değeri ise 213  $\mu A$ 'dır. Dolayısıyla iki eklemin de anahtarlanması için 213  $\mu A$  akıma ihtiyaç vardır. Besleme akımı ile kritik akım değerine yaklaşan J1 eklemi girişten gelen darbe sinyaliyle kritik akım değerine ulaşır ve anahtarlanır.  $L_2$  değeri süperiletken halka içerisinde akı kuantizasyonu olmayacak şekilde seçildiği için akı bu halka içinde depolanmaz. Besleme akımıyla kritik akım değerine yaklaşmış olan J2 eklemi, J1 ekleminin anahtarlanmasıyla üretilen darbe sinyalinin de etkisiyle kritik akımı geçer ve anahtarlanır. Bu sayede  $L_3$  indüktansı üzerinden çıkışa verilmek üzere bir SFQ darbe sinyali oluşur.

JTL'in girişine bir darbe sinyali verilip çıkışında elde edilen SFQ darbe sinyalinin

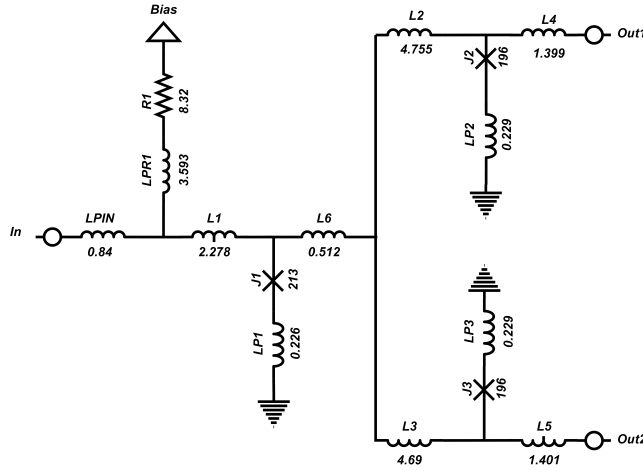
ölçüldüğü grafik Şekil 2.13'te verilmektedir.



Şekil 2.13: Josephson İletim Hattı Simülasyon Sonucu.

## 2.4.2 Ayırıcı Hücre (SPL)

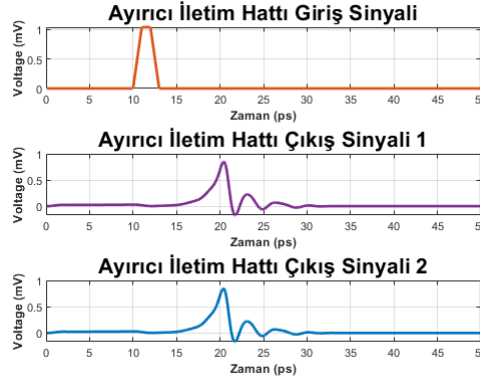
Ayırıcı İletim Hattı, sayısal tasarımlarda çok fazla kullanılan bir hücredir. Bu durumun esas sebebi süperiletken devre tasarımında fanout değerinin 1 olmasıdır. Yani bir devrenin çıkış sinyali yalnızca bir devrenin girişine verilebilir. Ancak tasarım gereği, bir devrenin çıkış sinyalinin birden fazla devrenin girişine verilmesi gerekliliği sıklıkla karşılaşılan bir durumdur. Bu sebeple, giriş sinyalini aynı olacak şekilde iki veya daha fazla sayıda çıkışa ayıran hücre kullanılır. Ayırıcı hücre, giriş sinyalini 10.2 ps sonra özdeş şekilde çıkışlara verecek şekilde tasarlanmıştır. Şekil 2.14'te Ayırıcı İletim Hattı'nın şematiği verilmektedir.



Şekil 2.14: Ayırıcı İletim Hattı Şematiği.



Ayırıcı İletim Hattının şematığı incelendiğinde de görüleceği üzere, hücrenin giriş kısmı darbe sinyalinin düzeltilmesi amacıyla Josephson İletim Hattına benzer bir yapıdadır. Devrenin ikinci kısmında ise 2 adet aynı kritik akıma sahip Josephson Ekleminin (J2 ve J3) ve neredeyse aynı indüktans değerlerine sahip paralel çıkış üreten iki devre parçası görülmektedir. Buradaki Josephson Eklemlerinin ve indüktans değerlerinin yaklaşık olarak aynı olmasının sebebi, ayırıcı sayısal hücrenin iki çıkışa da aynı darbe sinyalini aynı zamanda üretmesi gerekliliğindedir. Ancak girişteki ilk Josephson Ekleminin (J1) kritik akım değeri diğer iki Josephson Ekleminin kritik akım değerinin yaklaşık 1.5 katı olmalıdır.

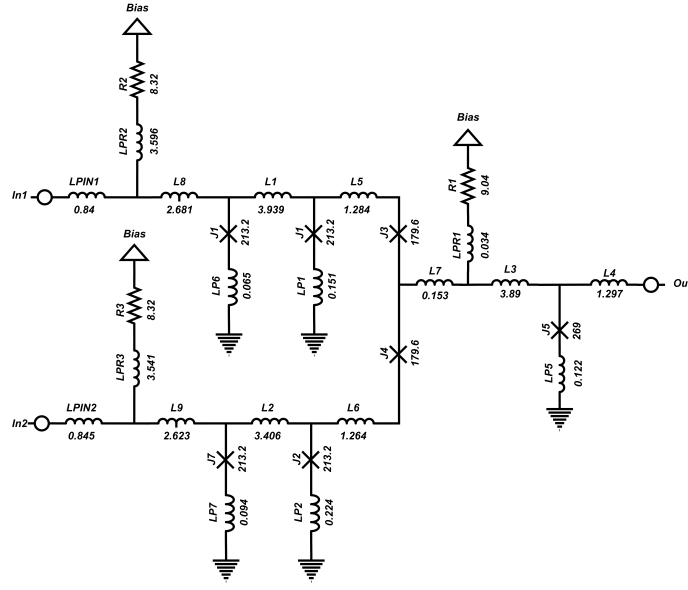


Şekil 2.15: Ayırıcı İletim Hattı Simülasyon Sonucu.

Ayırıcı hücrenin girişine bir darbe sinyali verilip iki farklı çıkış portunda elde edilen SFQ darbe sinyallerinin ölçüldüğü grafik Şekil 2.15'te verilmektedir.

### 2.4.3 Birleştirici Hücre (MRG)

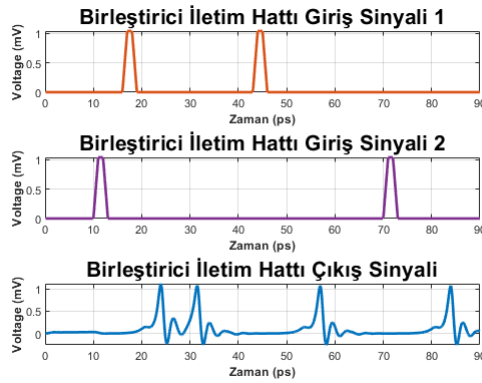
Birleştirici İletim Hattı, sayısal tasarımlarda sıklıkla kullanılan hücrelerden biridir. Bu durumun sebebi, Ayırıcı İletim Hattı ile aynı olarak, süperiletken devre tasarımlarında fanout değerinin 1 olmasıdır. Giriş portlarından verilen sinyaller birleştirilerek, birleştirici hücrenin tek çıkış portundan hatta verilir. Birleştirici hücre, giriş portlarından verilen SFQ darbe sinyallerini 18.2 ps sonra çıkış portundan verir. Şekil 2.16'da Birleştirici İletim Hatt'ının şematığı verilmektedir.



Şekil 2.16: Birleştirici İletim Hattı Şematığı.

Birleştirici İletim Hattı'nın şematığı incelendiğinde görüleceği üzere, hücrenin girişinde aynı karakteristiğe, aynı kritik akım değerlerine sahip Josephson Eklemleri ve neredeyse aynı indüktans değerlerine sahip paralel devreler görülmektedir. Çıkışta ise, ayırıcı hücrede de olduğu gibi, darbe sinyallerini düzeltmek için Josephson İletim Hattı yapısına benzer devre yapısı bulunmaktadır. Bu Josephson Ekleminin kritik akım değeri, girişteki Josephson Eklemleri'nin kritik akım değerlerinin neredeyse 1.5 katı olmalıdır.

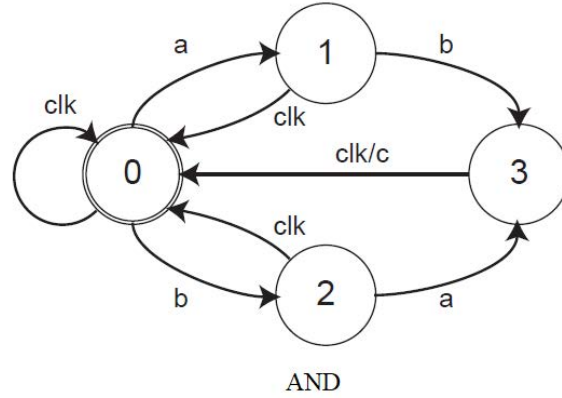
Birleştirici hücrenin 2 adet giriş portundan verilen giriş darbe sinyallerinin, hücrenin tek çıkış portundan ölçüldüğü grafik Şekil 2.17'de verilmektedir.



Şekil 2.17: Birleştirici İletim Hattı Simülasyon Sonucu.

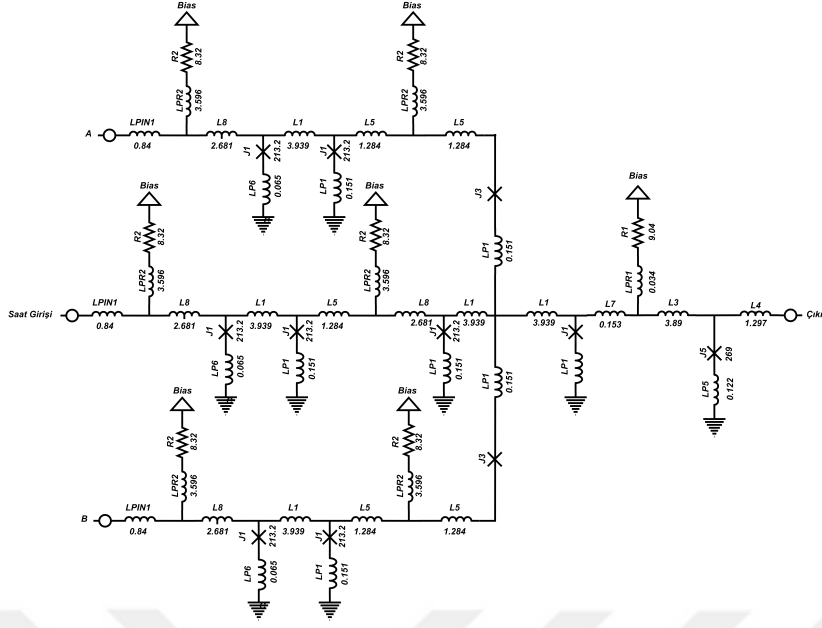
#### 2.4.4 "VE" Mantık Kapısı Hücresi (JAND)

VE mantık kapısı, mantıksal devre tasarımında sıklıkla kullanılan, iki giriş sinyali ve bir çıkış sinyali olan bir hücredir. Girişlerin ikisinin de mantıksal '1' durumunda olmasıyla '1' çıkışını verirken; girişlerden herhangi biri veya her ikisinin de '0' olduğu durumda çıkışa '0' verir. Süperiletken devre teknolojisiyle tasarlanan VE mantık kapısı da aynı doğruluk tablosuyla çalışır; ancak ek olarak bir de saat sinyali girişi vardır. Burada kapı seviyesindeki mantıksal işlem saat sinyaline bağlı olarak gerçekleşir. Saat darbe sinyali geldiğinde A ve B girişlerindeki değerler neyse ona göre mantıksal işlem yapılır. Şekil 2.18'de SFQ tabanlı "VE" kapısının Moore diyagramı verilmiştir [21].



Şekil 2.18: "VE" Mantık Kapısının Moore Diyagramı [21].

Moore diyagramında görüldüğü üzere mantıksal hücrenin açılışta resetlenmesi için sisteme saat sinyali verilmesi gerekir. Daha sonra A girişi gelirse sistem durum 1'e gider. Durum 1'deyken B sinyali gelmeden saat sinyali gelirse bir çıkış üretilmez ve sistem durum 0'a geri döner. Eğer B sinyali gelirse sistem durum 3'e gider ve saat sinyali gelince C çıkışını üretir. Aynı durum geçişleri sisteme ilk olarak B girişi gelmesinde de tekrarlanır. Şekil 2.19'da SFQ tabanlı JAND kapısının şematığı görülmektedir.

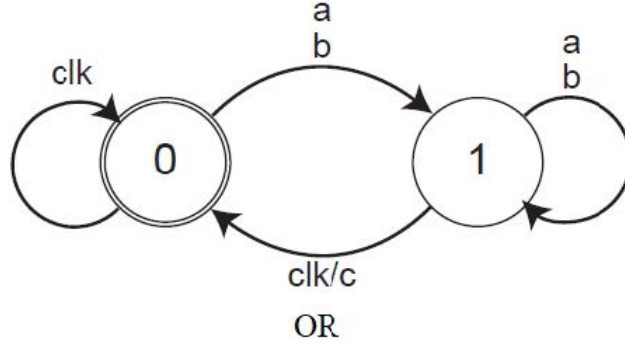


Şekil 2.19: “VE” Mantık Kapısı (JAND) Şematığı.

Şematikte görüldüğü üzere giriş sinyalini düzeltmek amacıyla devrede Josephson İletim Hattı yapısı kullanılmıştır. A girişi ve B girişinden gelen SFQ darbe sinyalleri süperiletken halka içerisinde depolanır. Saat girişi geldiği anda, eğer iki girişten kaynaklı olarak da depolanmış akı bulunursa çıkıştaki Josephson Eklemleri anahtarlanır ve çıkışta SFQ darbe sinyali üretilir. Eğer giriş sinyallerinin yalnızca birinden SFQ darbe sinyali geldiyse veya ikisinden de gelmediyse çıkıştaki Josephson Eklemleri anahtarlanmaz ve dolayısıyla SFQ darbe üretilmez.

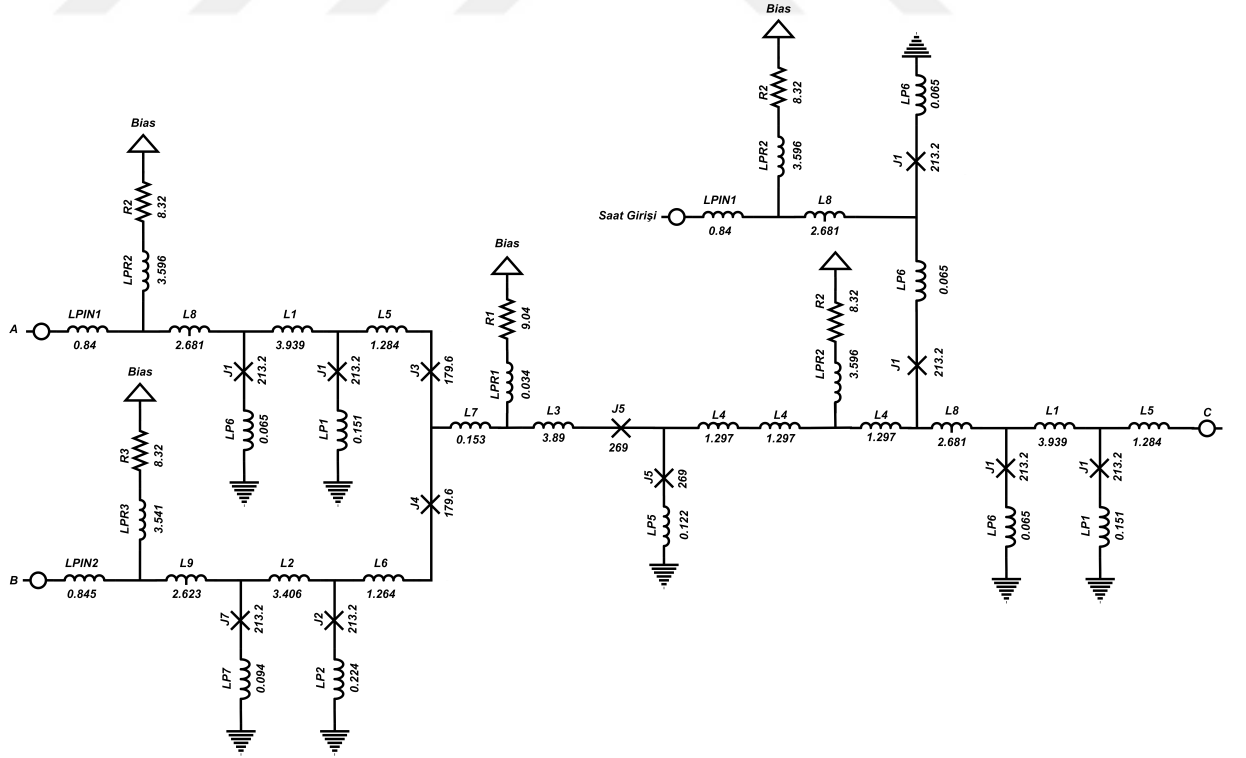
#### 2.4.5 ”VEYA” Mantık Kapısı Hücresi (JOR)

VEYA mantık kapısı, mantıksal devre tasarımında sıklıkla kullanılan iki giriş bir çıkış sinyali olan bir hücredir. Girişlerden herhangi birinin ‘1’ olması durumunda çıkış ‘1’ olurken, girişlerden ikisi de ‘0’ sa çıkış ‘0’ olur. SFQ tabanlı JOR mantıksal devresinde ek olarak bir de saat sinyali girişi vardır. Saat darbe sinyali geldiğinde çıkış hatta verilir. Şekil 2.20’de SFQ tabanlı “VEYA” kapısının Moore diyagramı verilmiştir [21].



Şekil 2.20: “VEYA” Mantık Kapısının Moore Diyagramı [21].

Moore diyagramında görüldüğü üzere mantıksal hücrenin açılıştta resetlenmesi için sisteme bir saat darbe sinyali verilmelidir. Bu sayede, durum makinesi durum 0’a gider. Durum 0’dayken sisteme A girişinden veya B girişinden SFQ darbe sinyali gelirse durum 1’e gidilir ve diğer giriş sinyali beklenir. Durum 1’deyken saat darbe sinyali geldiğinde ise çıkış C portundan verilir. Durum makinesi ise 0 durumuna geri döner. Şekil 2.21’de SFQ tabanlı JOR kapısının şematığı görülmektedir.

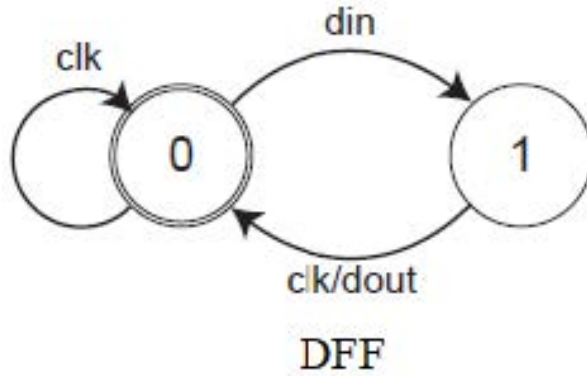


Şekil 2.21: “VEYA” Mantık Kapısı (JOR) Şematığı.

Diğer devrelerde olduğu gibi JOR mantıksal devresinde de giriş sinyalleri Josephson İletim Hattından geçerek düzeltilir. Sonrasında ise A girişinden veya B girişinden gelen SFQ darbe sinyalleri süperiletken halka içerisinde depolanır. Darbe sinyalinin yalnızca A'dan, yalnızca B'den veya hem A'dan hem B'den gelmesi süperiletken halkada akının depolanması için yeterlidir. Daha sonrasında saat sinyalinden darbe gelmesiyle süperiletken halka içerisinde depolanan veri çıkış portundan verilir.

#### 2.4.6 (Geciktirme) Delay Flip-Flop Hücresi (DFF)

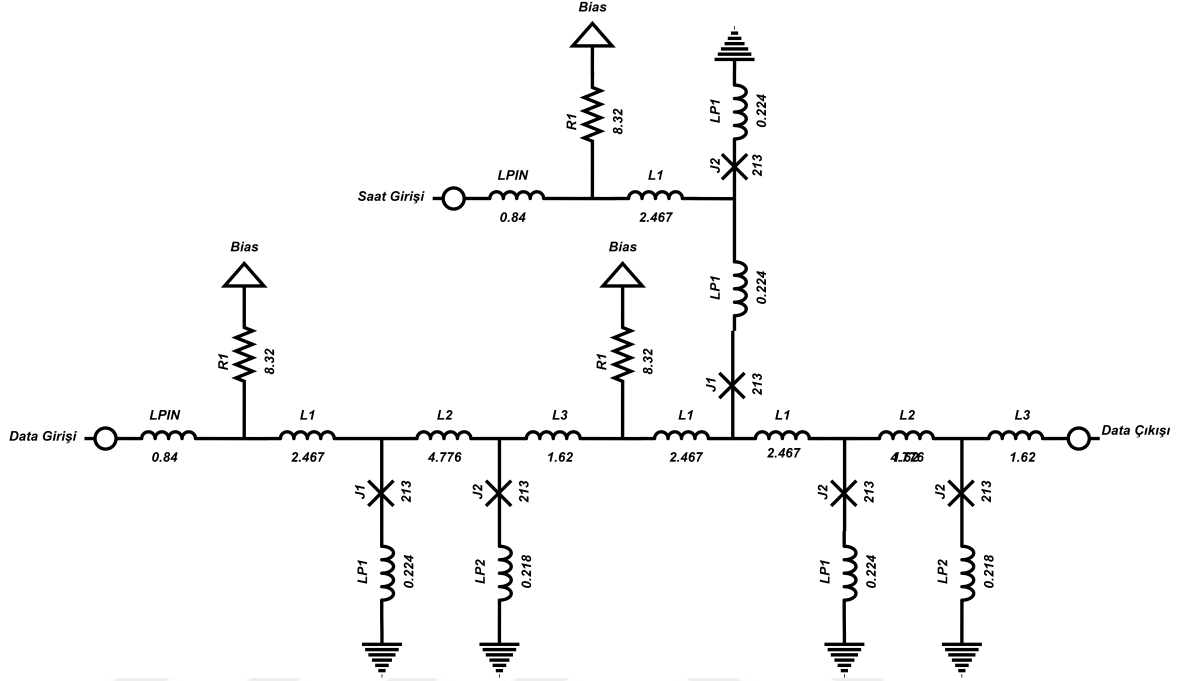
Yaygın kullanımda Delay Flip Flop olarak bilinen, D-tipi Flip Flop (Geciktirme Hücresi) sıklıkla kullanılan SFQ tabanlı hafıza elemanlarından biridir. Bir giriş sinyali, bir çıkış sinyali ve bir saat sinyali bulunmaktadır. Yapı olarak JTL'e (Josephson İletim Hattı) çok benzemesine rağmen içinde akı kuantası,  $\Phi_0$ , depolayabilecek şekilde tasarlanmıştır. Bu sayede içindeki süperiletken halka girişten gelen SFQ darbe sinyalinin de etkisiyle akı kuantası depolar. Saat sinyalinin gelmesiyle de süperiletken halkadaki sinyal dışarı verilerek çıkış portunda bir SFQ darbesi üretilir. Giriş sinyalini bir saat sinyali süresi kadar geciktirdiğinden DFF olarak adlandırılır. Saat sinyali geldikten sonra giriş sinyalini çıkış hattından vermesi ise 12.2 ps sürer. Şekil 2.22'de SFQ tabanlı "DFF" hücresinin Moore diyagramı verilmiştir [21].



Şekil 2.22: DFF Hücresinin Moore Diyagramı [21].

Moore diyagramında da görüldüğü gibi saat sinyalinin gelmesiyle sistem 0 numaralı duruma gider. Daha sonra giriş sinyalinin gelmesiyle 1 numaralı duruma gider ve saat

sinyali gelene kadar bu durumda bekler. Saat sinyalinin gelmesiyle çıkış portundan giriş sinyali iletilir ve durum makinesi tekrar 0 numaralı duruma gider. Şekil 2.23'te SFQ tabanlı DFF hafıza elemanının şematiği görülmektedir.



Şekil 2.23: DFF Hücresinin Şematiği.

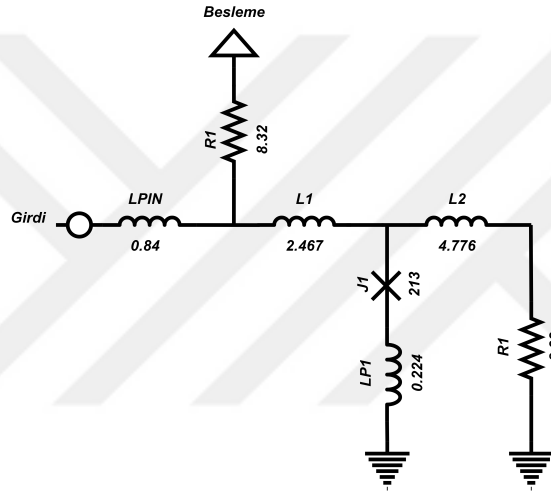
DFF hafıza hücresinin girişindeki devre yapısı Josephson İletim Hattının devre yapısına benzer; fakat buradaki süperiletken halkayı oluşturan parametreler içerisinde akı kuantası depolayabilecek şekilde seçilmiştir. Depolanan akı kuantası, saat sinyalinin gelmesiyle çıkışa verilir. Devrenin çıkışında ise bir buffer yapısı bulunmaktadır.

#### 2.4.7 (Tersleme) Toggle Flip-Flop Hücresi (TFF)

Toggle Flip Flop olarak bilinen tersleme hücresi, SFQ darbe girişlerinde hücrenin çıkış sinyalinin tersler. Sıralı mantıksal devre tasarımlarında yaygın olarak kullanılır. Ayrıca, tez çalışmasında da kullanıldığı gibi frekans bölücü olarak kullanımı da yaygındır. Bir giriş sinyali bir de çıkış sinyali vardır. Asenkron bir yapıdadır.

## 2.4.8 Toprak Hücresi (Sink)

Toprak hücresi sinyal yansımalarını ve bu sebeple oluşabilecek gürültüleri engellemek amacıyla tasarlanmış basit yapılı bir hücredir. Yalnızca bir tane Josephson Eklemi içerir. Giriş sinyallerinin topraklanması ve bu sayede istenmeyen etkilerinin engellenmesini sağlar. Simülasyon aşamalarında ve ölçüm noktaları olarak kullanılabilirler. Şekil 2.24'te Toprak Hücresinin (Sink) şematiği görülmektedir.

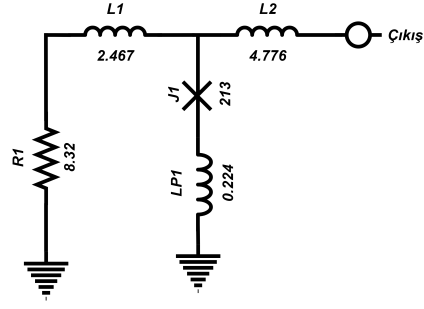


Şekil 2.24: Topraklama Hücresinin Şematiği.

## 2.4.9 Kaynak Hücresi (Source)

Kaynak hücresi de toprak hücresi gibi sinyal yansımalarını ve bu sebeple oluşabilecek gürültüleri engellemek amacıyla tasarlanmış basit bir hücredir. Toprak hücresinden farklı olarak boş olan giriş sinyallerine bağlanarak kaynak olarak kullanılır. Yalnızca bir adet Josephson Eklemi içerir. Şekil 2.25'te Kaynak Hücresinin (Source) şematiği görülmektedir.





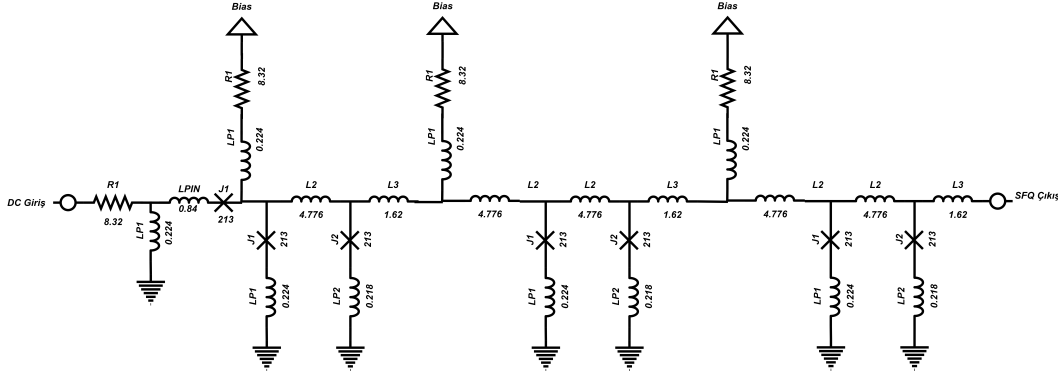
Şekil 2.25: Kaynak Hücresinin Şematiği.

#### 2.4.10 DC-SFQ Çevirici Hücre (DC-SFQ)

Hızlı Tek Akı Kuantum (RSFQ) devre teknolojisinde üretilen Tek Akı Kuantum (SFQ) darbe sinyallerinin genişliği birkaç ps mertebelerinde, genliği de üretim süreçleriyle değişiklik göstermekle beraber, 400uV ile 1mV arasındadır. Bu seviyelerdeki hızlı sinyalleri üretebilmek şu an yaygın olarak kullanılan laboratuvar ekipmanlarıyla zor olacağından, yaygın olarak kullanılan ve üretilebilen DC sinyalleri giriş olarak süperiletken devrelere verebilmemiz için DC-SFQ devre elemanları tasarlanmıştır. Sıklıkla kullanılan bu devre elemanı, DC olarak alınan sinyali SFQ devreyi beslemeye uygun haldeki SFQ darbe sinyalleri standartlarına getirerek devreyi besler.

DC-SFQ devresi belirli bir threshold değerine göre çalışarak, girişinden uygulanan kare sinyalin DC akım değerinin threshold değerini geçmesiyle bir adet SFQ darbe sinyali üretir. Diğer sayısal devrelerde olduğu gibi SFQ darbe sinyalini güçlendirmek için Josephson İletim Hattı devre yapısı kullanılır.

Threshold değerinin geçilmesiyle darbe sinyali ürettiğinden DC kare dalganın yalnızca yükselen kenarlarında SFQ darbe üretir. Şekil 2.26'da DC SFQ devresinin şematiği verilmektedir.

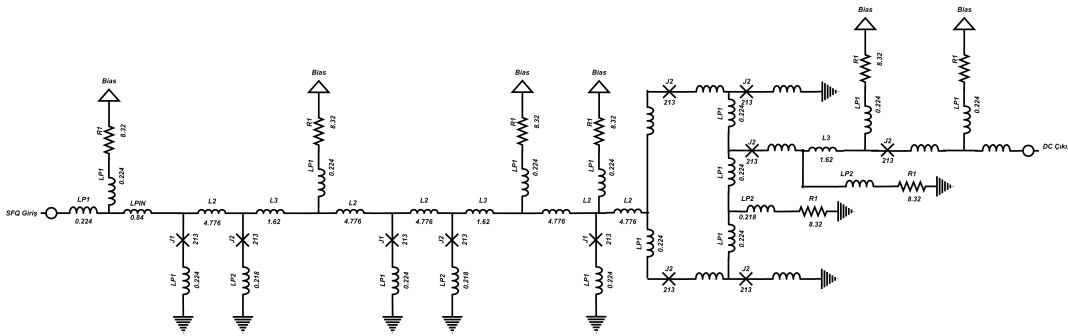


Şekil 2.26: DC-SFQ Hücresinin Şematiği.

Şematikte görülen devre yapısında giriş sinyali threshold akımını geçtiğinde girişte bulunan Josephson Eklemleri osilasyona girerek SFQ darbe sinyali üretir. Çıkışındaki devrede ise Josephson İletim Hattı benzeri devre yapısıyla SFQ darbe şekillendirilir.

#### 2.4.11 SFQ-DC Çevirici Hücre (SFQ-DC)

Hızlı Tek Akı Kuantum Devrelerindeki SFQ darbe sinyallerinin genişliği ve genliğinden dolayı okunup anlamlandırılması zordur. Bu sebeple süperiletken devrelerin çıkışlarında üretilen SFQ darbe sinyalleri DC sinyallere çevrilmelidir. Devre, gelen her SFQ darbe sinyalinde durum değiştirerek çalışır. Yani, SFQ darbe sinyali algılandığında DC çıkış 0'dan 1'e veya 1'den 0'a dönüştürülür. SFQ-DC çevriminde verinin anlamlandırılması için, SFQ-DC çıkışının '1' veya '0' olması değil, durum değişimi olması önemlidir. Bu kapsamda, DDR (Double Data Rate) yapısına benzetilebilir [22]. Şekil 'de SFQ DC devresinin şematiği verilmektedir.



Şekil 2.27: SFQ-DC Hücresinin Şematiği.

Şematikte görüldüğü üzere, SFQ-DC Çevirici devrenin yapısı TFF'ye benzer. Ancak bu devrede çıkıştaki besleme akımının fazla olması sebebiyle çıkış sinyali 2.5mV çevresinde salınır. Bu sayede kare dalgaya benzer bir yapı oluşturur. Daha sonra buffer'dan geçmesiyle ve düzeltilmesiyle bu sinyal DC kare dalga haline getirilir.

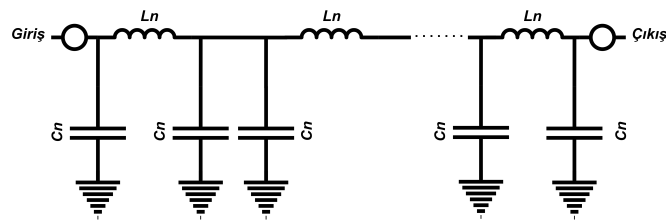
SFQ-DC Çevirici, her SFQ darbe değişiminde kenar değiştirirken; DC-SFQ Çevirici kare dalganın her yükselen kenarında SFQ darbe sinyali üretir. Bu sebeple SFQ-DC'nin frekansı DC-SFQ'nun frekansının 2 katıdır.

## 2.5 Analog Hücreler

Hızlı Tek Akı Kuantum (RSFQ) devre teknolojisinin yüksek saat frekansı avantajı öne çıkan özelliklerinden olmasına rağmen sayısal hücrelerin fanout'unun 1 olması, devrelerdeki veri sinyallerinin ve saat sinyalinin iletimini zorlaştırır ve hızını limitler. Veri ve saat sinyali iletimi için kullanılan Josephson İletim Hattının 8.2 ps'lik iletim zamanı büyük ölçekli devreler için hızı azaltırken, aynı zamanda her JTL 2 adet Josephson Eklemini içerdiğinden devrelerin güç tüketimini de artırır. Bu sebeple, analog pasif iletim hatlarının kullanılması devrenin hızını azaltıcı bir etkide bulunmaz ve güç tüketimini arttırmaz [23].

### 2.5.1 Pasif İletim Hattı (PTL)

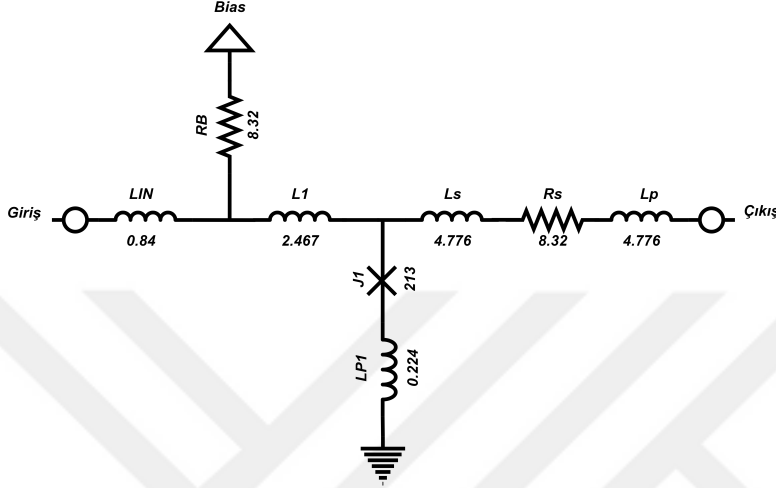
Pasif İletim Hattı, güç tüketmez ve hızlı iletim sağlar. İndüktör ve kapasitörlerden oluşan yapısıyla pasif iletim hatları Ladder(Merdiven) Pi Modelle modellenir. PTL'in bu şekilde modellenmiş hali Şekil 2.28'de verilmektedir.



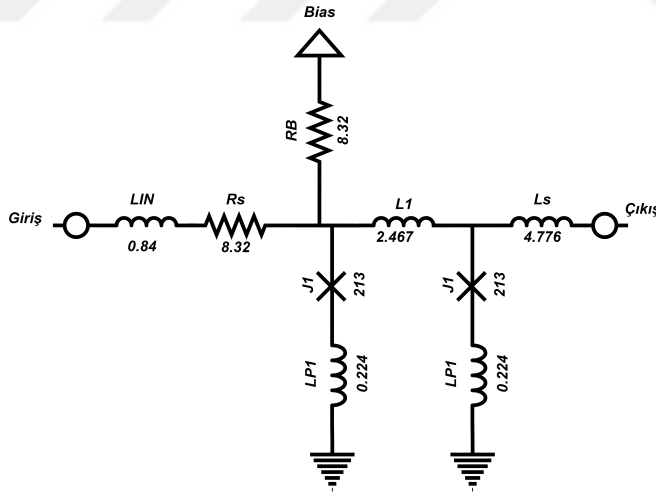
Şekil 2.28: PTL Hücresinin Merdiven Modeli.

## 2.5.2 Sürücü ve Alıcı Hücreler

Pasif İletim Hattının kullanılabilmesi için bir sürücü ve alıcı devreye ihtiyaç vardır. Bu sürücü ve alıcı devreler, pasif iletim hattının empedansı ile devrenin devamının empedansının eşlenmesini sağlar.



Şekil 2.29: PTL Sürücü Devresinin Şematiği.



Şekil 2.30: PTL Alıcı Devresinin Şematiği.

Şekil 2.29'da sürücü devre şematiği, Şekil 2.30'de ise alıcı devre şematiği verilmektedir.

Pasif iletim hattının alıcı ve sürücü hücreleri  $2 \Omega$  empedans ile eşlenecek şekilde tasarlanmıştır.

## 2.6 Süperiletken ADC Tasarımları

Tezin konusu olan Sayısal SQUID'ler, fiziksel manyetik büyüklükleri kuantize ederek dijital veriye çevirdiklerinden Analog Dijital Dönüştürücü olarak çalışmaktadır. ADC'lerle ilgili genel yaklaşımlar, yarıiletken teknolojiyle üretilen ADC'lerin avantajları ve dezavantajlarına [24]'de ulaşılabilir. Süperiletken ADC'ler de analog veriyi örnekleyip kuantize ederek dijital veriye çevirirler. Düşük güç tüketimi, yüksek hassasiyet özellikleri bakımından yarıiletken ADC'lerden avantajlıdırlar.

Genel olarak süperiletken ADC'ler 2 başlık altında toplanabilirler. Bunlardan ilki; Nyquist- Sampling ADC, diğeri oversampling ADC'dir [25].

Nyquist - Sampling ADC'ler, ADC'nin maximum örnekleme frekansının  $f_s$  olduğu durumda,  $f_s$ 'in yarısı kadar frekansa sahip olan sinyalleri analogdan dijital formata dönüştürebilir. Nyquist-Sampling ADC'nin eşitliği,  $f_{BW}$ 'nin maximum sinyal frekansı,  $f_s$ 'in de ADC'nin maximum örnekleme frekansı olarak belirlendiği durumda Denklem 2.19'da verilmiştir.

$$f_{BW} = \frac{f_s}{2} \quad (2.19)$$

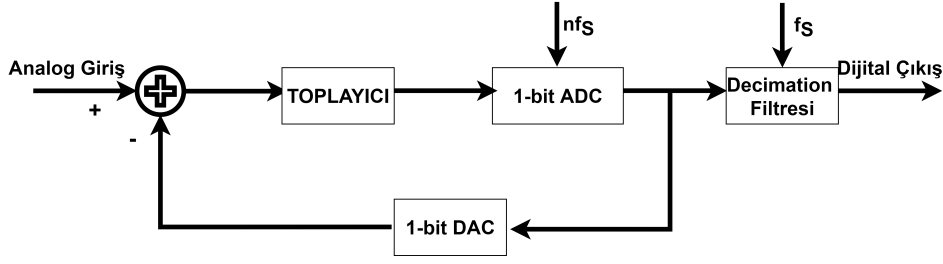
Nyquist ADC'ler n-bit dijital veri için paralel olarak n adet 1 bit kuantize edici devre kullanır. Örnekleme ve kuantizasyon aynı anda yapıldığından çok hızlıdır. Ancak dezavantajı kompleks devre yapısına sahip olmasıdır.

İkinci genel yaklaşım, oversampling ADC'lerdir. Bu ADC'lerde, ADC'nin örnekleme frekansı sinyalin bant genişliğinden oldukça büyük değere sahiptir. Bu eşitlik Denklem 2.20'de görülebilir.

$$f_s \gg f_{BW} \quad (2.20)$$

Yüksek frekanslı ve ortalama genlik değerlerine sahip sinyaller için Oversampling Sigma-Delta modülatörleri yaygın olarak kullanılır. Giriş sinyallerinin hızlı değişimleri bu

ADC'nin kullanımını için bir sorun teşkil etmezken yüksek genlikli giriş sinyalleri ADC'yi satürasyona sokabilir. Sigma-Delta ADC'nin blok diyagramı Şekil 2.31'de verilmektedir.



Şekil 2.31: Sigma-Delta ADC Şematiği.

## 2.7 Sayısal SQUID

Geleneksel DC SQUID'in okuma devrelerindeki karmaşıklık ve maliyetin dinamik okuma hızını düşürmesi sebebiyle, geri beslemeli on-chip sistemlerle tüm devrelerinin aynı yonga üzerinde olduğu ilk tasarımlardan biri [26]'de verilmektedir. Bu tasarımın ardından tek yonga üzerinde çalışan SQUID'lerle ilgili çalışmalar artış göstermiştir. [27]'de verilen çalışmada yine on-chip bir tasarım sunulurken, bu tasarımda verinin işleme hızı artmış ve oda sıcaklığında çalışan işleme devrelerine ihtiyaç kalmamıştır. Ayrıca çoklu kanal özelliğini de destekleyen bir çalışmadır. [28] ve [29]'da da benzer yaklaşımlar bulunmaktadır. Sayısal SQUID temel olarak bir ADC gibi çalıştığından, [30] gibi çalışmalardaki hassasiyeti  $\Phi_0$  olan Analog- Dijital Dönüştürücü tasarımlarından faydalanarak [31]'te bulunan 500MHz örnekleme frekansına sahip bir Sayısal SQUID ve [32]'deki RSFQ devre teknolojisi temelli ve tamamıyla sayısal ilk tasarım yayınlanmıştır. GHz mertebelerindeki veri işleme hızı ve ADC gibi çalışan yapı bu yayında gösterilmiştir.

[33]'te bulunan çalışma ise ölçülmek istenen verilerin değişimlerinde büyük fark olduğu durumlarda tek SQUID yerine farklı sayıda ve farklı hassasiyette Sayısal SQUID tasarımı yapmayı önermiştir. Çalışmada tasarlanan iki SQUID'den bir tanesinin çözünürlüğü daha yüksekken diğerinin çalışma aralığı daha yüksektir. Senkron olan bu sistemde, iki SQUID'den alınan veri yonga dışında birleştirilebilir.

[34]'da ise manyetik akı çözünürlüğünü iyileştirmeyen fakat devre tasarımı basitleştirilmiş SFQ tabanlı Sayısal SQUID yapısı bulunmaktadır.

[35]'de ise dinamik range'i arttırmak için tasarlanmış yukarı ve aşağı sayan sayaçların olduğu devre yapısı görülmektedir. Sayısal SQUID'den 2 farklı çıkış üretilmiş olup üretilen çıkışlar artan manyetik alan değişimini ve azalan manyetik alan değişimini sayan sayaçlarda işlenmektedir.

Sayısal SQUID'in  $\Phi_0$  olan manyetik akı değişimi çözünürlüğünü iyileştirmek için [36] ve [37]'da aynı yonga üzerinde geri beslemeli devreler oluşturulmuştur. Bu çalışmalarla manyetik akı çözünürlüğü  $0.8\Phi_0$  seviyelerine inerek iyileşmiştir.

Sayısal SQUID'in çözünürlüğünün iyileştirilebilmesi için geri beslemeli sistemler kullanılsa da analog DC SQUID'in hassasiyet seviyelerine ulaşamaması sebebiyle hem Sayısal SQUID hem DC SQUID içeren hibrit yapılara örnek olarak [38] verilebilir.



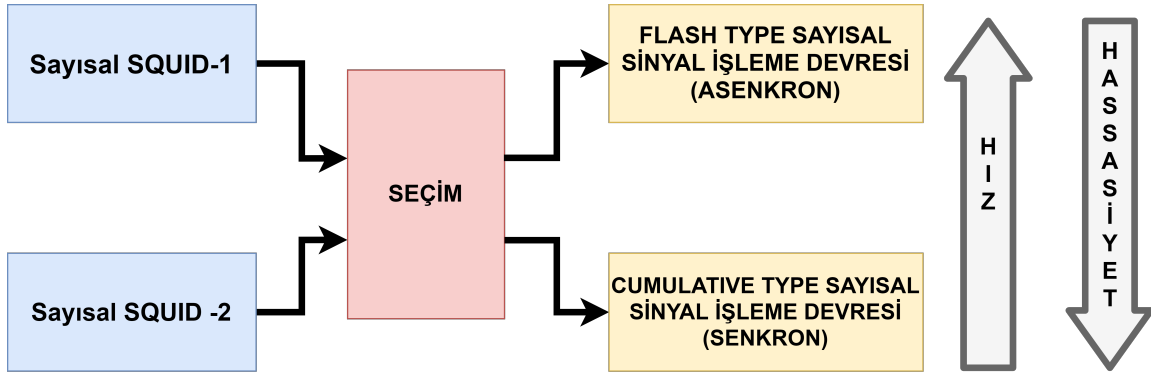


### 3. SAYISAL SQUID VE SAYISAL SİNYAL İŞLEME DEVRELERİNİN TASARIMI

Çalışmada yoğunlaşılacak konu, tüm sistemlerin aynı yonga üzerinde olduğu bütünleşik bir Sayısal SQUID ve sayısal sinyal işleme devrelerinin tasarımıdır. Bu konudaki esas motivasyon, daha önceki bölümlerde anlatıldığı üzere DC SQUID'lerin yüksek hassasiyetine rağmen okuma devrelerinin karmaşıklığının; FLL durumunda tutulan sistemin veri anlamlandırması için gereken düşük gürültülü sinyal yükselticiler ve oda sıcaklığında çalışan diğer elektronik enstrümanların, sistemin çalışma hızını kısıtlaması ve yüksek maliyetli olması sebebiyle alternatif bir yapı oluşturmaktır.

Sayısal SQUID'ler giriş olarak aldığı analog veriyi sayısal sinyal işleme devrelerinde işlenip anlamlandırılacak bir dijital veriye çevirebildiği için bir Analog-Dijital Dönüştürücü gibi de düşünülebilir.  $10^{-6}\Phi_0$  hassaslıktaki manyetik akı değişimlerini ölçebilen DC SQUID'lere kıyasla Sayısal SQUID'lerin çözünürlüğü, sayısal bir devre olması sebebiyle,  $\Phi_0$ 'dır. Hassasiyet bakımından DC SQUID'lere göre geride kalsa da verinin işlenmesi için yüksek maliyetli ve oda sıcaklığında çalışan sistemlere ihtiyaç duymayan sistemin çıkış verileri çok hızlı işlenebilir. İki adet Josephson Eklemleri ve bir süperiletken halkadan oluşan sistemiyle çok basit bir devre yapısına sahiptir. Kapladığı alan ve harcadığı güç bakımından avantajlıdır. Bunun yanında, geri beslemeli sistemlerle Sayısal SQUID'lerin hassasiyeti de arttırılmaya çalışılmaktadır. Yüksek lisans çalışması kapsamında oluşturulan yapının blok diyagramı Şekil 3.1'de görülmektedir.

Sayısal SQUID'ler yapı bakımından basit devre elemanlarıdır. İki Josephson Eklemleri ve bir süperiletken halkadan oluştuğunu belirttiğimiz devrenin hassasiyeti ve çalışma aralığı, simetrik Josephson Eklemleri'nin kritik akımları ( $I_c$ ) ve süperiletken halkanın indüktans değeri ( $L_{loop}$ ) ile belirlenir. Farklı parametrelerle tasarlanan devrelerin manyetik akı değişimlerine karşı hassasiyetleri farklı olur. Çalışma kapsamında farklı hassasiyete sahip iki Sayısal SQUID tasarlanmıştır.



Şekil 3.1: Sistem Blok Diyagramı.

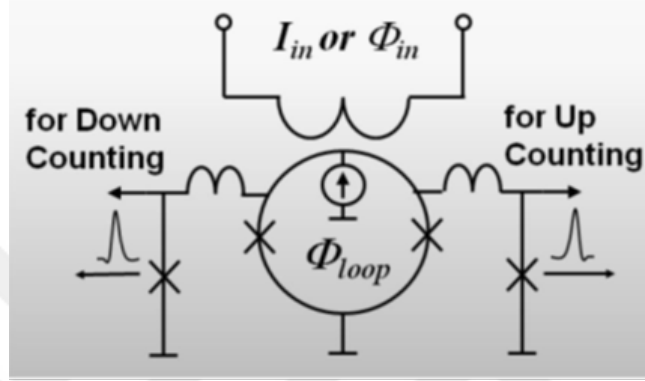
Analog manyetik akı değişimini sayısal veriye çeviren Sayısal SQUID’lerin dijital çıkışlarının işlenmesi için de iki farklı yapıya sahip sayısal sinyal işleme devresi tasarlanmıştır. Bunlardan ilki asenkron çalışan “Flash Type Sayısal Sinyal İşleme Devresi” olarak adlandırılır. Bu devre asenkron Sayısal SQUID’den gelen veriyi çok hızlı bir şekilde işler. Bir saat sinyaline bağımlı olarak tasarlanmadığından hızı yalnızca Sayısal SQUID’in çıkış üretme zamanına bağlıdır. Diğer sayısal sinyal işleme devresi olan ”Cumulative Type” devre ise veri hassasiyetini arttırmaya yönelik geri beslemeli bir yapıya sahiptir. Senkron olan bu devre ise flash type devreye göre daha yavaştır, fakat daha hassas sinyal işlemesi yapar.

Şekil 3.1’de verilen sistemde iki Sayısal SQUID ve iki sayısal sinyal işleme devresi vardır. Bunlardan çalışması istenen sistem besleme akımıyla seçilerek çalıştırılabilir. Tüm sistemin tek yonga üzerinde olması ve 4.2K sıcaklığında çalışması sayesinde Sayısal SQUID’in çıkışları çok hızlı bir şekilde istenen konfigürasyonla işlenebilmektedir.

### 3.1 Sayısal SQUID Tasarımı

Sayısal SQUID iki adet Josephson Ekleme ve bir süperiletken halkadan oluşur. Devreye direk olarak bir giriş sinyali verilmez. Bunun yerine iki indüktansın; giriş indüktansı ve süperiletken halka indüktansının couple olmasıyla devre sürülür. Josephson Eklemlerinin anahtarlanması devreye verilen giriş sinyalinin eğimi ile ilişkilidir. Eğim pozitif olduğunda Josephson Eklemleri’nden yalnızca bir tanesi anahtarlanır, negatif

olduğunda ise yine yalnızca bir tanesi anahtarlanır. Anahtarlanan Josephson Ekleme (SFQ pulse) Tek Akı Kuantası darbesi üretir ve ekleme  $2\pi$  faz değişikliği oluşur. Sonrasında eklem süperiletken durumuna geri döner. Bu sebeple devrenin, manyetik akıdaki değişimin pozitif olmasına veya negatif olmasına bağlı olarak sürdüğü iki adet çıkış sinyali vardır. Sayısal SQUID'in saat sinyali yoktur. Dolayısıyla asenkron bir yapıda tasarlanmıştır. Simetrik bir yapısı olan sistem Şekil 3.2'deki yapıya uygun olarak tasarlanmıştır.



Şekil 3.2: Sayısal SQUID Yapısı.

Şekil 3.2'de görüldüğü üzere couple olarak devreye verilen akım girişine bağlı olarak "Up" Josephson Ekleme anahtarlanırsa, çıkış "Up Counting" portundan alınırken "Down" Josephson Ekleme anahtarlanırsa çıkış "Down Counting" portundan verilir.

Tasarımda eklemlerin kritik akımı  $I_c$  ve halkanın indüktansı  $L_{loop}$  değerlerinin belirlenmesi önemlidir. Akım değişimi,  $\Phi_0$ 'ın  $L_{loop}$ 'a oranı olarak hesaplanır. (Denklem 3.1) Akım değişimleri halkanın indüktansı arttıkça artacağından SQUID'in hassasiyeti de artar. Bu sebeple halkanın indüktans değeri büyük seçilmelidir.

$$\delta I = \frac{\Phi_0}{L_{loop}} \quad (3.1)$$

$\beta_l$  süperiletken halkanın indüktansının Josephson Ekleminin indüktansına oranıdır. SQUID'in indüktansı Josephson Ekleme'nin indüktansından büyük olmalıdır. Çünkü halkanın indüktansının hassasiyete olan etkisi Josephson Ekleme'nin indüktansının hassasiyete olan etkisinden daha fazladır.

$$\frac{\delta \langle V \rangle}{\delta \Phi_{ext}} = \frac{R_D \delta I}{0.5 \Phi_0} = \frac{2R_D}{L} \quad (3.2)$$

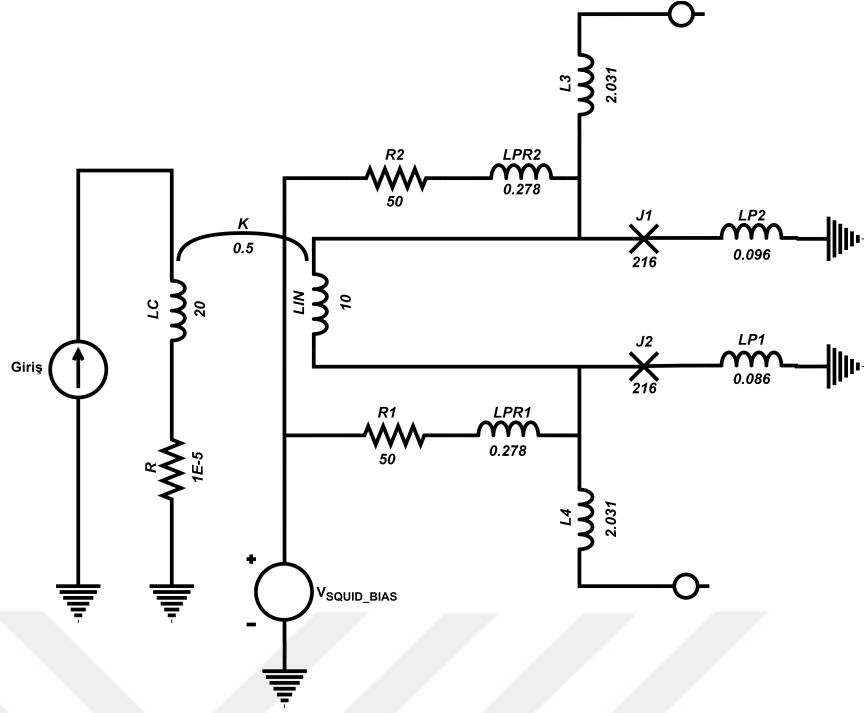
Sayısal SQUID'in hassasiyeti voltaj değişiminin faz değişimine oranı olarak hesaplanabilir. Denklem 3.2'de verilen bu eşitliğe göre hassasiyeti arttırmak için süperiletken halkanın indüktans değeri artırılır ve Josephson Eklemleri dolayısıyla kritik akım değeri küçültülür. Fakat burada tasarımı önemli ölçüde etkileyecek bir kısıt vardır. Sayısal SQUID'in termal gürültüden etkilenmemesi için SQUID'in enerjisinin termal gürültünün enerjisinden büyük olması gerekmektedir. Sağlanması gereken eşitlik Denklem 3.3'de verilmektedir.

$$0.5 \frac{\Phi_0^2}{L} \gg 0.5 K_B T \quad (3.3)$$

Süperiletken halkanın indüktansı arttıkça SQUID'in enerjisi azalır. Bundan dolayı sistem termal gürültüye karşı daha savunmasız olabilir. Aynı zamanda Josephson Eklemleri'nin kritik akımın  $I_c$  azalması da termal gürültünün etkisini artırır. Belirtilen kısıtlardan dolayı süperiletken halkanın indüktansı  $L_{loop}$  ve Josephson Eklemleri'nin kritik akımı seçilirken  $I_c$  SQUID'in enerjisi göz önünde bulundurulmalıdır.

Şekil 3.3'de tasarlanan Sayısal SQUID yapısı ve parametreleri görülmektedir. Süperiletken halkada manyetik akının ( $\Phi_0$ ) depolanabilmesi için kritik akım ve halka indüktansının çarpımının  $\Phi_0$ 'dan büyük olması gerekmektedir. Burada halka indüktansı 10pH ve Josephson Eklemlerinin kritik akımı  $I_c$  216uA olduğundan bu şart sağlanmaktadır. (Denklem 3.4) Bu şartı sağlamayacak değerler seçilirse süperiletken halkada akı depolanamaz.

$$2I_c L_{loop} = 432 \mu A \cdot 10 p H = 4.310^{-15} V \cdot s > \Phi_0 \quad (3.4)$$



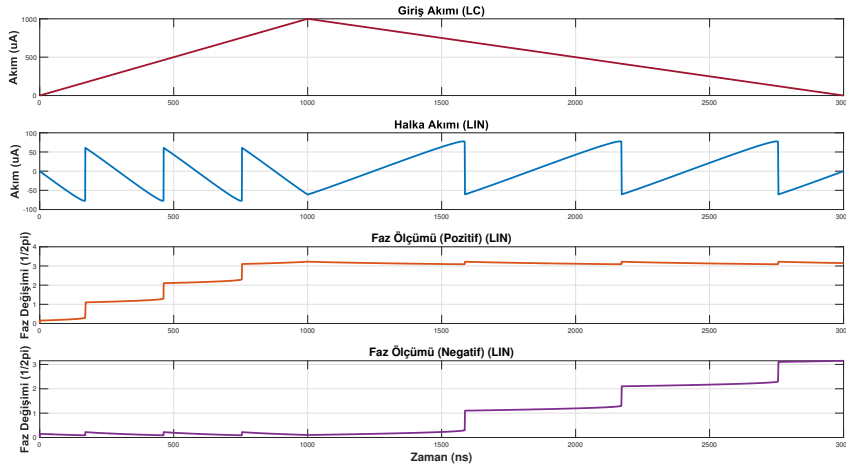
Şekil 3.3: Sayısal SQUID 1.

Sayısal SQUID 1'e verilen SQUID Besleme Voltajı 1.6mV'dir. 50ohm direnç üzerinden geçen akımla J1 ve J2 Josephson Eklemleri beslenmiştir. Sisteme verilen giriş akımı LC üzerinden geçer ve K coupling parametresiyle LIN indüktansına couple olur. LIN süperiletken halkanın indüktansıdır. LIN'in üzerinden geçen akım yönüne göre J1 Eklemleri veya J2 Eklemleri anahtarlanır. Anahtarlanan Josephson Eklemleri süperiletken durumdan çıkar, SFQ darbe üretir ve tekrar süperiletken duruma geri döner. Bu esnada eklemlerde  $2\pi$  faz değişimi olur. Üretilen darbeler L3 ve L4 indüktansları üzerinden sistemin devamındaki devrelere iletilir. Verilen giriş akımı doğrultusunda LIN'in üzerindeki akım, J1 ve J2 eklemleri üzerindeki faz değişimi Şekil 3.4'te verilmektedir.

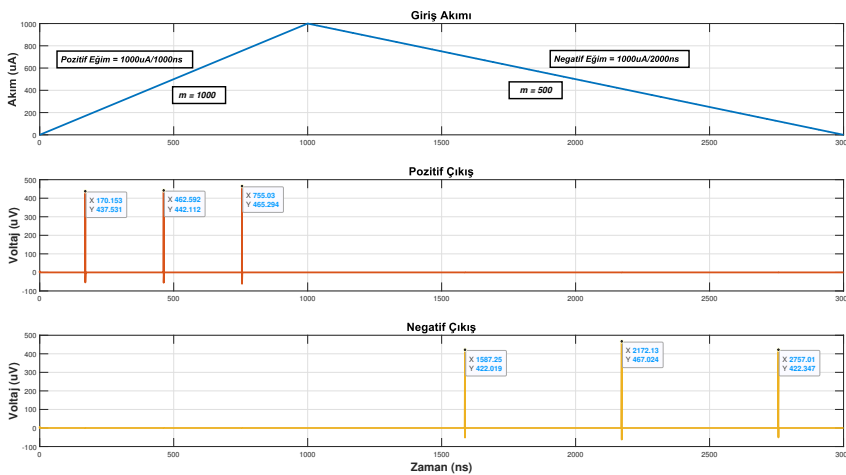
Şekil 3.4'te verilen Halka Akımı grafiği incelendiğinde giriş portundan verilen akımın ve dolayısıyla  $\Phi_{ext}$  değeri arttıkça halka üzerindeki akım da değişir. Dışarıdan gelen manyetik alan  $0.5\Phi_0$  değerine ulaştıkça  $\Phi_0$  süperiletken halkaya girer. Akımın yönüne göre ilgili Josephson Eklemleri anahtarlanır ve akım başlangıç durumuna geri döner.

Faz değişimi Josephson Eklemlerinin anahtarlanmasıyla oluşur. Josephson Eklemleri

her anahtarlandığında fazında  $2\pi$ 'lik bir deęişim meydana gelir. Grafiklerde y eksenini  $1/2\pi$  ile normalize edilmiştir. Görüldüğü üzere dışarıdan gelen manyetik akıya baęlı olarak oluşan süperiletken halkanın  $\Phi_0$ 'lık her akı deęişiminde Josephson Eklemleri anahtarlanır, dolayısıyla faz deęişimi olur. Dışarıdan gelen akımın eğimi pozitif olduğunda pozitif tarafta bulunan eklemlerde faz deęişimi olurken, negatif eğimli akım geldiğinde negatif tarafta bulunan eklemlerde faz deęişimi olur. Faz deęişimi olduğu gibi Josephson Eklemleri'nin ürettiği SFQ darbeleri de Şekil 3.5'te verilmiştir.



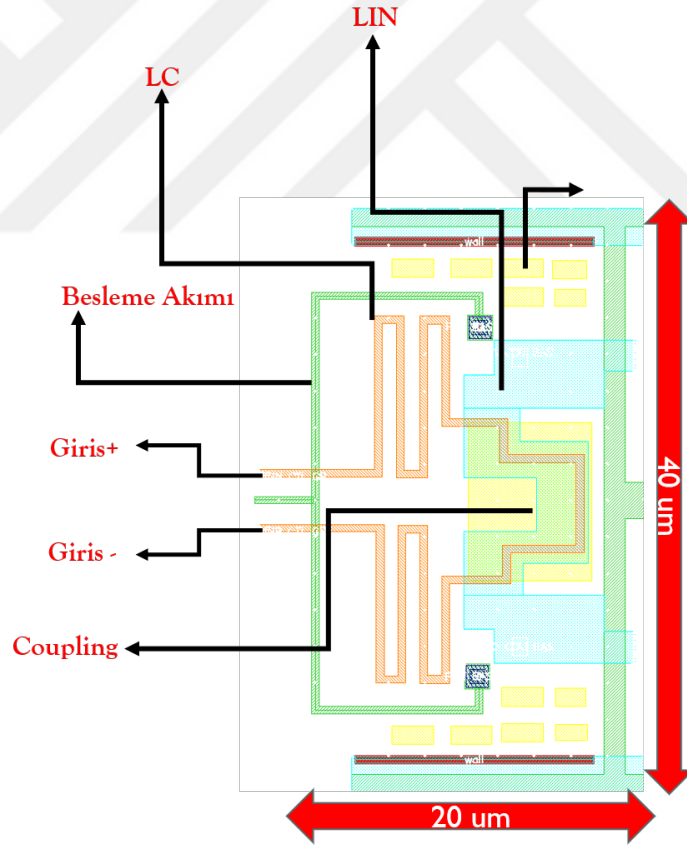
Şekil 3.4: Squid 1 Faz Deęişimleri.



Şekil 3.5: Squid 1 Eğim-Darbe İlişkisi.

Tasarlanan Sayısal SQUID'in manyetik akı değişimine bağlı olarak ürettiği SFQ darbe sinyallerinin grafiği incelendiğinde, giriş eğimi pozitifken ve  $m = 1000$ 'ken üretilen SFQ darbeler arasındaki zaman 292.44 ns'dir. Eğim negatifken ve  $m = 500$ 'ken ise SFQ darbeler arasındaki zaman farkı 584.88 ns olmak üzere bir önceki hesaplanan zaman farkının tam iki katıdır. Dolayısıyla eğim yarıya düştüğünde, SFQ darbeler arasındaki zaman farkı da 2 katına çıkmıştır. Burada ters orantı olduğu görülmektedir.

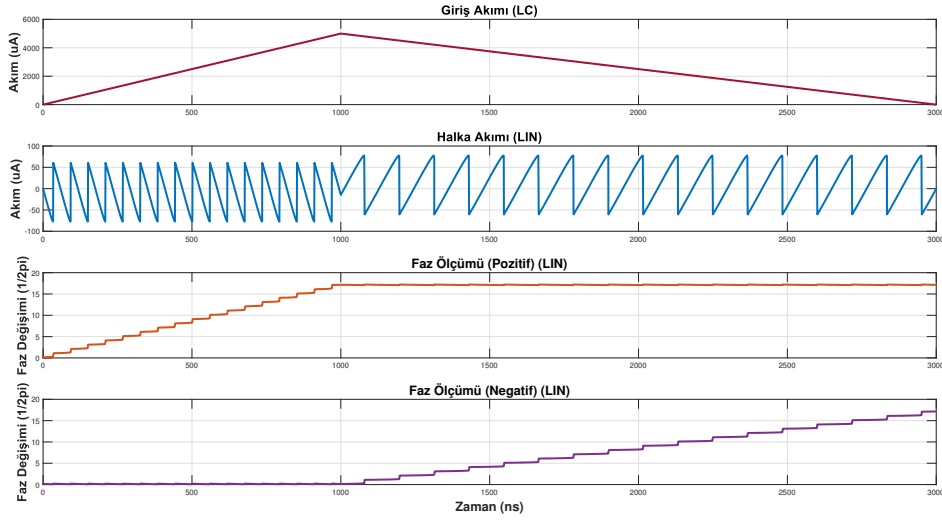
Tasarlanan devrenin layout'u Şekil 3.6'de verilmektedir. LIN indüktansı ile LC'nin üst üste çizildiği kısımlar indüktansların couple olmalarıyla ilişkilidir. Sistemin girişi diferansiyel olarak verilecek şekilde tasarlanmıştır. Manyetik gürültü sebebiyle oluşabilecek manyetik akının Josephson Eklemlerinin çalışmasını bozmasını engellemek için "moat" adı verilen devre elemanları yerleştirilmiştir. Layout'un boyutu  $20\mu\text{m} \times 40\mu\text{m}$ 'dir.



Şekil 3.6: Sayısal SQUID 1 Layout.

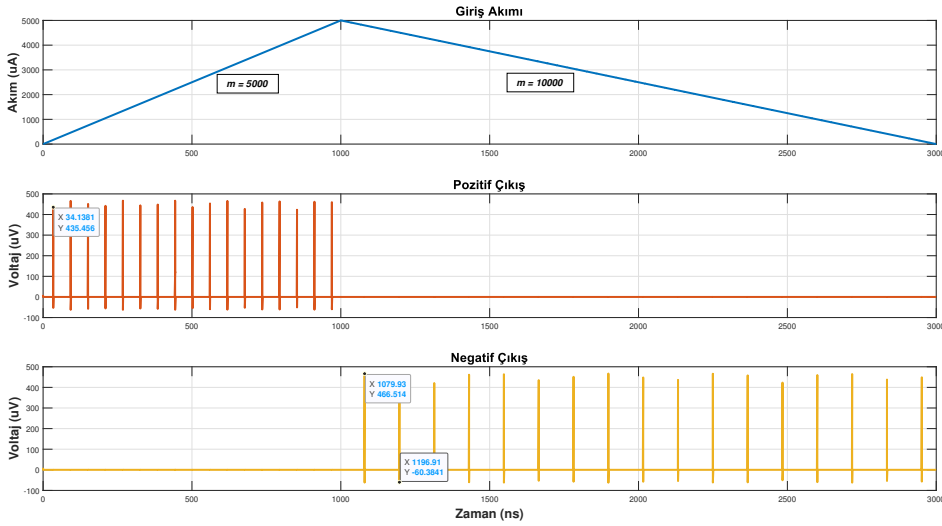
Sayısal SQUID 1'in pozitif eğimi  $m = 5000$ , negatif eğitimi  $m = 2500$  olan giriş

sinyaline verdiği çıktılar da beklendiği üzere, SFQ darbe sayısı Şekil 3.5'un 5 katı, SFQ darbeler arasındaki zaman farkı da 1/5'i olacak şekildedir. (Şekil 3.7)



Şekil 3.7: Squid 1 Faz Değişimleri Senaryo 2.

Şekil 3.8'de Senaryo 2'nin SFQ darbe çıkışları görülmektedir.

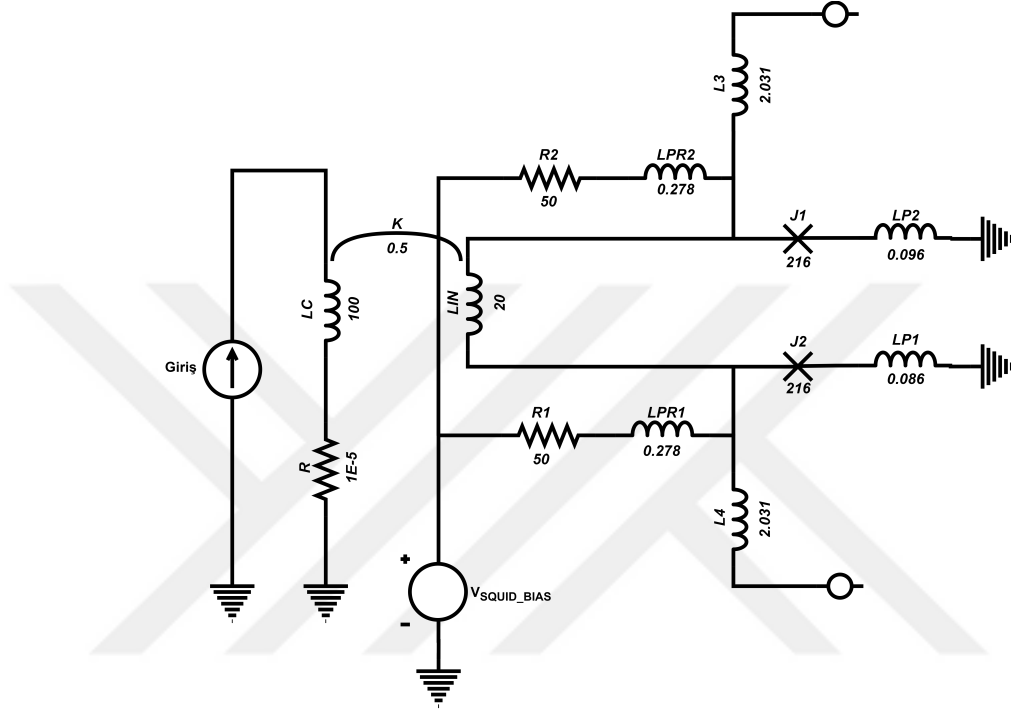


Şekil 3.8: Squid 1 Eğim-Darbe İlişkisi Senaryo 2.

Sayısal SQUID 1 eğim değeri 1000 olduğunda 292.44ns arayla SFQ darbe sinyali



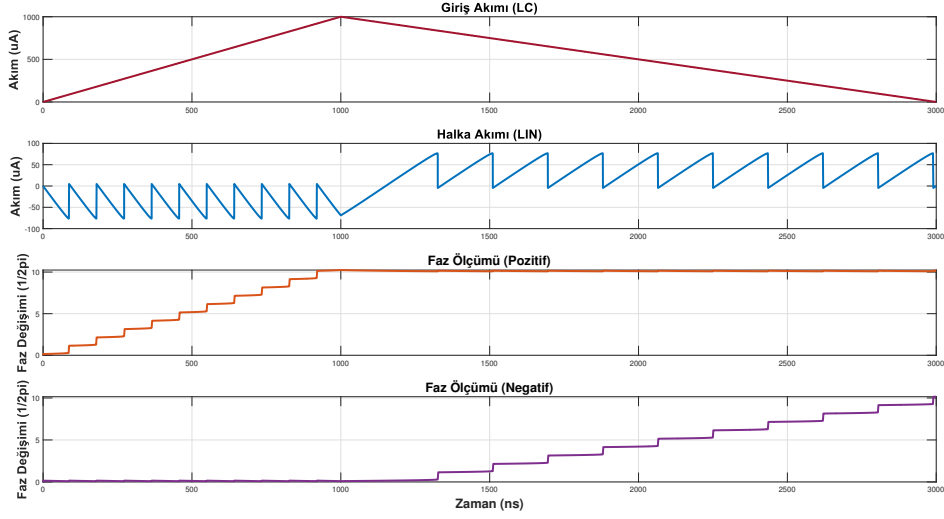
üretiyor. Burada hassaslığı arttırmak ve üretilen SFQ darbe sayısını arttırmak istersek Sayısal SQUID'in hassaslığını arttırmamız gerekir. Tasarım kısıtlarında görüldüğü üzere hassasiyetin artırılması için  $L_{loop}$  değerinin artırılması gerekmektedir. Bu sebeple Şekil 3.9'deki parametrelerle yeni bir Sayısal SQUID tasarlanmıştır.



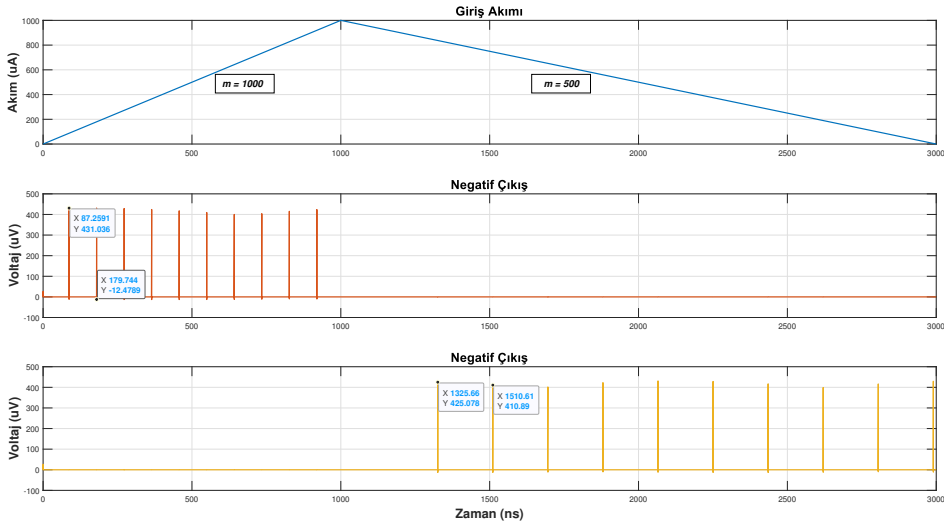
Şekil 3.9: Sayısal SQUID 2.

Sayısal Squid 2'nin tasarımında süperiletken halkanın indüktans değeri  $L_{loop}$  10pH'den 20pH'ye, couple olan indüktans ise 20pH'den 100pH'ye çıkarılmıştır. Şekil 3.10'de Sayısal SQUID 2'nin faz değişim grafiği verilmiştir.

Josephson Eklemlerinden pozitif tarafta olan anahtarlanınca bu Eklemin fazının değiştiği, negatif tarafta olan eklem anahtarlanınca negatif Eklemin fazının değiştiği görülmektedir. Faz değişimi sayısının daha fazla olması, SQUID'in daha hassas olduğunu ve aynı eğim değeri için daha fazla SFQ darbe sinyali ürettiğini göstermektedir. Üretilen SFQ darbe sinyalleri arasındaki zaman 92.49 ns'dir. Şekil 3.11'de girişe bağlı SFQ darbe çıktıları verilmektedir.

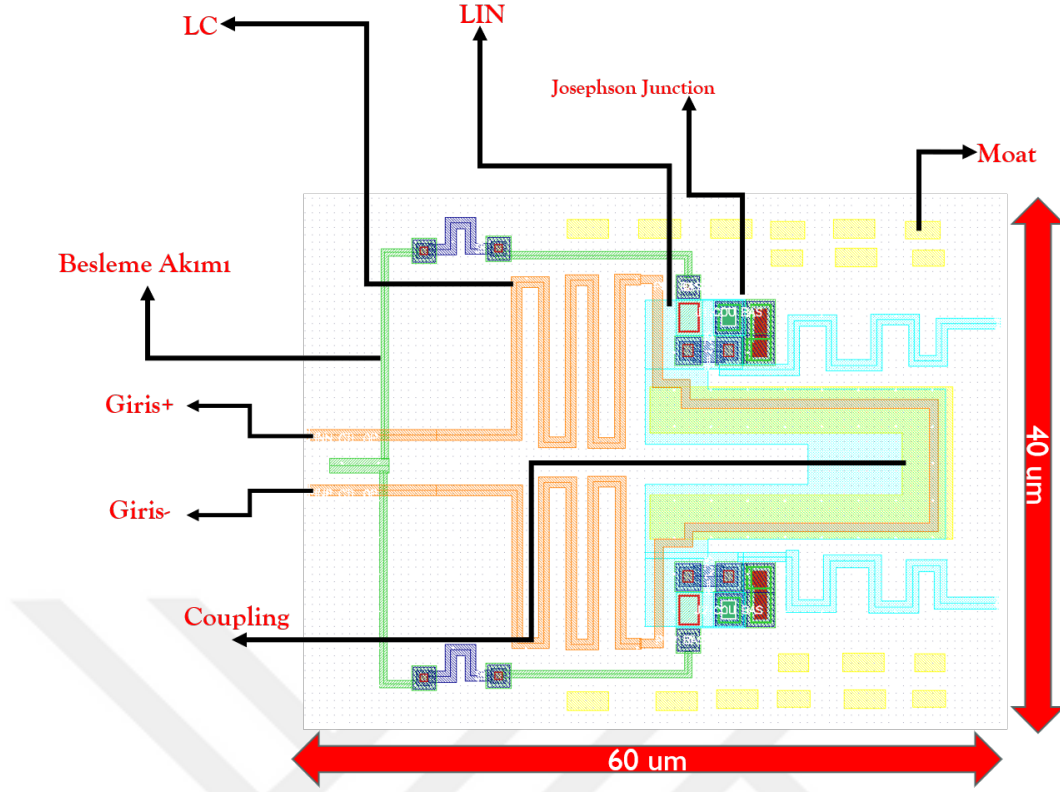


Şekil 3.10: Squid 2 Faz Değişimleri.



Şekil 3.11: Squid 2 Eğim-Darbe İlişkisi.

Tasarlanan devrenin layout'u Şekil 3.12'de verilmektedir. LIN ve LC indüktanslarının değeri daha büyük olduğundan, indüktansların kapladığı alan artmıştır. Bu sebeple Sayısal SQUID 2'nin alanı 40um x 60um'dir.



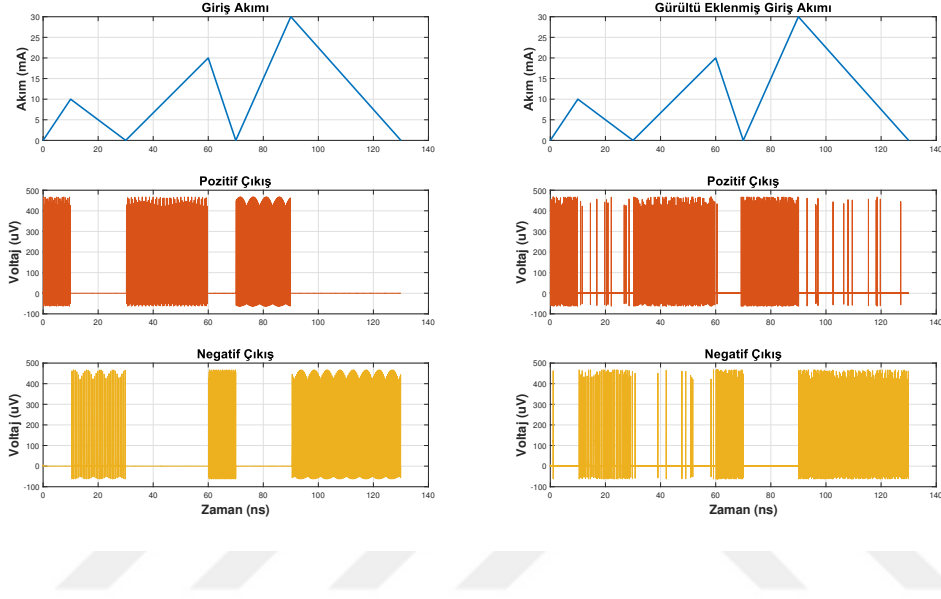
Şekil 3.12: Sayısal SQUID 2 Layout.

### 3.1.1 Oylama Devresi Tasarımı

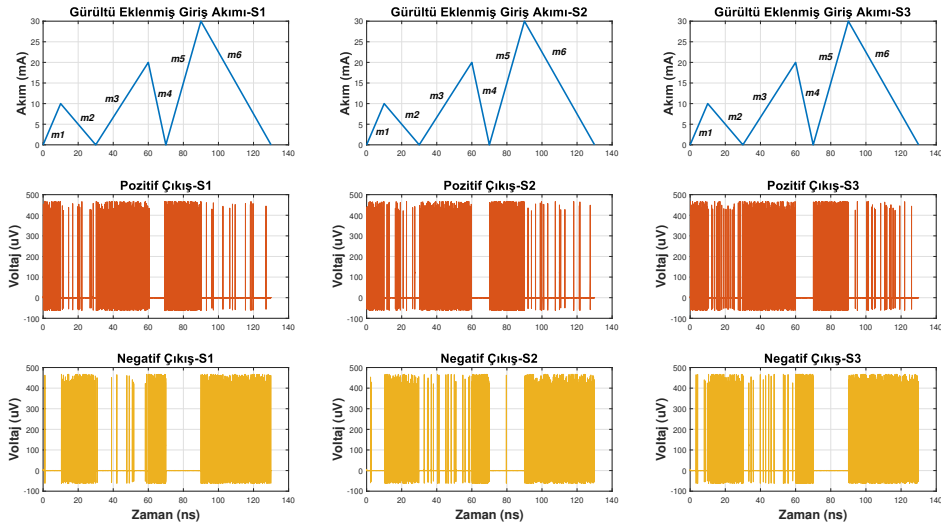
Sayısal SQUID'in hassasiyeti sebebiyle gürültüden yüksek oranda etkilenebileceği düşünülmüş ve yapılan simülasyonlarda giriş sinyaline gürültü parametresi eklenmiştir. Devrenin girişine gürültü eklenmediğinde ve eklendiğinde çıkan sonuçlar Şekil 3.13'de görülmektedir.

Grafikte görüldüğü üzere gürültüsüz giriş sinyaline karşı SQUID'in verdiği pozitif ve negatif darbe çıkışlarında hiç hata yokken, sistem girişine gürültü eklenince hatalı darbe sinyalleri üretimi olur. Üretilen hatalı darbe sinyalleri işlenen verinin bütünlüğünü bozacağından elimine edilmesi önemlidir. Gürültünün sisteme olan etkisinin giriş sinyalinin eğim değerine bağlı olduğu da gözlemlenebilmektedir. Eğim değerime göre bazı bölgelerde çıkış sinyali daha çok bozulurken yani daha fazla hatalı SFQ darbe sinyali üretilirken bazı değerlerde hata daha azdır.

Şekil 3.14’de gürültülü giriş sinyalinin 3 farklı Sayısal SQUID’e verilmesi sonucu oluşan çıkış sinyalleri gözlemlenmektedir. Gürültünün etkisi gözle görülebilir şekildedir. Eğim değerleri daha yüksek olduğunda (m5), gürültünün etkisi daha azken eğim değerinin en az olduğu m2’de gürültünün etkisi daha fazladır. Bu üç adet devre çıkışını oylayıcı olarak kullanıp bir oylama devresi oluşturursak hatalı SFQ darbe üretiminin azalacağı düşünülmüştür.

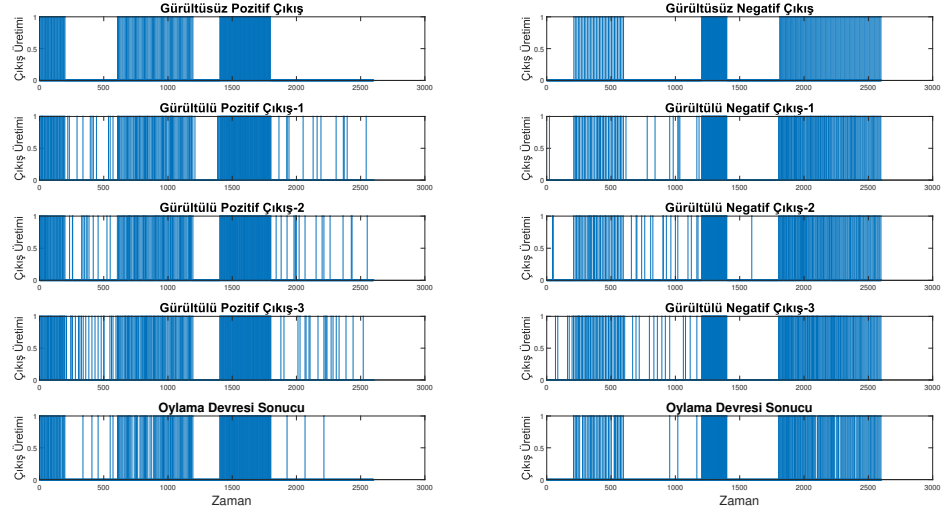


Şekil 3.13: Gürültünün Sayısal SQUID Çıkışları Üzerindeki Etkisi.



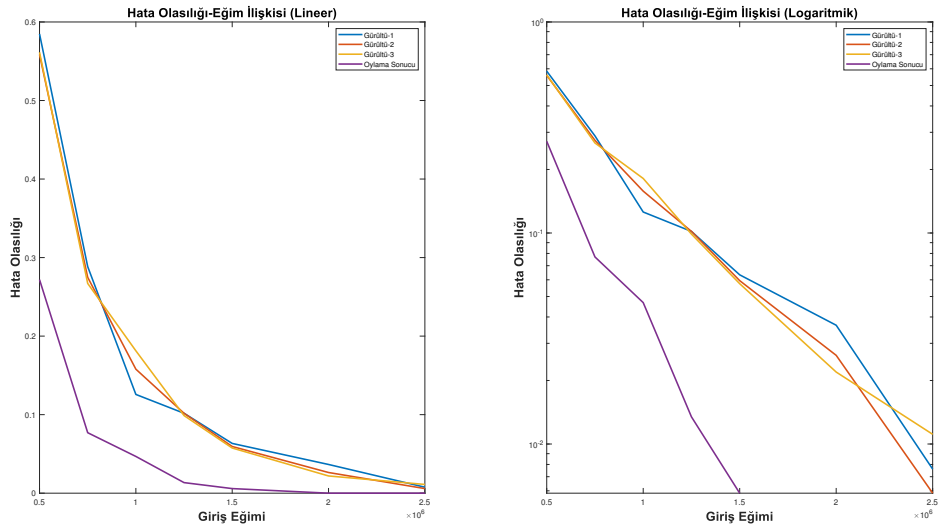
Şekil 3.14: Gürültünün 3 adet Sayısal SQUID Çıkışları Üzerindeki Etkisi.

Benzetimi yapılan oylama devresinin sonuçları Şekil 3.15'deki gibidir. Pozitif ve negatif SFQ darbe çıkışlarının büyük ölçüde iyileştiği gözlemlenmektedir.



Şekil 3.15: Oylama Devresi.

Pozitif ve negatif SFQ darbe çıkışlarının oylama devresiyle iyileşme sonuçları hesaplanmış ve darbe hata ihtimalinin eğimle olan ilişkisi grafiği hem lineer hem logaritmik olarak çizdirilmiştir.



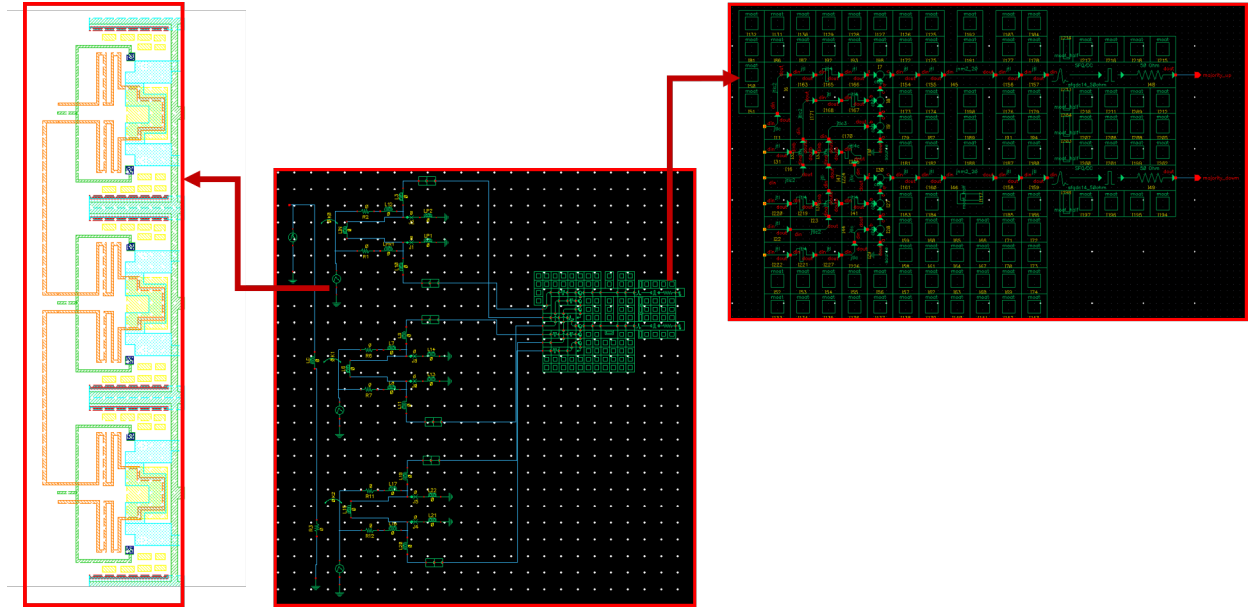
Şekil 3.16: Hata Olasılığı-Eğim İlişkisi Grafiği.

Şekil 3.16'deki grafikte görüldüğü üzere oylama devresinin eklenmesiyle görece düşük eğim değerlerindeki hata oranı dahi azalma göstermiştir. Bu iyileşme doğrultusunda sayısal sinyal işleme devrelerine girmeden önce sinyale bir ön filtreleme işlemi uygulamak amacıyla bir oylama devresi tasarlanmıştır. Oylama devresinin kolay anlaşılabilir çalışma mantığıyla, kullanılan Sayısal SQUID sayısı 1'den 3'e çıkarılmış ve aynı giriş sinyali 3 Sayısal SQUID'e de verilmiştir. Üretilen çıkışlar tasarlanan oylama devresine verilmiş ve en az 2 çıkışta SFQ darbe olması durumunda çıkışta darbe sinyali üretilmiş, en az 2 çıkışta SFQ darbe olmaması durumunda darbe sinyali üretilmemiştir.

Oylama devresi yapısı, aynı devreden 3 tane konulduğu için alan kullanımı açısından dezavantajlı olmasına rağmen hassasiyeti büyük ölçüde artırır.

Sayısal SQUID devresi asenkron bir yapıya sahip olduğundan iki sinyalin aynı anda geldiğini saat sinyalinden bağımsız olarak algılayabilecek bir devre elemanı olan JJ-Soma devresi kullanılmıştır [39]. Soma devresinin kısıtları doğrultusunda zamanlama ayarlamaları yapıp aynı anda en az 2 darbe sinyalinin gelme durumu kontrol edilmiştir.

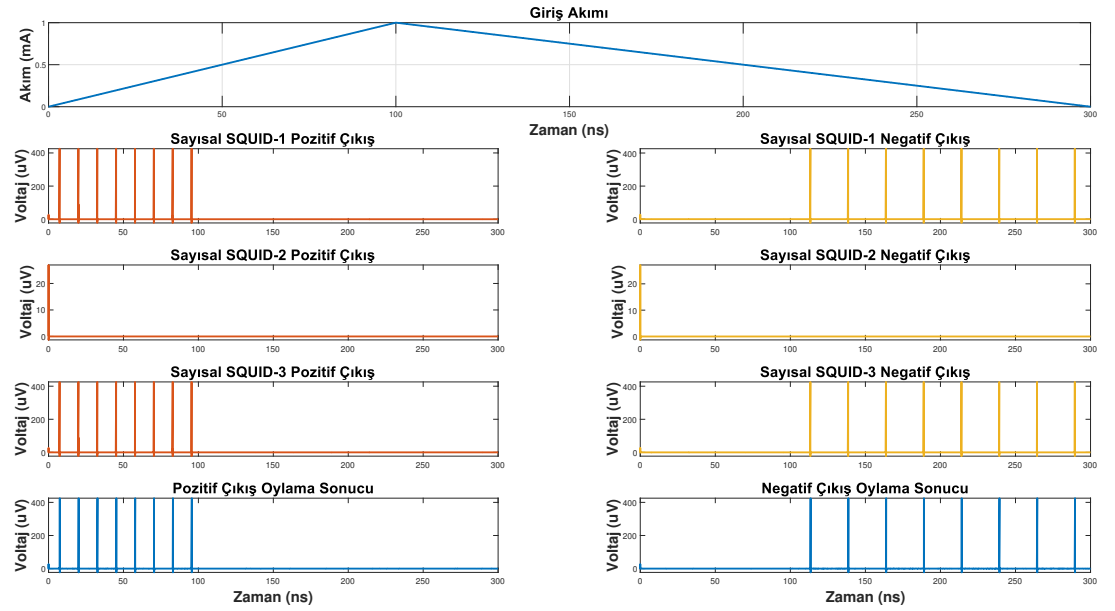
Tasarlanan Sayısal SQUID devresi Şekil 3.17'de görülmektedir.



Şekil 3.17: Oylama Devresi Şematiği.

Sayısal SQUID'den üç adet yerleştirilerek oluşturulan oylama devresinde bütün süperiletken halkaların indüktansları giriş indüktanslarına couple olacak şekilde tasarlanır. Daha sonra her Sayısal SQUID'in pozitif ve negatif çıkışları (3 Sayısal SQUID için 6 adet) dijital mantık kapılarıyla tasarlanmış devreye giriş olarak verilir. Tasarımda kullanılan JJ-Soma devresi asenkron bir and kapısı gibi davranarak, zamanlamasına bağlı olarak gelen verileri kontrol ederek; en az 2 tane olan çıkışı hatta verir [39]. Sayısal devrenin 6 adet girişi ve oylama sonucunu gösteren 2 adet çıkışı vardır.

Devrenin simülasyon sonucu Şekil 3.18'de verilmiştir.



Şekil 3.18: Oylama Devresi Simülasyon Sonuçları.

### 3.2 Sayısal Sinyal İşleme Devreleri

Sayısal SQUID'in sağladığı en büyük avantajlardan biri dijital çıkış üretmesidir. Üretilen SFQ darbeleri giriş olarak alan ve veriyi anlamlandıran sayısal sinyal işleme devreleri tasarlanmıştır. Verinin işlenmesi için iki farklı sayısal sinyal işleme devresi tasarlanmıştır.

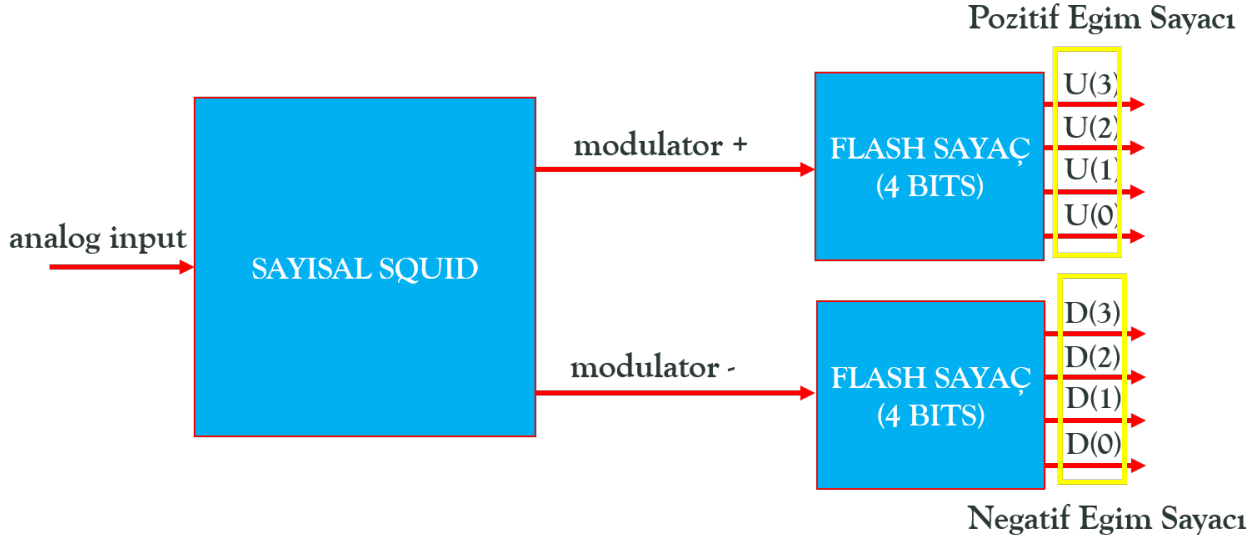
Bunlardan ilki, asenkron flash sayaçtır. Sayısal SQUID asenkron yapıdadır. SFQ darbeleri bir saat sinyaline bağlı olmadan ürettiğinden yine bir saat sinyaline bağlı olmadan işleyecek bir devre tasarlanması hem sistemi hız bakımından limitlemez hem de basit bir devre yapısı vardır. Sayısal SQUID'in pozitif eğim ve negatif eğim çıkışları farklı flash sayaçlara girdi olarak verilerek sistemdeki değişimleri hızlı bir şekilde tespit edebilir. Devredeki pozitif eğim ve negatif eğim değişimlerini ayrı çıkışlarda tuttuğu için başlangıçtan itibaren hangi yönde değişim olduğunu kolayca anlamamızı sağlar. Fakat, sinyali gürültülerden arındırmak için herhangi bir yapısı olmadığından hatalara karşı daha savunmasızdır.

Diğer sayısal sinyal işleme devresi senkron bir yapıya sahiptir. Kümülatif Sayaç olarak adlandırılan bu devrede, Sayısal SQUID'in çıkışları ilk olarak "Up-Down Counter" adı verilen, iki adet sinyal girişi bir adet saat sinyali girişi ve 4 bit çıkışı olan ve girişlerine bağlı olarak yukarı veya aşağı doğru sayabilen sayaca girer. Sayaçta hem pozitif eğim hem negatif eğim verileri aynı yapıda işlendiğinden değişikliğin sıralamasını takip etmek mümkündür. Daha sonra sayacın çıkışı 8 bit toplayıcı devreye giriş olarak verilir. Toplayıcı devrenin 2 adet 8 bit sinyal girişi, saat sinyali ve 9 bitlik çıkış sinyali vardır. Toplayıcı devre geri beslemeli bir yapıya sahiptir. Bu sayede verilerin ortalama değerini hesaplayabilir. Senkron olduğu için daha yavaş çalışsa da hem geri beslemeli yapısı hem de verinin akış sıralamasını takip edebilmesi sayesinde hassasiyet bakımından avantajlıdır.

### **3.2.1 Asenkron Flash Sayaç**

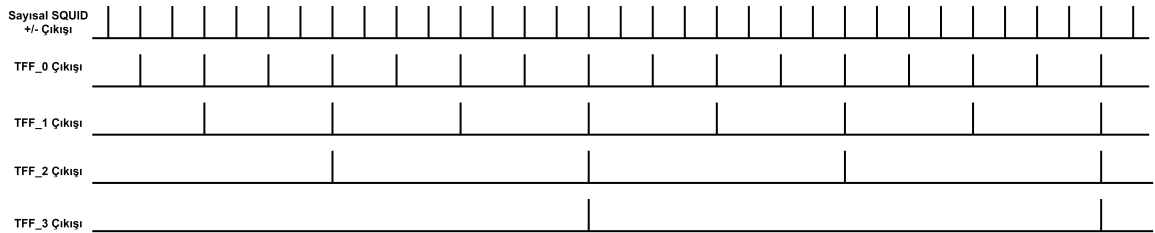
Asenkron flash sayaç, asenkron Sayısal SQUID'in çıkışlarının işlendiği asenkron devre yapısıdır. SQUID'in pozitif eğim ve negatif eğim SFQ darbe sinyallerini işlemek için iki çıkışına da birer tane asenkron flash sayaç devresi bağlanmıştır. Tasarlanan devrenin blok diyagramı Şekil 3.19'da verilmiştir.





Şekil 3.19: Asenkron Sayaç Blok Diyagramı.

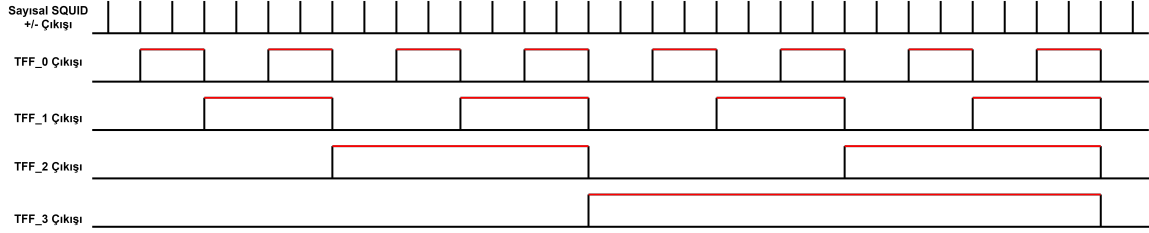
Flash sayaç tasarımında frekans bölücü yapısıyla bilinen asenkron mantık yapısı TFF kullanılmıştır. Ardışık bağlanan frekans bölücü devre sayaç oluşturur. 4 bit sayaç için arka arkaya bağlanan 4 TFF kullanılmış ve her TFF çıkışı hem bir sonraki TFF'ye giriş olarak verilmiş hem de çıkış bitlerinden biri olarak verilmiştir. İlk TFF'nin girişlerine Sayısal SQUID'in pozitif eğim ve negatif eğim çıkışları bağlanmıştır. İki çıkış da ayrı flash sayaçları sürmektedir. Dolayısıyla hem pozitif eğim çıkışı için hem negatif eğim çıkışı için 4 bitlik sayaç kullanılmıştır. Art arda bağlanan TFF'lerin zamanlama diyagramı Şekil 3.20'de gösterilmiştir.



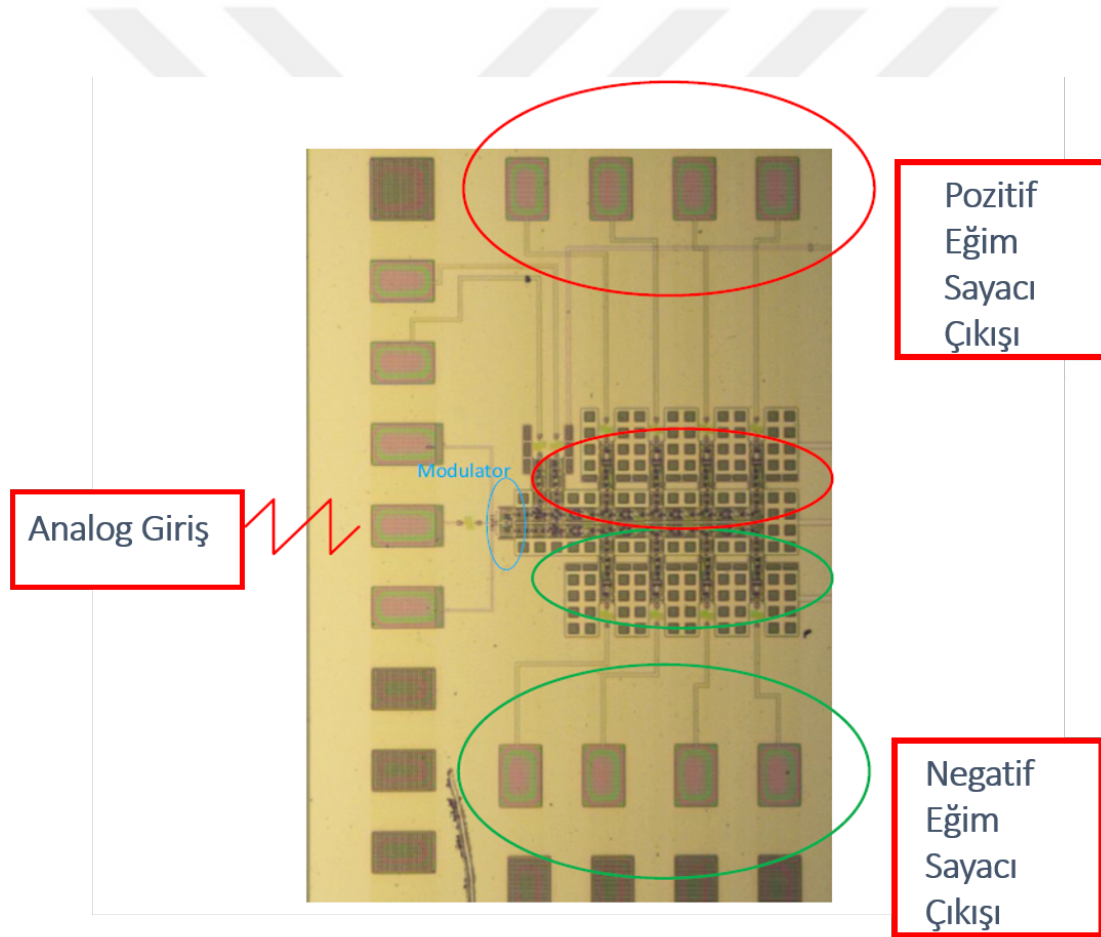
Şekil 3.20: TFF'in Ürettiği SFQ Darbe Sinyalleri.

Grafikte verilen, SQUID'den gelen SFQ darbe giriş sinyali ilk TFF-0'ın girişini oluşturur. TFF-0'ın çıkışı da hem sayacın 0. bitini hem de TFF-1'in girdi sinyalini oluşturur. Zamanlama diyagramından görüleceği üzere eklenen her TFF

yapısıyla çıkışta SFQ darbe üretme sıklığı yarıya düşmüştür. Dolayısıyla devre frekans bölücü gibi çalışmaktadır. Devrenin ölçümünü yapabilmek ve sayaç olarak anlamlandırabilmek için TFF'lerin çıkışına SFQ-DC dönüştürücüler eklenince Şekil 3.21'deki zamanlama diyagramı elde edilir.



Şekil 3.21: TFF-SFQ DC Çevirici Zamanlama Diyagramı.



Şekil 3.22: Flash Sayaç Çip Üzerindeki Görüntüsü.

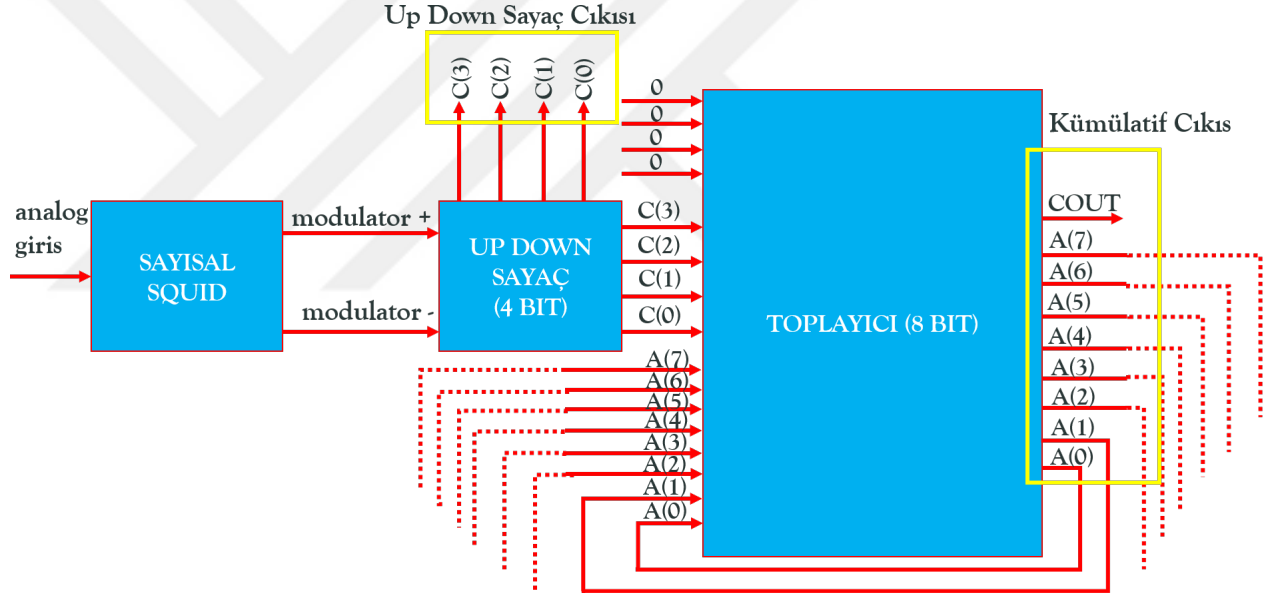
SFQ-DC çevirici her SFQ darbeye durumunu değiştirir. Grafikte de görüldüğü

gibi SFQ-DC çevirici eklendikten sonra TFF çıkışları asenkron sayaç olarak yorumlanabilmektedir. 4 bit sayaç 0'dan 15'e kadar sayıp tekrar 0'a döner.

Üretilen devrenin çip üzerindeki görüntüsü Şekil 3.22'de görülmektedir. Çip hazırlanıp, bağlantıları yapıp ölçülmüştür. Deney sonuçları sonraki bölümlerde gösterilecektir.

### 3.2.2 Senkron Kümülatif Devre

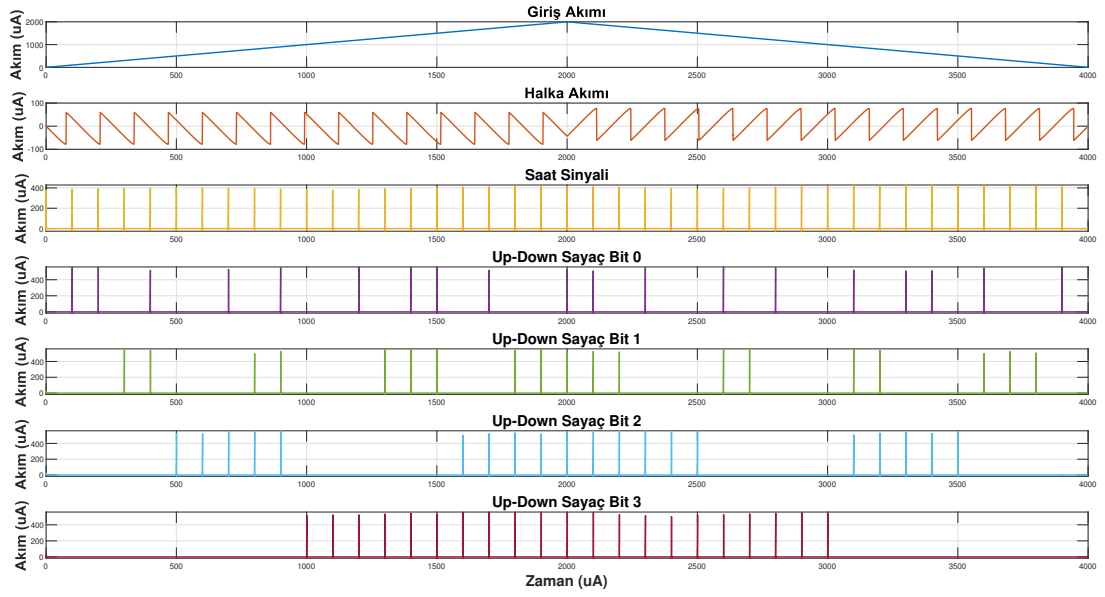
Senkron kümülatif devre, SQUID'den elde edilen SFQ darbe sinyallerini yüksek hassasiyetle işlemeyi amaçlayan geri beslemeli devredir. Tasarlanan devrenin blok diyagramı Şekil 3.23'te görülmektedir.



Şekil 3.23: Kümülatif Sayısal Sinyal İşleme Devresi Blok Diyagramı.

Flash sayaçlı asenkron sinyal işleme devresinde Sayısal SQUID'in pozitif eğim ve negatif eğim çıkışları farklı devrelerde işlenip iki farklı sonuç üretirken, kümülatif sinyal işleme devresinde hem pozitif hem negatif eğim darbe sinyallerini farklı girişlerden alan ve hem yukarı hem aşağı sayabilen bir "up down sayaç" tasarlanmıştır. Up girişine modülatörün pozitif eğim çıkışı, down girişine ise negatif eğim çıkışı bağlanır. Up girişinden gelen darbe sinyalleri sayacın 1 yukarı saymasını sağlarken,

down girişine gelen darbe sinyali sayacın 1 azalmasını sağlar. Bu sayede, asenkron sayaçtan farklı olarak, eğim verisinin hem sonucu hem de geliş sırası takip edilebilir. Senkron olan bu sayaç 4 bittir. Sayacın çıkışı ise 8 bitlik iki sayıyı toplayabilecek şekilde tasarlanmış toplayıcı devrenin ilk sayı girişine verilir. Toplayıcının diğer girişine ise toplayıcı devrenin bir önceki çevrimdeki sonucu verilir. Dolayısıyla geri beslemeli olarak tasarlanan bu devrede gelen verilerin ortalaması rahatlıkla hesaplanabilir. Bu sayede hem gürültünün etkisi azaltılmış hem de son n adet verinin ortalama değerine erişilmiş olur.

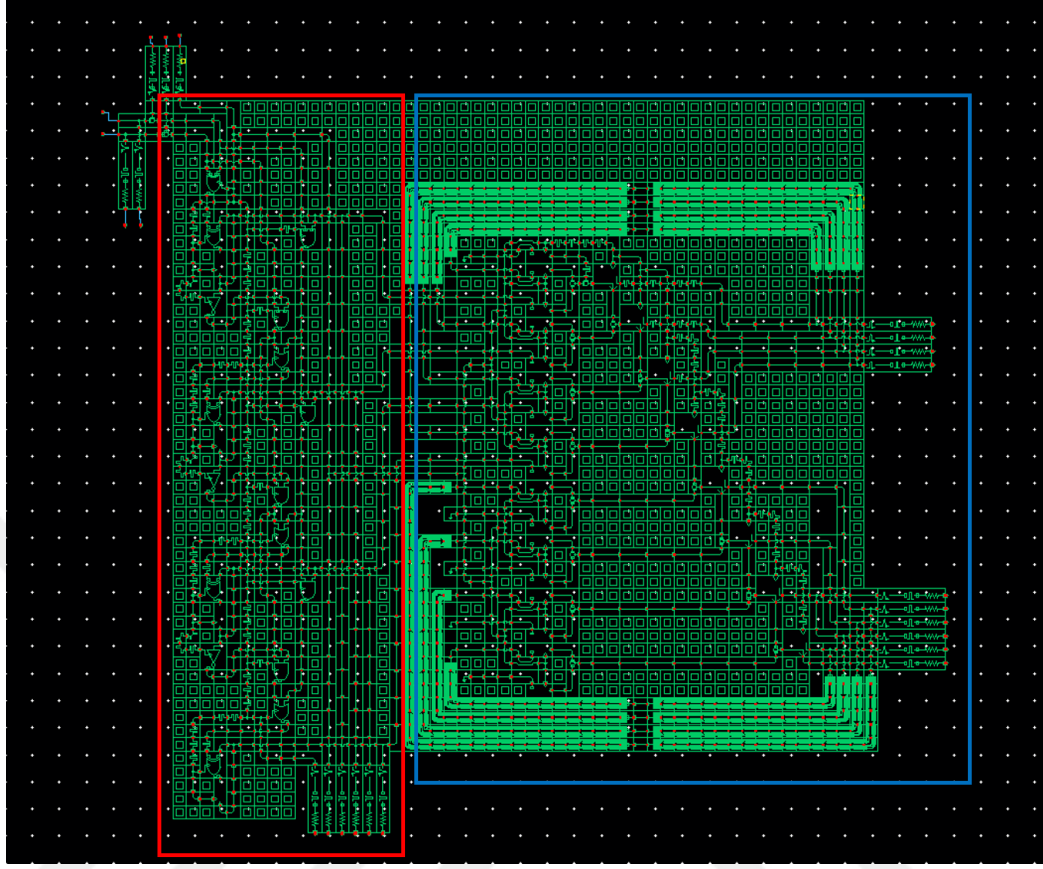


Şekil 3.24: Up Down Sayacının Simülasyon Görüntüsü.

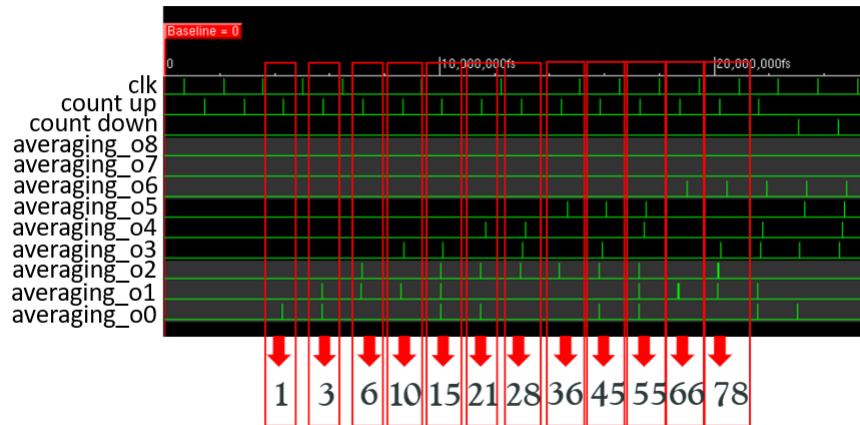
Up Down sayaç sistemi verisinin Sayısal SQUID çıkışıyla beslendiği simülasyon Şekil 3.24'deki gibidir. Görüldüğü üzere senkron olan sistem saat sinyaline bağlı olarak çalışır ve saat sinyali zaman kısıtına bağlı olarak gelen sinyalleri örnekler. Verinin gelme sırası bu devre sayesinde anlaşılabilir. Up down sayacın ve kümülatif sayacın şematik görüntüsü Şekil 3.25'te verilmektedir.

Geri beslemeli sistemde sistemin çıkışı bir sonraki çevrimde girişi olmaktadır. Bu şekilde veriler sürekli toplanarak gittiğinden hatalı verinin ortalama hesabındaki

ağırlığı azaltılır. Kümülatif devrenin sayısal simülasyonu Şekil 3.26'da görülmektedir.

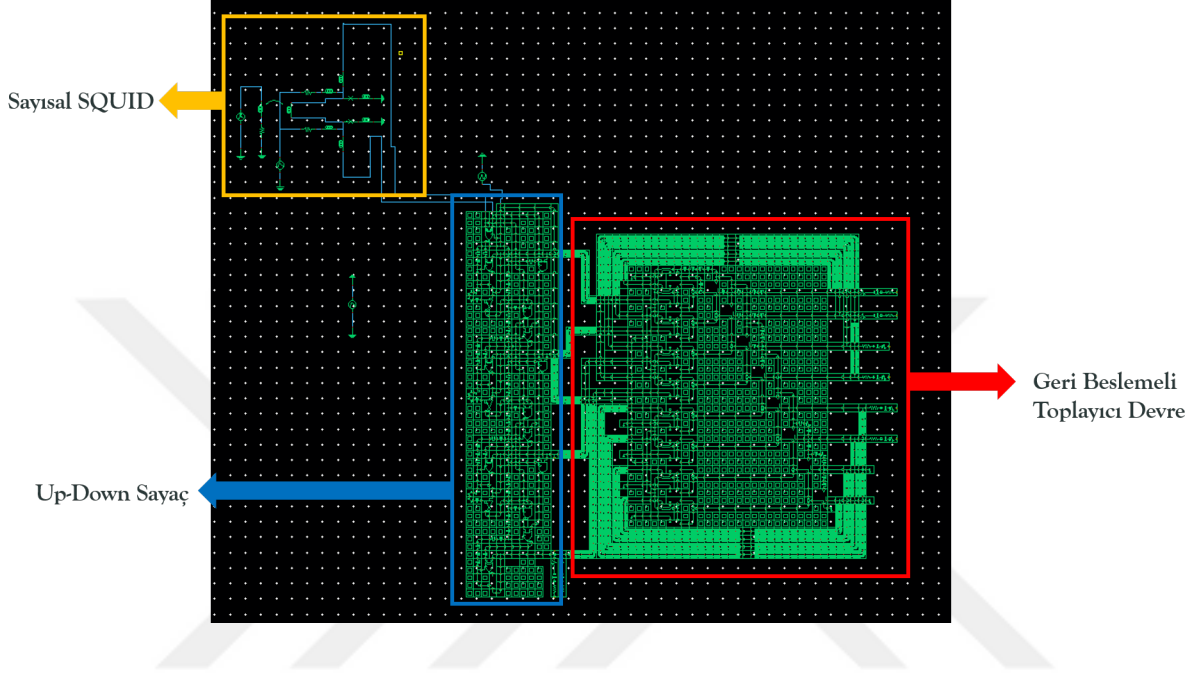


Şekil 3.25: Up Down Sayaç ve Kümülatif Sayacın Şematik Görünümü.



Şekil 3.26: Kümülatif Devrenin Sayısal Simülasyon Sonuçları.

Verinin sürekli bir önceki çıkışla toplanarak gittiği açıkça görülmektedir. Yukarı sayma girişinden gelen darbe çıkışı 1 yapar, sonrasında yukarı sayma sinyali tekrar geldiği için up-down sayaç değeri 2 olur. Geri beslemeli sistemden dolayı 2 ile 1 toplanınca çıkış 3 olur. Bu şekilde bir önceki çıkışla giriş her seferinde toplanarak giriş sinyallerinin ağırlıklı ortalaması hesaplanabilir. Kümülatif devrenin çıkışı 9 bittir.

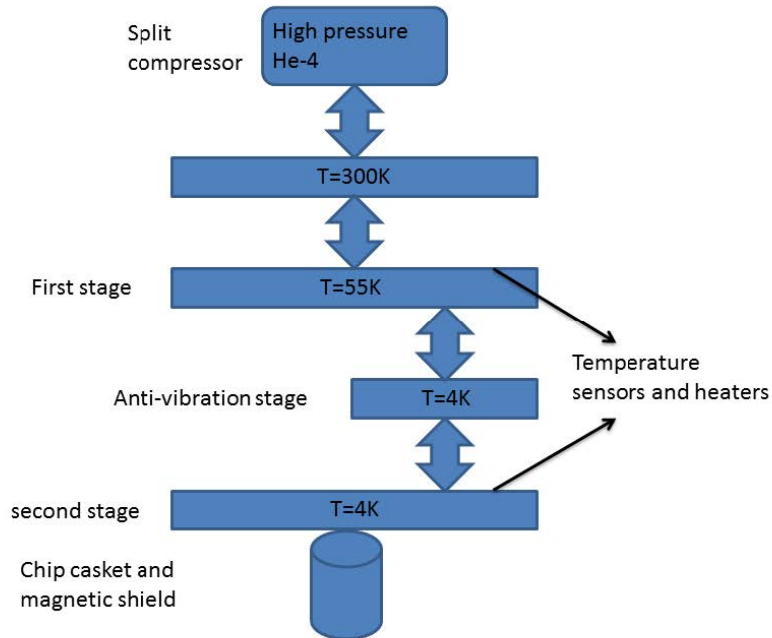


Şekil 3.27: Kümülatif Devrenin Şematiği.

Şekil 3.27'de kümülatif sayısal sinyal işleme devresinin şematiği görülmektedir. Kümülatif devre; Sayısal SQUID (Şekil 3.3), Up-Down Sayaç (Şekil 3.25) ve Ağırlıklı Ortalama Hesaplayıcı Sayaç'tan (Şekil 3.25) oluşmaktadır. Devrenin diğer tasarımlara göre daha büyük olmasında geri beslemeli yapının etkisi büyüktür. Çünkü zamanlama kısıtları geri beslemeli devrelerde daha zorlayıcı olabilir. Devre bahsedilen iki ana yapıdan oluşmaktadır: Up-Down Sayaç ve Geri Beslemeli Toplayıcı Devre. Senkron olan bu devrenin çalışması flash tipi sayaçtan daha yavaş olsa da daha hassas sonuçlar elde etmekte ve veri değişiminin akış sırasını takip etmekte daha verimlidir.

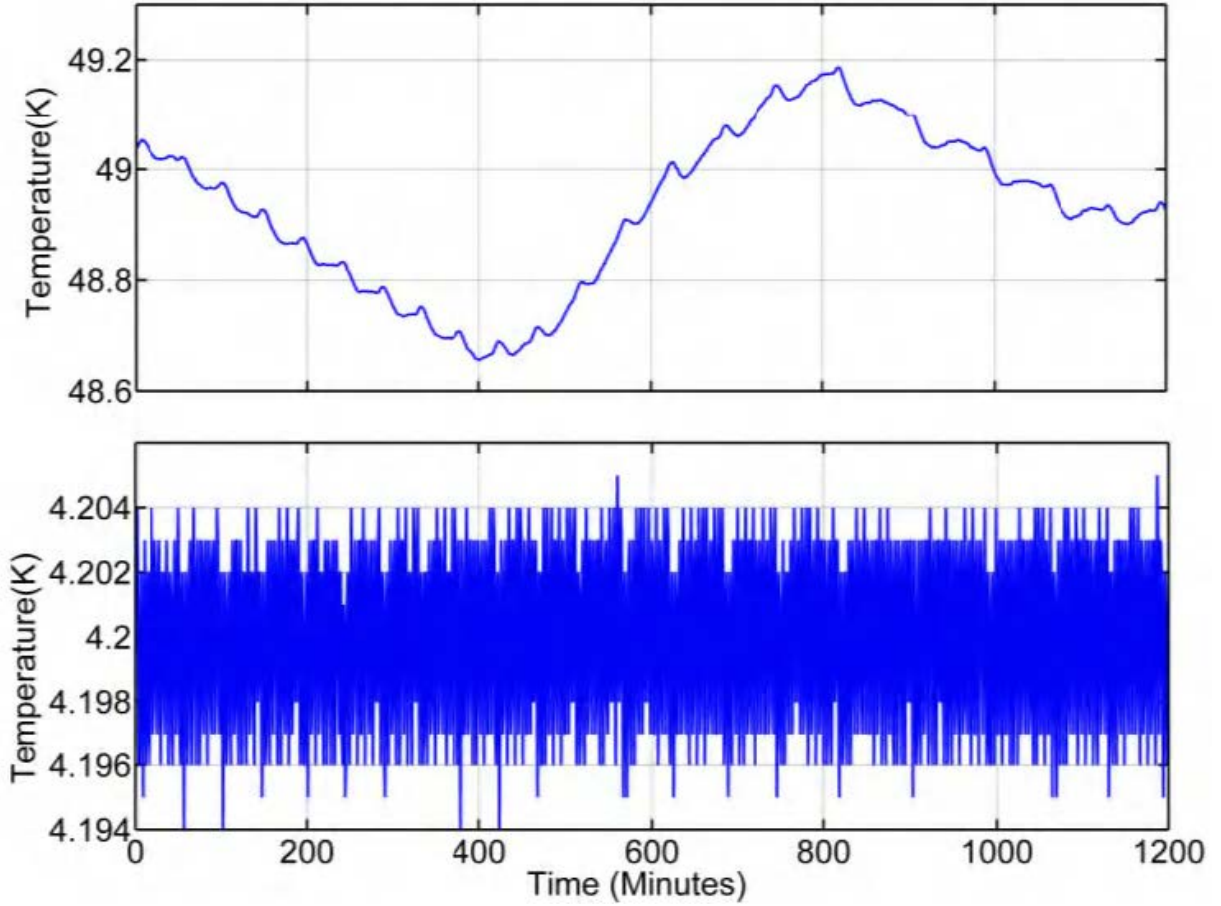
#### 4. TEST DÜZENEĞİ

Süperiletkenliğin temel kısıtlarından biri kritik sıcaklık değeridir. Elektronik uygulamalarda yaygın olarak kullanılan Nb için  $T_c$ , kritik sıcaklık değeri 9.2 K'dir. Dolayısıyla süperiletken elektroniği uygulamalarının test edilebilmesi için 9.2 K'den daha düşük sıcaklığa inebilmemiz gerekmektedir. Sıvı helyum 4.2 K değerine inmemizi sağlayabildiği için bu aşamada önemli, fakat sınırlı bir kaynaktır. Helyumun kısıtlı kaynağı ve artan fiyatı sebebiyle, bilimsel araştırmalar için kullanıma uygun olsa da seri üretimler için uygun bir kaynak değildir. Tek katmanlı soğutucular, zaman içerisinde daha verimli ve kompakt hale gelmelerine rağmen inebildikleri maximum sıcaklık 35 K olduğundan, süperiletken devrelerin testi için yeterli değildir. 35 K'ye inildikten sonra bir katman daha kullanılarak iki katmanlı bir kriyojenik sistem oluşturulmuş ve bu sayede 4.2 K'ye inilebilmiştir. Şekil 4.1'de iki katmanlı kriyojenik sistemimizin genel yapısı görülmektedir [40].



Şekil 4.1: İki Katmanlı Kriyojenik Sistemin Genel Yapısı [40].

Süperiletken analog ve dijital devrelerin testleri için düşük gürültülü çevreye ve 4 K sıcaklıkta devreleri çalıştırmaya yetecek kadar güce ihtiyaç duyulmaktadır. Kriyojenik sistemin mekanik olarak titreşen parçaları sebebiyle oluşan süperiletken devreleri büyük ölçüde etkiler ve çalışma fonksiyonlarını bozar. Bu sebeple, yoksayılabilecek titreşim değerlerine sahip olan ve hareketli metal parçası bulunmayan Pulse Tube tipi soğutucu kullanılmıştır. Çip ve holder üzerindeki titreşim etkisini azaltmak için katmanların mekanik hareketlerini sönmüleyecek bir ara katman eklenmiştir. Bu ara katman titreşimi azaltarak çipin üzerindeki titreşimi azaltmış ve ayrıca ikinci katmandaki gücü 500 mW'den 250 mW'ye düşürmüştür.



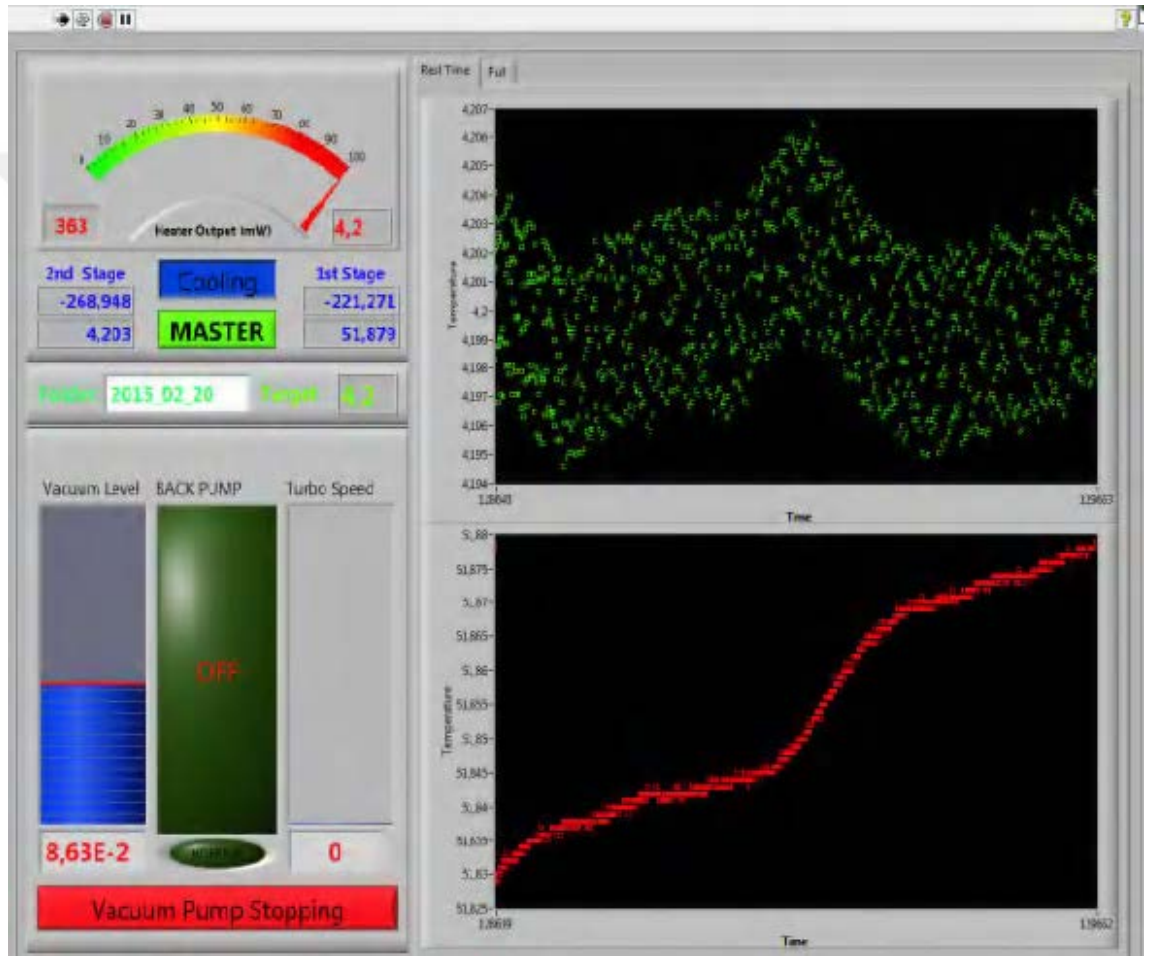
Şekil 4.2: Sistemin Sıcaklık Değişimi [40].

Şekil 4.2'de ilk ve ikinci katmandaki sıcaklık değişimi görülmektedir [40]. Üstteki grafikte ilk katmanın sıcaklığı görülmektedir. Bu değer 49 K civarına oturmaktadır. İkinci katman ise 4.2 K'ye daha hassas olacak şekilde oturmuştur. Sıcaklığı kontrol



eden PID parametreleri sistemin kararlı olmasını sağlayacak şekilde seçilmiştir. Sistem sıcaklığı her iki katmanda da Si-diyot sıcaklık sensörüyle ölçülmektedir.

Sitemin kontrolü için bir Labview ile oluşturulmuş bir arayüz bulunmaktadır. Şekil 4.3'te [40] verilen bu arayüzde ilk ve ikinci katmanların sıcaklık değerleri görülmektedir. Sistemin vakum seviyesi, back pump ve turbo hızı da yine bu arayüz tarafından kontrol edilir. Arayüze tarih bilgisi girilince bu isimde bir klasör oluşturulur ve ilgili günle ilgili tüm veriler burada tutulur.



Şekil 4.3: Sistemin Labview Kontrol Arayüzü [40].

Süperiletken tabanlı devrelerin çalışabilmesi için düşük gürültülü sistemlerde ölçüm yapmanın önemli olduğu gibi kabloların dikkatlice seçilmesi de oldukça önemlidir. Düşük gürültü isterleri sebebiyle kablolar kalkanlı olarak kullanılmalıdır. Fakat, 4 K civarında kalkanlı kablolar termal yükü büyük oranda artırır. Ayrıca demir tabanlı

metal kablolar da devrelerde istenmeyen manyetik etkilere sebep olabilir. Bu sebeple besleme hatları için Fosfor-Bronz hatlar kullanılmıştır. Fosfor-Bronz kablolar hem termal yük hem de elektriksel iletkenlik açısından uygun yapıdadır. Sinyal hatları için de yüksek frekanslarda test edilmiş RF kalkanlı kablolar kullanılmıştır.

Sisteme verilen giriş sinyalleri ve saat sinyallerini oluşturmak için PCI-6551 dijital dalga üretici kullanılmıştır. Üretilen dalgalar istenen kesim frekansına sahip filtrelerden geçirilerek çipe giriş olarak verilir. Yüksek değerlerde akım değerleri için sistem HYPRES akım kaynağıyla beslenmektedir.

Hazırlanan çipin bağlantıları wire bonder kullanılarak yapılmaktadır. (Şekil 4.4) Daha sonrasında ise çip Şekil 4.5'te görülen sistemde test edilmektedir.



Şekil 4.4: Wire Bonder.



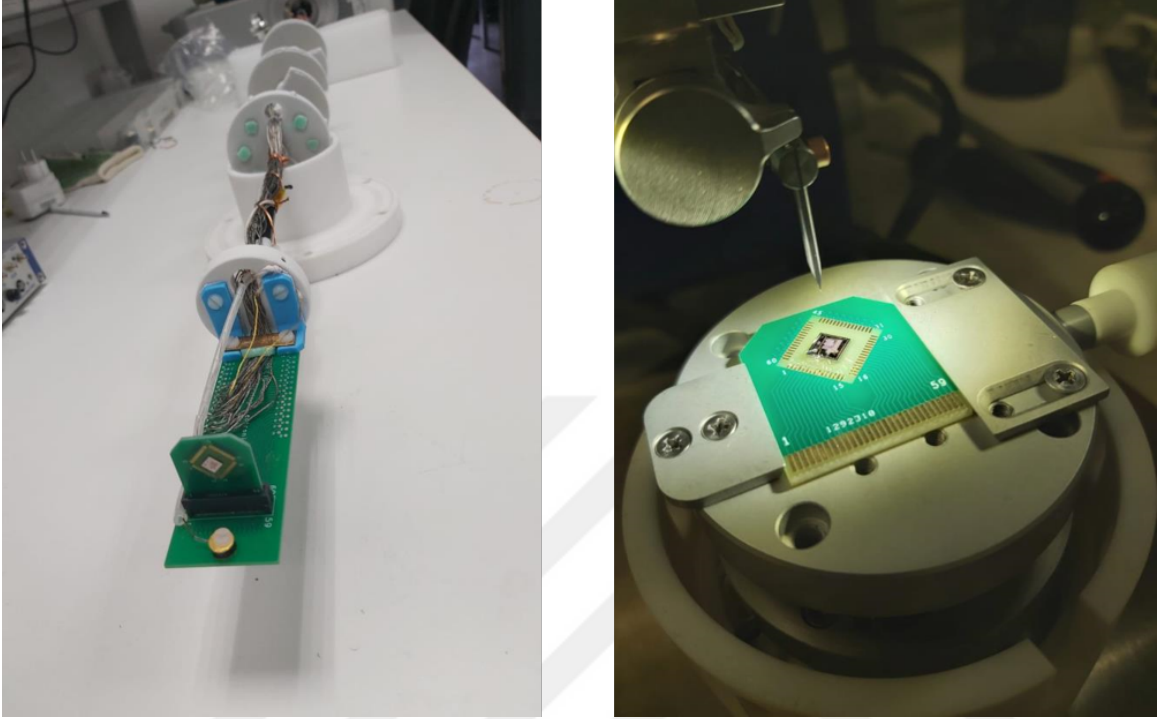
Şekil 4.5: Test Sistemi-1.

Laboratuvarda bulunan ikinci test düzeneği de Şekil 4.6'da görülmektedir.



Şekil 4.6: TestSistemi-2.

Bu dzenekte kullanılan tutucu probe, rnek entgre devre ve paketi Őekil 4.7'de grrlmemektedir. Deneylerin yapıldığı Faraday Kafesinin grrntüsüne ise Őekil 4.8'de yer verilmektedir.



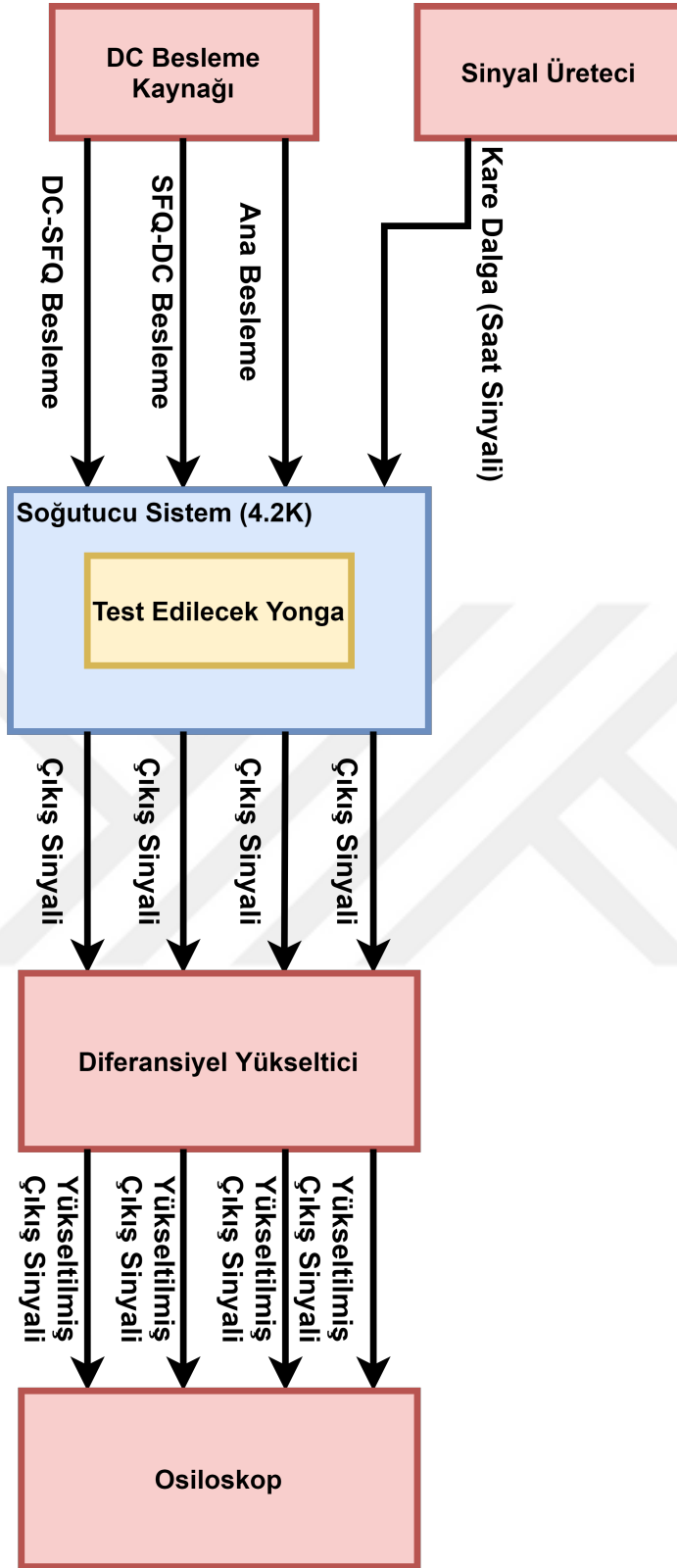
Őekil 4.7: Probe Grrntüsü.



Őekil 4.8: Faraday Kafesi.

Deney sisteminin blok diyagramı Şekil 4.9'da verilmektedir. Sistemin besleme akımları; DC-SFQ Besleme Akımı, SFQ-DC Besleme Akımı ve Ana Besleme Akımı, DC Besleme Kaynağının ayrı girişlerden verilmektedir. Devrelerin saat sinyali girişlerine de sinyal üretici yardımıyla kare dalga verilir. Soğutucu sistemin içinde bulunan test edilecek yonganın çıkış sinyalleri alınıp diferansiyel yükselticiye giriş olarak verilir. Diferansiyel yükselticinin kazancı seçilebilir yapıdadır. Yükseltilmiş sinyaller osiloskop veya logic analyzer yardımıyla gözlenebilir.





Şekil 4.9: Test Sistemi Blok Diyagramı.

## 5. SONUÇLAR VE TARTIŞMALAR

Çalışmanın amacı farklı hassasiyetteki analog verileri işlenebilecek dijital verilere çevirecek iki farklı Sayısal SQUID ve bu Sayısal SQUID çıktılarını inceleyecek sayısal sinyal işleme devreleri tasarlamaktır.

Analog SQUIDler (RF, DC); Sayısal SQUID'lerden daha hassas manyetik akı-voltaj dönüştürücüleri olmalarına rağmen okuma devrelerinin görece düşük hızda ve yüksek maliyette çalışması büyük bir motivasyon olmuştur. Sayısal SQUID, Josephson Eklemlerinin anahtarlanıp SFQ darbe sinyali üretmesi prensibiyle çalıştığından manyetik akı değişimi çözünürlüğü; Eklemin fazını değiştiren  $\Phi_0$ 'lık değişimdir. Manyetik akıdaki değişimi  $\Phi_0$  ile kuantize ederek sayısal bir veriye dönüştürdüğünden Analog Dijital Çevirici Prensibiyle çalışmaktadır.

Sayısal SQUID tasarımında dikkat edilmesi gereken öncelikli parametreler Josephson Ekleminin kritik akımı  $I_c$  ve süperiletken halkanın indüktans değeri  $L_{loop}$ 'tur. Akım değişim miktarı süperiletken halkanın değeriyle ters orantılıdır. Yani, süperiletken halkanın indüktans değeri büyüdükçe akım değişim miktarı azalır ve dolayısıyla hassasiyet artar. Aynı zamanda kritik akımın küçük seçilmesi de Sayısal SQUID'in hassasiyetini artırır. Fakat burada kısıt termal gürültüdür. Josephson Ekleminin enerjisinin termal yükten büyük olması gerektiği her zaman göz önünde bulundurulmalıdır.

Bu doğrultuda ilk olarak tasarım kısıtlarına uygun olarak Tablo 5.1'deki parametreler seçilerek Sayısal SQUID-1 tasarlanmıştır.

Çizelge 5.1: Sayısal SQUID-1 Tasarım Değerleri.

LC	20pH
LIN	10pH
K	0.5
R1	50Ω
R2	50Ω
LPR1	0.278pH
LPR2	0.278pH
L3	2.031 pH
L4	2.031 pH
J1	216uA
J2	216uA
LP1	0.086
LP2	0.086

Daha sonra  $L_{loop}$  değeri artırılarak daha hassas olan Sayısal SQUID-2 tasarlanmıştır. (Tablo 5.2)

Çizelge 5.2: Sayısal SQUID-2 Tasarım Değerleri.

LC	100pH
LIN	20pH
K	0.5
R1	50Ω
R2	50Ω
LPR1	0.278pH
LPR2	0.278pH
L3	2.031 pH
L4	2.031 pH
J1	216uA
J2	216uA
LP1	0.086
LP2	0.086

Giriş akımındaki olası gürültünün Sayısal SQUID'in çıkışları üzerindeki etkiyi görmek amacıyla simülasyon ortamında giriş akımına gürültü eklenip bir benzetim yapılmıştır. Gürültünün sisteme olan etkisinin büyük eğim değerlerinde daha düşükken küçük eğim değerlerinde daha büyük olduğu gözlemlenmiştir. Bu yadsınamaz etki doğrultusunda, darbeleri gürültüden arındırıp bir ön-filtreleme işlemi yapmak amacıyla oylama devresi tasarlanmıştır. Oylama devresinde 3 adet oylayıcı, yani Sayısal SQUID bulunmakta ve üretilen SFQ darbelerinin en az 2 adet olup olmadığını algılayan bir sayısal



sinyal işleme devresi tasarlanmıştır. Sayısal SQUID'in yapısı asenkron olduğundan, çıkıştaki darbe sayısını denetleyecek devre de saat sinyalinden bağımsız olacak şekilde seçilmiştir. Oylama devresi hassasiyeti büyük oranda arttırırken, daha büyük yer kapladığından dolayı alandan kayba sebep olmaktadır.

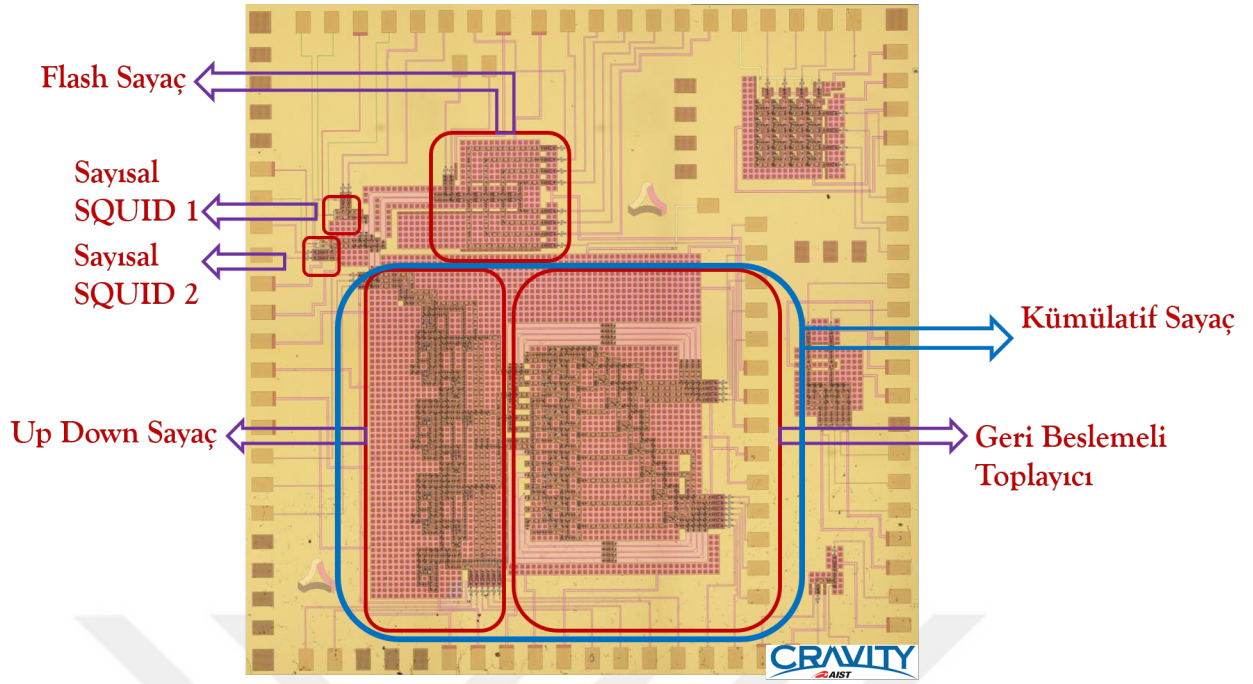
Sayısal SQUID tarafından üretilen SFQ darbe sinyallerinin işlenmesi amacıyla sayısal sinyal işleme devreleri tasarlanmıştır. Sayısal sinyal işleme devrelerinden ilki daha hızlı, asenkron; fakat düşük hassasiyetle çalışırken, diğeri senkron, görece daha yavaş; fakat daha yüksek hassasiyetle çalışmaktadır.

Flash tip sayaç adı verilen sayısal sinyal işleme devresi TFF'nin frekans bölücü özelliğinden faydalanılarak tasarlanmıştır. 4 bit olan sayaç, Sayısal SQUID'in hem pozitif eğim çıkışına hem de negatif eğim çıkışına ayrı ayrı bağlanır. Dolayısıyla 2 adet sayaç kullanılmaktadır. Sayaçlar, pozitif eğim ve negatif eğime bağlı olarak üretilen SFQ darbe sinyallerini birbirinden bağımsız olarak işlediğinden verilerin geliş sırası hakkında bilgi edinilemez. Fakat belirli bir t süredeki değişim rahatça gözlemlenebilir. Sayaç devresinin herhangi bir zaman kısıtı yoktur. Sayısal SQUID'den giriş sinyali geldiğinde hemen değerini 1 arttırır.

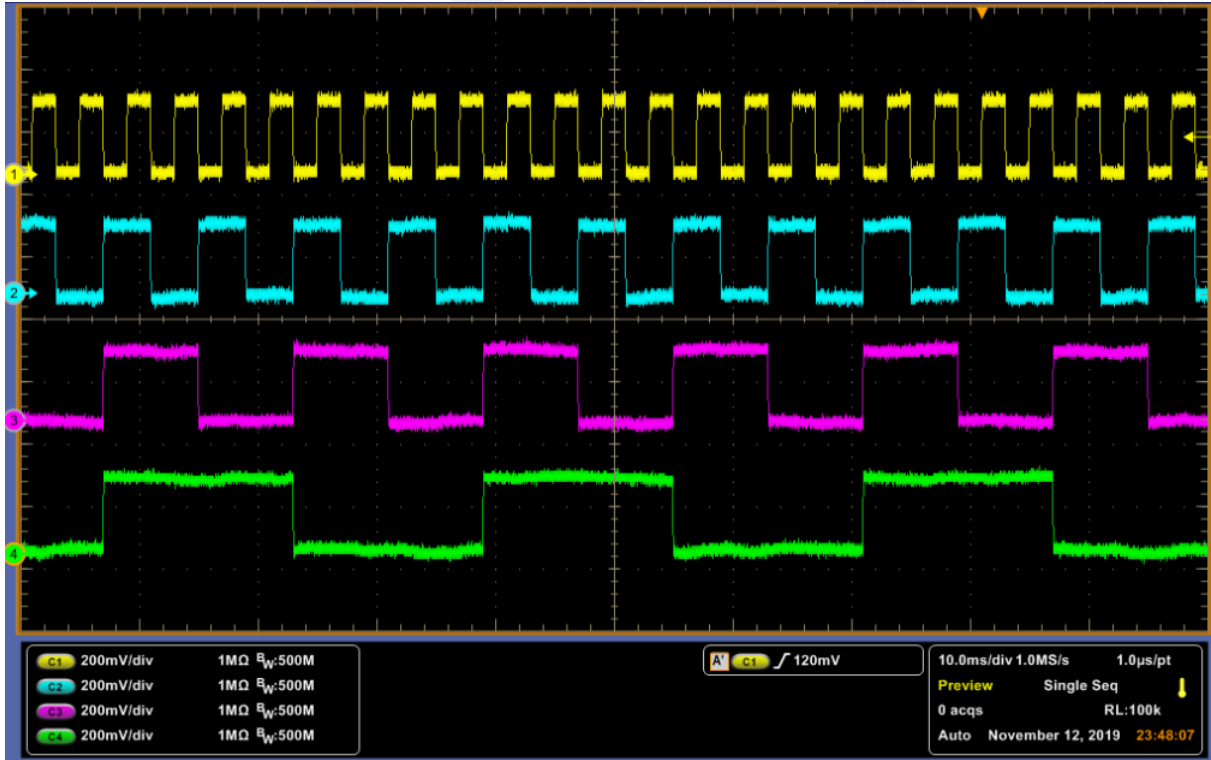
Tüm sistemin bulunduğu yonganın görüntüsü Şekil 5.1'de verilmiştir.

Tasarlanan sistemin faydalarından biri, tüm devrelerin aynı yonga üzerinde olması ve kolayca test edilebilecek olmasıdır. Bütünleşik sistem sayesinde istenen Sayısal SQUID istenilen sayısal sinyal işleme devresiyle test edilebilir.

Devre test edilirken ilk olarak sayaç kısmı test edilmiştir. Sayaç kısmının test düzeneğinde elde edilen test sonuçları Şekil 5.2'de görülmektedir.



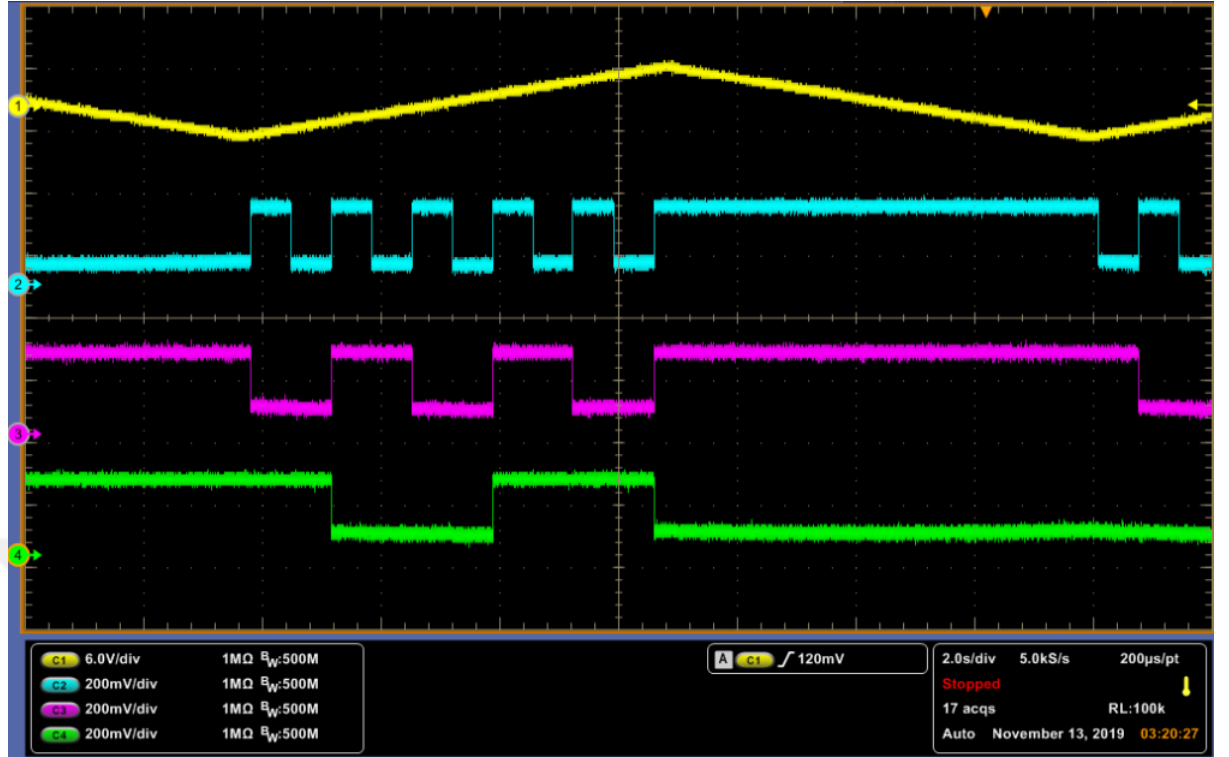
Şekil 5.1: Sistemin Bulunduğu Yonga Görüntüsü.



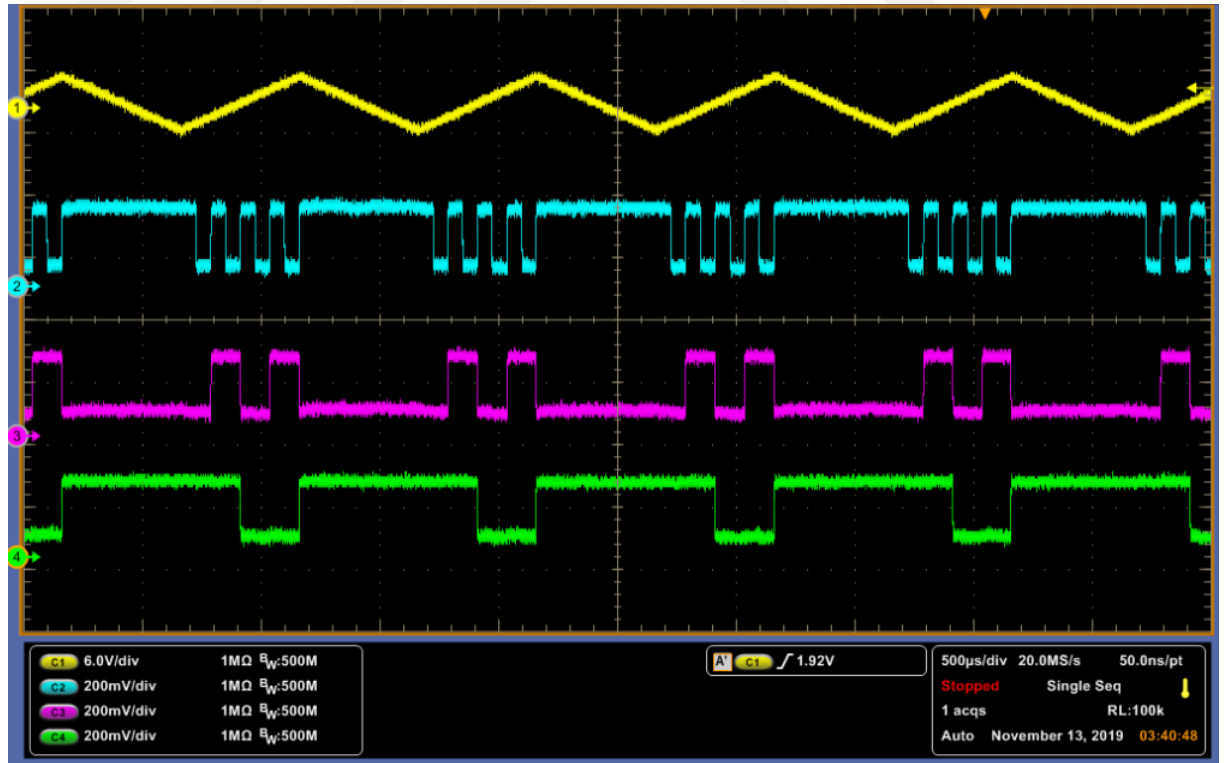
Şekil 5.2: TFF Test Sonucu.

TFF frekans bölücü özelliğini beklediği gibi göstermektedir.

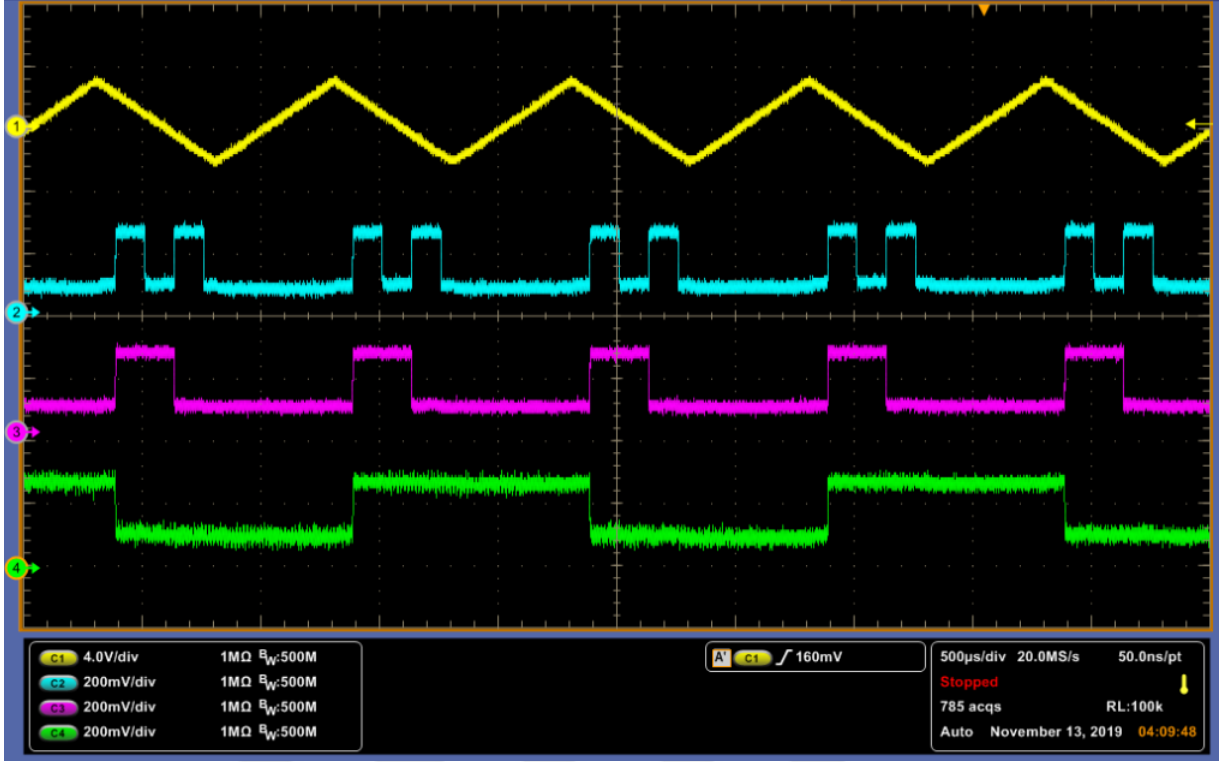
Sayaç kısmı çalıştıktan sonra Sayısal SQUID ve flash sayaç birlikte test edilmiştir.



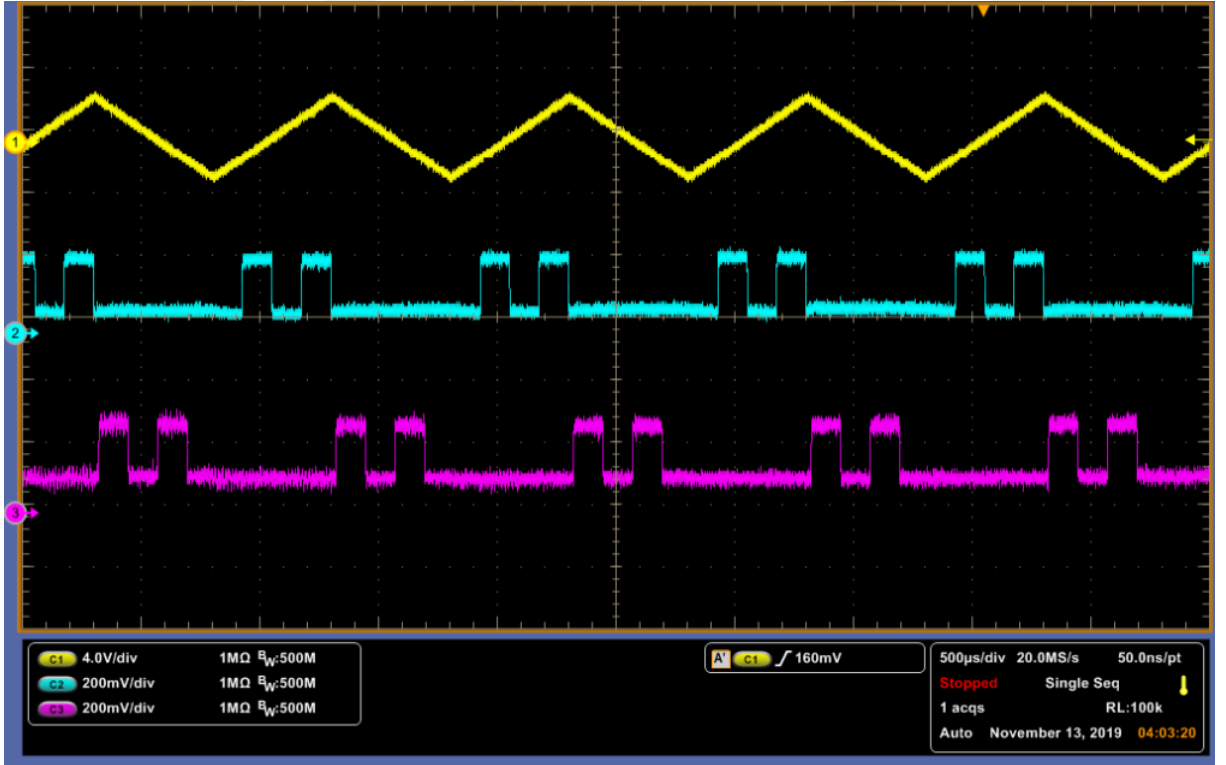
Şekil 5.3: Sayısal SQUID ve Asenkron Sayaç Çıkış Pozitif Eğim-1.



Şekil 5.4: Sayısal SQUID ve Asenkron Sayaç Çıkış Pozitif Eğim-2.



Şekil 5.5: Sayısal SQUID ve Asenkron Sayaç Çıkış Negatif Eğim.

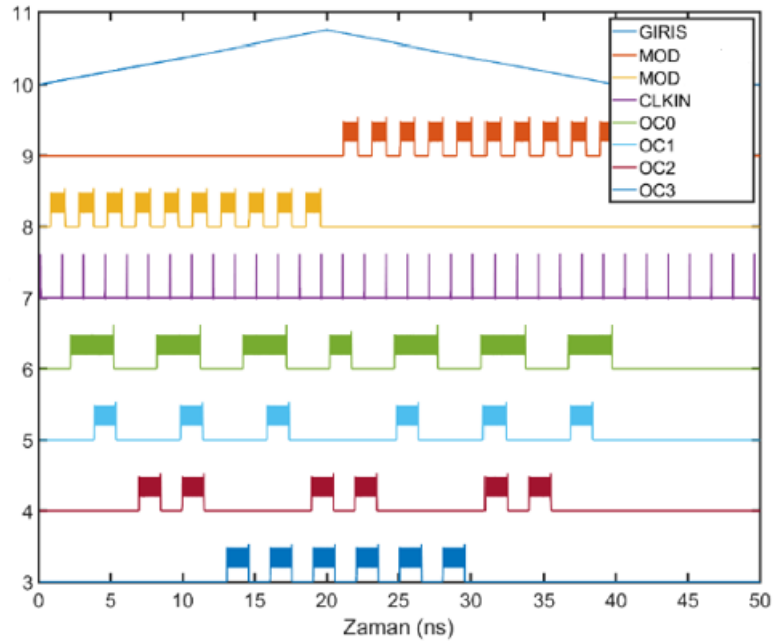


Şekil 5.6: Sayısal SQUID ve Asenkron Sayaç Çıkış Pozitif Eğim ve Negatif Eğim.

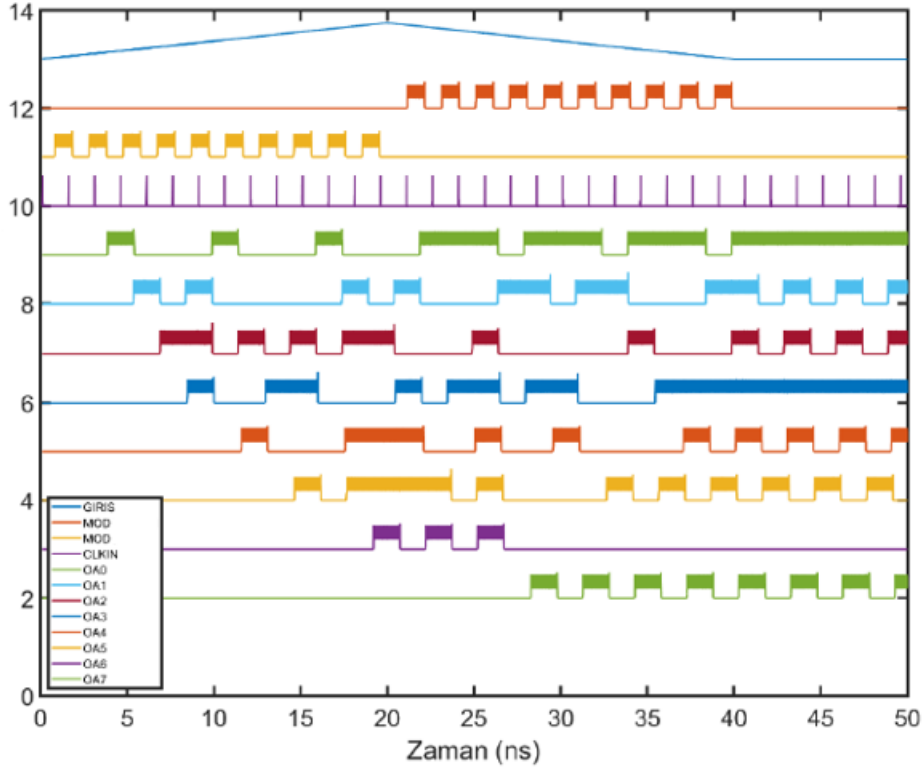
Şekil 5.3, 5.4, 5.5, ve 5.6'teki sonuçlar elde edilmiştir. Görüldüğü üzere artan eğimde sayacın pozitif taraftaki kısmı çıkış verirken, azalan eğimde sayacın negatif kısmı çıkış vermektedir. Bu devrenin başarıyla çalıştığı test edilmiştir.

Bir sonraki sayısal sinyal işleme devresi Kümülatif tip sayaç, geri beslemeli bir yapıya sahip dolayısıyla hassasiyeti yüksek olmakla beraber; senkron olduğundan, flash tip sayaca göre görece daha yavaş bir devredir. Kümülatif tip sayaç kendi içerisinde iki ana yapıdan oluşmaktadır. İlki "Up-Down Sayaç" adı verilen hem pozitif hem negatif eğim çıktılarını aynı devrede anlamlandıran yapıdır. Bu devrede, Sayısal SQUID'in iki çıkışı da aynı devreye girer ve sıralı bir sayma işlemi yapar. Bu sayede gelen verideki değişim sırası kontrol edilebilir. Diğer ana yapı ise, geri beslemeli toplayıcı devredir. 2 adet 8 bit sayıyı toplayabilecek yapıda tasarlanmıştır. Bu devre Up-Down Sayacın çıkışını ve bir önceki çevrimdeki çıkışını giriş olarak alır. Dolayısıyla geri beslemeli bir yapısı vardır. Bu yapı sayesinde verinin ağırlıklı ortalaması hesaplanırken, aynı zamanda gürültünün sebep olabileceği anlamsız verilerin etkisi azaltılmış olur.

Bu devreler pandemi koşulları sebebiyle test edilememiş olup simülasyon sonuçları Şekil 5.7 ve 5.8'dedir.



Şekil 5.7: Up Down Sayaç Simülasyon Sonuçları.



Şekil 5.8: Kümülatif Sayaç Simülasyon Sonuçları.

Tez çalışmamın amacı iki farklı hassasiyete sahip Sayısal SQUID tasarlayarak analog verilerden sayısal darbe sinyali üretmek ve sayısal darbe verilerini anlamlandırmak için iki farklı tip sayısal sinyal işleme devresi tasarlamaktır. Sayısal SQUID, DC SQUID'den farklı bir yapıya sahiptir. Sayısal darbe sinyali üreten yapısından dolayı Analog-Sayısal Sinyal Çevirici olarak da düşünülmektedir. DC SQUID'den farklı olarak veri işlenmesi için oda sıcaklığında çalışan hassas özelliklere sahip, maliyeti yüksek enstrümantasyonlara gerek duymaz. Analog veriden üretilen sayısal darbe sinyalleri isteğe bağlı olarak oda sıcaklığında DSP, FPGA vb. yüksek veri işleme hızına sahip birimlerle yapılabilirken; aynı yonga üzerinde süperiletken sayısal veri işleme devreleriyle verileri anlamlandırmak da mümkündür. Burada iki farklı seçimin de birbirine göre avantajları ve dezavantajları vardır.

Üretilen sayısal darbe sinyalleri sayesinde veri oda sıcaklığına aktarılıp burada FPGA benzeri birimlerde işlene bile, DC SQUID gibi yüksek maliyetli sistemlere ihtiyaç duymaz. Ancak veri 4.2 K'den oda sıcaklığına geçeceğinden veri işleme hızından

feragat edilecektir. Süperiletken sayısal devre tasarımındaki önemli kısıtlardan biri, daha önce bahsedildiği gibi, fanout'un 1 olmasıdır. Yani bir çıkış yalnızca 1 girişi sürebilir. Bu sebeple, aynı çıkışı farklı girişlere bölmek için ayırıcı devre elemanları kullanılır. Yarıiletken teknolojisinde ise fanout sıkıntısı olmadığından sayısal sinyal işleme devreleri yarıiletken teknolojisi kullanılarak tasarlanırsa daha küçük yer kaplayan kümülatif sayaç devresi tasarlanabilir. Böyle hibrit bir sistemde, Sayısal SQUID için süperiletkenin yüksek hızlı yapısı ve sayısal sinyal işleme devreleri için de yarıiletken devre tasarımının kolaylığı kullanılabilir.

Tasarımda bizim seçtiğimiz sistem, tüm devrelerin aynı yonga üzerinde olduğu bütünleşik bir sistem tasarlamaktır. Bu yöntemle amacımız, hata önleyici ve azaltıcı devrelerle Sayısal SQUID'in DC SQUID'e göre daha düşük olan hassasiyetinin azalmasını engellemektir. Bu amaçla tasarlanan oylama devresinin yardımıyla 3 Sayısal SQUID'in sonuçları oylanmış ve güvenilir Sayısal SQUID sonucu elde edilmiştir. Oylama devresinin benzetimi MATLAB kullanılarak yapılmış ve hata oranının azaldığını gösteren grafikler de çalışmaya eklenmiştir. Sayısal sinyal işleme devrelerinin aynı yonga üzerinde olması sayesinde, hızdan hiçbir kayıp olmadan asenkron ve senkron devrelerin sonuçları da elde edilmiştir. Asenkron sayısal sinyal işleme devresi ile yüksek hızlı veri işlemesi yapılırken, senkron sinyal işleme devresinin geri beslemeli yapısı sayesinde de yüksek hassasiyet elde edilir. Devrelerin aynı yonga üzerinde olması sayesinde, bu devrelerin seçimi yapılırken zorluk yaşanmaz.

Tek yonga içinde bütün devrelerin bir arada bulunması ile tasarlanan bütünleşik yapı sayesinde sistemin, ileri zamanlarda yapılabilecek ticari amaçlı çalışmalar için bir altyapı hazırladığı düşünülmektedir.





## KAYNAKLAR

- [1] **Holmes, D.S., Ripple, A.L., Manheimer, M.A.,** Energy-efficient superconducting computing - power budgets and requirements. *IEEE Transactions on Applied Superconductivity*, 23(3):1701610–1701610, 2013.
- [2] **Cyrot, M., Pavuna, D.,** Introduction to superconductivity and high tc materials. *World Scientific, Singapore.*, 1992.
- [3] **Rogalla, H., Kes, P.H.,** 100 years of superconductivity. *CRC Press Taylor and Francis Group, Boca Raton*, 2012.
- [4] **Tinkham, M.,** Introduction to superconductivity. *Courier Corporation*, 1996.
- [5] **Van Delft, D., Kes, P.,** The discovery of superconductivity. *Physics Today*, 2010.
- [6] **Askerzade, I.,** Süperiletkenlik fiziğine giriş. pages 7–9, 01 2005.
- [7] **Clarke, J., Braginski, A. I.,** The squid handbook: Applications of squids and squid systems. *John Wiley & Sons.*, 2006.
- [8] **Van Duzer, T., Turner, C. W.,** Principles of superconductive devices and circuits. *John Wiley & Sons.*, 1981.
- [9] **Chen, W. , Rylyakov, A.V., Patel, V. , Lukens, J.E., Likharev, K.K.,** Rapid single flux quantum t- flip flop operating up to 770 ghz. *IEEE Transactions on Applied Superconductivity*, 9(2):3212 – 3215, 1999.
- [10] **Generalized Josephson Junctions.,** Massachusetts institute of technology. *6.763 2003 Lecture 13*, 16 Ekim 2003.
- [11] **Kleiner, R., Koelle, D., Ludwig, F., Clarke, J.,** Superconducting quantum interference devices: State of the art and applications. *Proceedings of the IEEE*, 92(10):1534–1548, 2004.
- [12] **Cantor, R., Hall, J.A., Blumenfeld, P., Boyd, S.T.P.,** Miniature thin-film superconducting quantum interference device susceptometer. *IEEE Transactions on Applied Superconductivity*, 17(2):738–741, 2007.

- [13] Linzen, S., Chwala, A., Schultze, V., Schulz, M., Schuler, T., Stolz, R., Bondarenko, N., Meyer, H.-G., A Its-squid system for archaeological prospection and its practical test in peru. *IEEE Transactions on Applied Superconductivity*, 17(2):750–755, 2007.
- [14] Wikswo, J.P. Jr., Supercond. sci. technol., vol. 5, no. 2, pp. 74–120. *SQUID Magnetometer for Biomagnetism and Nondestructive Testing: Important Questions and Initial Answers*, 17(2):750–755, 1995.
- [15] Chesca, B., Kleiner, R., Koelle, D., Squid theory. in *The SQUID Handbook*, J. Clarke and A. I. Braginski, Eds. Wiley-VCH Verlag GmbH and Co. KGaA, pages 29–92, 2005.
- [16] Likharev, K.K., Semenov, V.K., Rsfq logic / memory family : a new josephson - junction technology for sub - terahertz - clock - frequency digital systems. *IEEE Transactions on Applied Superconductivity*, 1(1):3 – 28, 1991.
- [17] Üşenmez, K., Süperiletken Şeritçizgi dedektör yapıları İçin tek akı kuantumu tabanlı Ön-okuma devresi tasarımı. *Yüksek Lisans Tezi, TOBB Ekonomi ve Teknoloji Üniversitesi, Fen Bilimleri Enstitüsü, Ankara*, 2017.
- [18] Filippov, T., Sahu, A., Kirichenko, A., Vernik, I., Dorojevets, M., Kasperek, A., Mukhanov, O., 20ghz operation of an asynchronous wave-pipelined rsfq arithmetic-logic unit. *Physics Procedia*, 36:59–65, 12 2012.
- [19] Bunyk, P., Leung, M., Spargo, J., Dorojevets, M., Flux-1 rsfq microprocessor: physical design and test results. *IEEE Transactions on Applied Superconductivity*, 13(2):433–436, 2003.
- [20] Likharev, K. K., Dynamics of josephson junctions and circuits. *CRC*, 1986.
- [21] Fujimaki, A., Tanaka, M. cell library handbook. *CONNECT*, 2003.
- [22] Askerzade, I., Bozbey, A., Cantürk, M., *Digital Superconductivity Electronics*, pages 89–118. Springer International Publishing, Cham, 2017.
- [23] Tanaka, M., Kondo, T., Nakajima, N., Kawamoto, T., Yamanashi, Y., Kamiya, Y., Akimoto, A., Fujimaki, A., Hayakawa, H., Yoshikawa, N., Terai, H., Hashimoto, Y., Yorozu S., Demonstration of a single-flux-quantum microprocessor using passive transmission lines. *IEEE Transactions on Applied Superconductivity*, 15(2):400–404, 2005.
- [24] Walden, R.H., Analog-to-digital converter survey and analysis. *IEEE Journal on Selected Areas in Communications*, 17(4):539–550, 1999.
- [25] Mukhanov, O.A., Gupta, D., Kadin, A.M., Semenov, V.K., Superconductor analog-to-digital converters. *Proceedings of the IEEE*, 92(10):1564–1584, 2004.

- [26] **Fujimaki, N., Tamura, H., Imamura, T., Hasuo, S.,** A single-chip squid magnetometer. *IEEE Transactions on Electron Devices*, 35(12):2412–2418, 1988.
- [27] **Radparvar, M.,** A wide dynamic range single-chip squid magnetometer. *IEEE Transactions on Applied Superconductivity*, 4(2):87–91, 1994.
- [28] **Radparvar, M., Rylov, S.V.,** High sensitivity digital squid magnetometers. *IEEE Transactions on Applied Superconductivity*, 7(2):3682–3685, 1997.
- [29] **Uhlmann, F.H., Lange, S., Khabipov, M., Meyer, H.-G.,** Investigation of the design of a digital squid sensor. *Physica C: Superconductivity*, 326-327:72–78, 1999.
- [30] **Rylov, S.V.,** Analysis of high-performance counter-type a/d converters using rsfq logic/memory elements. *IEEE Transactions on Magnetics*, 27(2):2431–2434, 1991.
- [31] **Perng-Fei Yuh, Rylov, S.V.,** An experimental digital squid with large dynamic range and low noise. *IEEE Transactions on Applied Superconductivity*, 5(2):2129–2132, 1995.
- [32] **Semenov, V.K.,** Digital squids: new definitions and results. *IEEE Transactions on Applied Superconductivity*, 13(2):747–750, 2003.
- [33] **Gupta, D., Radparvar, M.,** Subranging digital squid ammeter. *IEEE Transactions on Applied Superconductivity*, 11(1):1261–1264, 2001.
- [34] **Reich, T., Ortlepp, T., Uhlmann, F.H.,** Digital squid sensor based on sfq technique. *IEEE Transactions on Applied Superconductivity*, 15(2):304–307, 2005.
- [35] **Myoren, H., Kimimoto, Y., Terui, K., Taino, T.,** Design of digital dros with sfq up/down counter for wide dynamic operation range. *IEEE Transactions on Applied Superconductivity*, 21(3):387–390, 2011.
- [36] **Tsuga, Y., Yamanashi, Y., Yoshikawa, N.,** Asynchronous digital squid magnetometer with an on-chip magnetic feedback for improvement of magnetic resolution. *IEEE Transactions on Applied Superconductivity*, 23(3):1601405–1601405, 2013.
- [37] **Myoren, H., Okabe, K., Matsunawa, R., Naruse, M., Taino, T.,** Design of digital filter for digital squid with sub-flux quantum feedback resolution. *IEEE Transactions on Applied Superconductivity*, 29(5):1–4, 2019.
- [38] **Reich, T., Ortlepp, T., Uhlmann, F. H.,** Analysis of a digital squid magnetometer utilizing a direct coupled dc squid for improved magnetic field resolution. *IEEE Transactions on Applied Superconductivity*, 17(2):746–749, 2007.

- [39] **Karamuftuoglu, M., Bozbey, A.**, Ultrahigh speed artificial neuron compatible with standard foundry processes and sfq cells. pages 1–3, 12 2018.
- [40] **Razmkhah, S.**, Low power high speed computing using rapid single flux quantum circuits. *Doktora Tezi, TOBB Ekonomi ve Teknoloji Üniversitesi, Fen Bilimleri Enstitüsü, Ankara, 2018.*

