

TOBB EKONOMİ VE TEKNOLOJİ ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ

**RF GÜÇ YÜKSELTİCİLER İÇİN SAYISAL KONTROL TABANLI GAN
TRANSİSTÖRLÜ ZARF İZLEYİCİ GÜÇ KAYNAĞI TASARIMI**

YÜKSEK LİSANS TEZİ

Melis Cansu AYDOĞMUŞ

Elektrik ve Elektronik Mühendisliği Anabilim Dalı

Tez Danışmanı: Prof. Dr. Coşku KASNAKOĞLU

NİSAN 2022

TEZ BİLDİRİMİ

Tez içindeki bütün bilgilerin etik davranış ve akademik kurallar çerçevesinde elde edilerek sunulduğunu, alıntı yapılan kaynaklara eksiksiz atıf yapıldığını, referansların tam olarak belirtildiğini ve ayrıca bu tezin TOBB ETÜ Fen Bilimleri Enstitüsü tez yazım kurallarına uygun olarak hazırlandığını bildiririm.

Melis Cansu AYDOĞMUŞ

ÖZET

Yüksek Lisans

RF GÜÇ YÜKSELTİCİLER İÇİN SAYISAL KONTROL TABANLI GAN TRANSİSTÖRLÜ ZARF İZLEYİCİ GÜÇ KAYNAĞI TASARIMI

Melis Cansu AYDOĞMUŞ

TOBB Ekonomi ve Teknoloji Üniversitesi
Fen Bilimleri Enstitüsü
Elektrik ve Elektronik Mühendisliği Anabilim Dalı

Danışman: Prof. Dr. Coşku KASNAKOĞLU

Tarih: Nisan 2022

Cep telefonları, kablosuz modemler, baz istasyonları ve daha birçok alanda kullanılan kablosuz haberleşme artan talep ve gelişen teknoloji ile birlikte oldukça önem kazanmıştır. Kablosuz haberleşmenin önemli bir bloğunu RF güç yükselticiler oluşturur. RF sistemlerde en çok güç tüketen birimlerin başında güç yükselteçleri gelir. Bu nedenle güç yükselteç tasarımında verim en önemli parametrelerden biridir. Klasik güç yükselteçleri verimli değildir. Güç yükselteçlerde verimliliği arttırmak için kullanılan gerilim modülasyon tekniklerinden biri de zarf izleme yöntemidir. Bu yöntemde güç yükseltecini besleyen güç kaynağı referans aldığı sinyale göre çıkış gerilimini yükseltip alçaltarak RF sistemin ihtiyacına göre çıkış gerilimi oluşturur. Bu çalışmada güç yükselteçlerde zarf izleyen anahtarlama güç kaynağı tasarımı anlatılmıştır. Bu güç kaynağı 9V-12V giriş geriliminde çalışan, 750 KHz anahtarlama frekansına sahip, 5 KHz'e kadar zarf izleyebilen, 1A çıkış akımı ve 5V çıkış gerilimi sağlayabilen bir tasarımdır. Bu güç kaynağı senkron alçaltan çevirici topolojiyle tasarlanmıştır. Bu çalışmada ayrıca esnek çözümler sunan sayısal kontrolcü tasarımına, yüksek hızlarda daha verimli çalışan GaN (Gallium Nitride) transistör kullanımına ve çeşitli analizlere yer verilmiştir.

Anahtar Kelimeler: Alçaltan çevirici, GaN transistör, Güç yükselteç, Sayısal kontrol, Zarf izleyici.

ABSTRACT

Master of Science

DESIGN OF DIGITALLY CONTROLLED ENVELOPE TRACKING POWER SUPPLY WITH GAN TRANSISTOR FOR RF POWER AMPLIFIERS

Melis Cansu AYDOĞMUŞ

TOBB University of Economics and Technology
Institute of Natural and Applied Sciences
Department of Electrical and Electronics Engineering

Supervisor: Prof. Dr. Coşku KASNAKOĞLU

Date: April 2022

Wireless communication, which is used in mobile phones, modems, base stations and many other areas has gained importance with increasing demand and developing technology. RF power amplifiers are one of the most important blocks in wireless communication. Power amplifiers consume the most power in RF systems. Therefore, efficiency is one of the most important parameters in power amplifier design. Classical power amplifiers are not efficient. Envelope tracking is one of the voltage modulation techniques that is used to increase efficiency in power amplifiers. In this method, the power source feeding the power amplifier creates an output voltage according to the needs of the RF system by increasing and decreasing the output voltage. In this study, envelope tracking power supply design is explained. This supply is capable of operating with 9-12V input voltage, has 750 KHz switching frequency, follows reference signal up to 5kHz, supplies 1A output current and 5V output voltage. The power supply is a design with synchronous buck converter topology. Also this study includes digital control design providing flexible solutions, use of GaN (Gallium Nitride) transistors that work more efficiently at high speeds and various analyzes.

Keywords: Buck converter, Digital control, Envelope tracking, GaN transistor, Power amplifiers.

TEŐEKKÜR

Çalıőmalarım boyunca deęerli yardım ve katkılarıyla beni yönlendiren danışmanım Prof. Dr. Coőku KASNAKOęLU'na, tecrübe ve bilgileriyle gelişimime her zaman katkı sağlayan çalıőma arkadaőım Fehmi KAYA'ya çok teőekkür ederim.

Beni bugünlere getiren, eğitimimi her zaman her őeyin üzerinde tutan çok kıymetli canım babam Arif KARADUMAN, annem Ayően KARADUMAN ve ağabeyim Deniz KARADUMAN'a; her zaman yanımda olan en yakın destekçim, sevgili eşim Numan Onur AYDOęMUŐ'a en içten duygularıyla teőekkürlerimi sunarım.

İÇİNDEKİLER

Sayfa

ÖZET	iv
ABSTRACT	v
TEŞEKKÜR	vi
İÇİNDEKİLER	vii
ŞEKİL LİSTESİ	ix
ÇİZELGE LİSTESİ	xi
KISALTMALAR	xii
SEMBOL LİSTESİ	xiii
RESİM LİSTESİ	xiv
1. GİRİŞ	1
1.1 Tezin Amacı	2
1.2 Zarf İzleme ve Motivasyon	3
1.3 Literatür Araştırması	6
2. GÜÇ DEVRESİ MİMARİSİ VE TASARIMI	15
2.1 Alçaltan DC-DC Çevirici	15
2.1.1 Asenkron alçaltan DC-DC çevirici	15
2.1.2 Senkron alçaltan DC-DC çevirici	15
2.2 Çalışma Prensibi.....	16
2.3 Tasarım Değerleri	19
2.3.1 Bobin seçimi	19
2.3.2 Kapasitör seçimi	20
2.4 Güç Katı için Malzeme Seçimi.....	21
2.4.1 GaN transistör	21
2.4.2 GaN transistör sürücü	23
2.4.3 Tampon devresi.....	23
3. KONTROL BİRİMİ TASARIMI	25
3.1 Analog Kontrol	25
3.2 Sayısal Kontrol	26
3.3 Gerilim Mod Kontrol.....	28
3.4 Akım Mod Kontrol	30
3.4.1 Tepe akım mod kontrol.....	31
3.4.2 Ortalama akım mod kontrol	31
3.5 Kontrol Döngüsünün Oluşturulması.....	32
4. TRANSFER FONKSİYONLARIN ELDE EDİLMESİ VE SİSTEM TASARIMI	35
4.1 Transfer Fonksiyonu.....	35
4.2 Alçaltan Çevirici Transfer Fonksiyonu	36
4.3 Kararlılık Kriterleri.....	37
4.3.1 Geçiş frekansı	38
4.3.2 Faz payı.....	39
4.3.3 Kazanç payı.....	40
4.4 Yaygın Kullanılan Güç Kaynağı Kompansatörleri ve Transfer Fonksiyonları	40

4.4.1 Tip II kompensatör	41
4.4.2 Tip III kompensatör	42
4.4.3 Kutup sıfır yerleşimi	43
4.4.3.1 Tip III-A kompensatör	46
4.4.3.2 Tip III-B kompensatör	47
4.5 Kontrol Sistem Tasarımı	48
4.5.1 Analog kontrolcü tasarımı	48
4.5.2 Analog kontrolcü tasarımının sayısal alana çevrilmesi	50
4.5.2.1 Çift doğrusal dönüşüm (Bi-linear transform)	51
4.5.3 Ayırık zamanda elde edilen transfer fonksiyonun lineer diferansiyel denkleme dönüştürülmesi	54
4.6 Sayısal Kontrol İçin Malzeme Seçimi	55
4.6.1 Mikro denetleyici	55
4.7 Mikro Denetleyicinin Programlanması	55
4.7.1 Biricha WDS programı	56
4.7.2 Proje kodunun oluşturulması	62
5. UYGULAMA	63
5.1 Şema	63
5.2 Serim	63
6. SONUÇ VE GELECEK ÇALIŞMALAR	67
6.1 Devre Üzerinden Alınan Ölçümler	67
6.2 Sonuç	72
6.3 Gelecek Çalışmalar	73
KAYNAKLAR	75
EKLER	81
ÖZGEÇMİŞ	85

ŞEKİL LİSTESİ

Sayfa

Şekil 1.1: Klasik güç yükselteç ve zarf izleyen güç yükselteçte ısı atımı.....	3
Şekil 1.2: Zarf izleyen güç kaynağı ve RF güç yükseltecin temel blok şeması.....	6
Şekil 1.3: Anahtarlama güç kaynağı.....	7
Şekil 1.4: Seri hibrit anahtarlama güç kaynağı.....	8
Şekil 1.5: Paralel hibrit lineer anahtarlama regülatör.....	9
Şekil 1.6: Seviye ayarlanabilir güç kaynağı.....	10
Şekil 1.7 Verimliliğin çıkış gücüne göre değişimi.....	10
Şekil 1.8: Çok seviyeli güç kaynağı çıkış gerilimi.....	11
Şekil 1.9: 4 Seviyeli güç kaynağı.....	11
Şekil 2.1: Asenkron alçaltan çevirici devre şeması.....	15
Şekil 2.2: Asenkron alçaltan çevirici devre şeması.....	16
Şekil 2.3: Alçaltan çeviricide anahtar pozisyonları.....	17
Şekil 2.4: Anahtar durumuna göre bobindeki gerilim düşümü ve bobin akımı.....	18
Şekil 2.5: GaN ve diğer yarı iletken malzemelerin özelliklerinin karşılaştırılması.....	21
Şekil 2.6: EPC8009 tip numaralı GaN transistör.....	22
Şekil 3.1: Analog kontrolcü yapısı.....	25
Şekil 3.2: Mikro denetleyicide gerçekleşen işlemler.....	27
Şekil 3.3: Voltaj mod kontrol şeması.....	29
Şekil 3.4: Akım mod kontrol şeması.....	30
Şekil 3.5: Altharmonik osilasyon örneği.....	31
Şekil 3.6: Kontrol döngüsü.....	32
Şekil 3.7: Kontrol gerilimi ve RC rampa geriliminin PWM kompansatöründe karşılaştırılması.....	33
Şekil 4.1: Güç katı LC çıkış filtresi.....	36
Şekil 4.2: LC filtrenin transfer fonksiyonunun Bode grafiği.....	37
Şekil 4.3: İleri ve kapalı kontrol döngüleri.....	38
Şekil 4.4: Jenerik eviren op-amp yapısı.....	40
Şekil 4.5: Tip II kompansatör.....	41
Şekil 4.6: Tip III kompansatör.....	42
Şekil 4.7: Alçaltan çevirici güç katının Bode grafiği, istenen döngü kazancı ve Tip III-A kompansatör.....	46
Şekil 4.8: Alçaltan çevirici güç katının Bode grafiği, istenen döngü kazancı ve Tip III-B kompansatör.....	47
Şekil 4.9: Analog tasarımın sayısal alana çevrilmesi.....	50
Şekil 4.10: Bir yamuk yaklaşımı kullanılarak ayrık zamanda örneklenen sürekli zaman sinyali.....	51
Şekil 4.11: Yamuk yaklaşımı ile salanından z alanına eşleme.....	52
Şekil 4.12: 3p3z kontrolcü yapısı.....	54
Şekil 4.13: Çevirici özellikler için WDS programı arayüzü.....	57
Şekil 4.14: Kontrol parametreleri için WDS programı arayüzü.....	57
Şekil 4.15: Anahtarlama elemanı için WDS programı arayüzü.....	58

Şekil 4.16: Anahtarlama elemanındaki diyot için WDS programı arayüzü	58
Şekil 4.17: Çıkış filtresindeki kapasitör özellikleri için WDS programı arayüzü.....	59
Şekil 4.18: Çıkış filtresindeki bobin özellikleri için WDS programı arayüzü	59
Şekil 4.19: Kontrolcü seçimi için WDS programı arayüzü.....	59
Şekil 4.20: Kutup sıfır yerleşimi için WDS programı arayüzü	60
Şekil 4.21: ADC ve PWM özellikleri için WDS programı arayüzü	60
Şekil 4.22: Frekans alanındaki değerler için WDS programı arayüzü	61
Şekil 4.23: Kontrolcü katsayılarını gösteren WDS programı arayüzü.....	61
Şekil 4.24: Döngünün frekans cevabı	61



ÇİZELGE LİSTESİ

Sayfa

Çizelge 2.1: Senkron alçaltan çevirici tasarım değerleri.....	19
Çizelge 2.2: EPC8009 tip numaralı malzemenin bazı özellikleri	233
Çizelge 4.1: Tip III kompensatör için değerler	50



KISALTMALAR

ADC	: Analog to Digital Converter (Analog-Sayısal Çevirici)
AM	: Amplitude Modulation (Genlik Modülasyonu)
CCM	: Continuous Conduction Mode (Sürekli İletim Modu)
CPU	: Central Processing Unit (Ana İşlem Birimi)
DC-DC	: Direct Current to Direct Current
DCM	: Discontinuous Conduction Mode (Kesintili İletim Modu)
DCR	: Direct Current Resistance
DSP	: Digital Signal Processing (Sayısal Sinyal İşleme)
EE&R	: Envelope Elimination and Restoration (Zarf Eliminasyonu ve Restorasyonu)
ESR	: Equivalent Series Resistance (Eşdeğer Seri Direnç)
ET	: Envelope Tracking (Zarf Takibi)
FPGA	: Field Programmable Gate Arrays
GaN	: Gallium Nitride
GY	: Güç Yükselteç
IC	: Integrated Circuit
LED	: Light Emitting Diode (Işık Yayan Diyot)
LDO	: Low Dropout
MCU	: Microcontroller Unit
MOSFET	: Metal Oxide Semi-Conductor Field Effect Transistor
MTBF	: Mean Time between Failures
Op-Amp	: Operational Amplifier (İşlemsel Kuvvetlendirici)
PAPR	: Peak to Average Power Ratio (Tepe - Ortalama Güç Oranı)
PWM	: Pulse Width Modulation (Sinyal Genişlik Modülasyonu)
PWMH	: Pulse Width Modulation High (Yüksek Sinyal Genişlik Modülasyonu)
PWML	: Pulse Width Modulation Low (Alçak sinyal Genişlik Modülasyonu)
RF	: Radyo Frekansı
SiC	: Silicon Carbide
SMPA	: Switch Mode Power Amplifier
SMPS	: Switch Mode Power Supply (Anahtarlamalı Güç Kaynağı)
Vdd	: Voltage Drain Drain (Drain Besleme Voltajı)
4G	: Fourth Generation (Dördüncü Nesil)

SEMBOL LİSTESİ

Bu çalışmada kullanılmış olan simgeler açıklamaları ile birlikte aşağıda sunulmuştur.

Simgeler

Açıklama

Ω	Direnç Birimi (ohm)
V	Gerilim Birimi
A	Akım Birimi
L	İndüktans
F	Kapasitans Birimi
H	İndüktans Birimi
m	Mili
M	Mega
u	Mikro
k	Kilo
s	Saniye
D	Görev Çevrim Oranı
Hz	Hertz
ω	Açısal Frekans
dB	Desibel
F_s	Switching Frequency (Anahtarlama Frekansı)
F_x	Crossover Frequency (Kesim Frekansı)
P_m	Phase Margin (Faz Payı)
G_m	Gain Margin (Kazanç Payı)
V_{in}	Giriş Gerilimi
V_{out}	Çıkış Gerilimi
I_{out}	Çıkış Akımı

RESİM LİSTESİ

	<u>Sayfa</u>
Resim 5.1: Baskı devre kartı ön yüz	654
Resim 5.2: Baskı devre kartı arka yüz	655
Resim 6.1: Çalışma ortamı	711



1. GİRİŞ

Gelişen teknoloji ile kablosuz iletişim için talebin her geçen gün artmasıyla haberleşme cihazlarında verimin artırılması önem kazanmıştır. Klasik güç yükselteçleri değişken güç çıkışlarına rağmen güç kaynağından sabit giriş gerilimi kullandığından verimli değildir. Haberleşme ihtiyaçlarını karşılayabilmek için değişik haberleşme ve kipleme tipleri geliştirilmiştir. Güç yükselteçlerde verimliliği arttırmak için kullanılan gerilim modülasyon tekniklerinden biri de zarf izleme yöntemidir. Adın da anlaşılacağı gibi, güç yükseltecini besleyen güç kaynağı RF sinyalinin zarfını takip eder. Çıkış gerilimini yükseltip alçaltarak, RF sinyalinin ihtiyacı olan gerilime göre gerilim oluşturur.

RF Sistemlerde en çok güç tüketen birimlerin başında güç yükselteç (GY) gelmektedir. Bu nedenle GY tasarımında verim en önemli parametrelerden biridir. Pil ile çalışan sistemlerde pilin ne kadar uzun süre çalışabileceği, sabit güç kaynaklı (GK) sistemlerde ise ana besleme girişinden ne kadar güç çekileceği, GY'nin harcadığı güç ile, diğer bir deyimle GY'nin verimi ile yakından ilgilidir.

Gelişen teknoloji ile daha hızlı veri iletimi istemleri doğmaktadır. Daha yüksek hızlara değişken zarflı, yüksek bit/sembol oranlı modülasyon teknikleri ve dalga şekilleri ile ulaşılabilmektedir. Bu dalga şekilleri sabit zarflı olmadığı için, GY'ye giren sinyalin güç seviyesi sürekli değişmektedir. GY en düşük seviyeden en yüksek seviyeye kadar gelebilecek bütün sinyal seviyelerinde herhangi bir bozulma yaratmayacak şekilde çalışmalıdır.

Üretilen temel bant sinyalinin en yüksek seviyesinin ortalama seviyeye oranına tepe ortalama güç oranı (PAPR) denmektedir. Yüksek PAPR değerine sahip dalga şekilleri ile çalışırken, GY yaklaşık olarak PAPR kadar back-off durumunda çalışır. Dolayısıyla GY ortalama çıkış gücü, maksimum çıkış gücü noktasından PAPR kadar aşağıdadır. Bu da ortalama oldukça düşük verime sebep olmaktadır. Anahtarlamalı güç kaynakları güç ve kontrol olmak üzere iki yapıdan oluşmaktadır. Güç katı yarı iletken anahtarlardan ve filtre elemanlarından oluşur. Kontrol katı ise anahtarlama sinyalinin oluşturulması için gerekli olan elemanlardan oluşur.

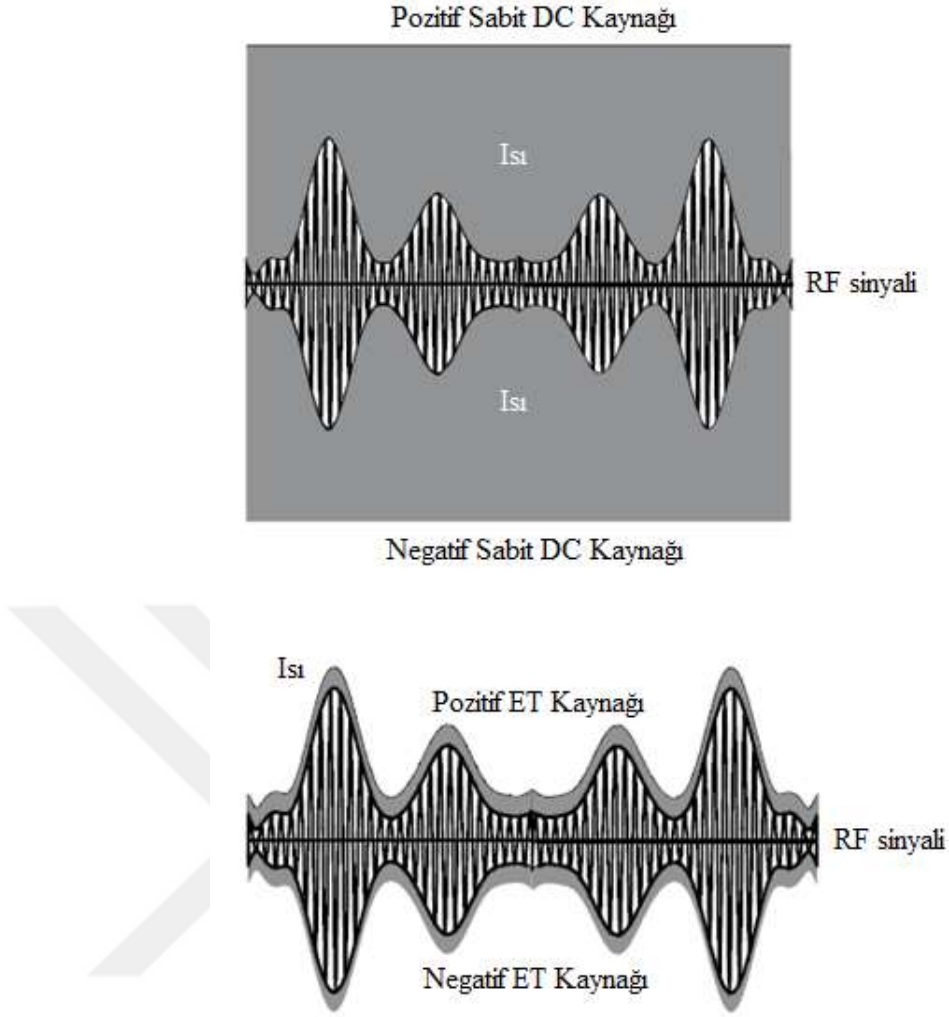
Son yirmi yılda elektroniğin birçok alanında silikon malzemeler yerine başta SiC ve GaN olmak üzere pek çok yarı iletken malzeme kullanılmaya başlanmıştır. GaN transistörü diğer maddelerden ayıran en önemli özelliği yüksek hızda elektron taşıma kapasitesidir. Yani çok yüksek hızda açılma ve kapanma özeliğine sahiptir. Bu durum anahtarlama kayıplarını önemli ölçüde azalttığından GaN yüksek frekanslı uygulamalar için uygundur. Ayrıca büyük bant genişliği aralığı, yüksek verimlilik, yüksek termal iletkenlik, yüksek çalışma sıcaklığı ve küçük ayak izi, yüksek elektrik kırılım dayanımı ve fom (figüre of merit) değeri gibi avantajlara sahiptir. Bu tasarımda güç anahtarlama elemanı olarak EPC8009 tip numaralı GaN transistör kullanılmıştır.

Anahtarlama güç kaynaklarının kontrol katında sayısal yöntemlerin kullanımı artmıştır. Bunun nedeni sayısal kontrolün; programlama yeteneğini kolaylaştırmak, esnek çözümler üretmek, üst düzey kontrol sağlayabilmek (lineer olmayan, çok değişkenli), çok sayıda döngüyü tek bir tümleşik devre ile kontrol edebilmek, baskı devre kartı üzerinde yerden kazanç sağlayabilmek gibi avantajlara sahip olmasıdır.

Bu çalışmada zarf izleyen sayısal kontrollü, GaN transistörlü anahtarlama güç kaynağı tasarımı anlatılmıştır. Kontrol devresinde mikro denetleyici olarak Microchip firmasının dsPIC33EP64GS502 tip numaralı mikro denetleyicisi kullanılmıştır. Kontrol döngüsüne uygulanan referans zarf sinyaline göre çıkış gerilimi oluşması sağlanmıştır.

1.1 Tezin Amacı

Dar bantta çalışan haberleşme cihazlarında kullanılmak üzere 5 kHz bant genişliğine kadar RF sinyalin takibini yapabilen, sayısal kontrollü güç kaynağı tasarımı ile sistemin verimliliğinin artırılması amaçlanmıştır. Güç kaynağı, güç yükseltecinin ihtiyacına göre yükselen ve alçalan gerilim oluşturur. Böylece güç yükselteç ve güç kaynağı sisteminde güç kaybı azaltılmış olur. Ayrıca yüksek frekanslarda anahtarlama kayıplarının daha az olduğu GaN transistör ile güç atımının azaltılması amaçlanmıştır. Şekil 1.1'de klasik ve zarf takibi yapan güç yükselteçlerden atılan ısılar gösterilmiştir. Buradan anlaşılacağı gibi sabit gerilim altında çalışan güç yükselteçlerde ısı atımı oldukça fazladır. Zarf takibi yapan güç kaynağı ile bu ısı atımı azalmaktadır.



Şekil 1.1: Klasik güç yükselteç ve zarf izleyen güç yükselteçte ısı atımı [1, ss. 52].

1.2 Zarf İzleme ve Motivasyon

Değişken güç kaynaklı radyo frekansı güç yükselteçlerin iki ana çeşidi vardır. Bunlardan ilki dinamik olarak kontrol edilen besleme gerilimi ile sabit genlikli anahtarlama mod güç yükseltecin (SMPA) kullanımını örnekleyen zarf eliminasyon ve restorasyon (EE&R) tekniğidir. Diğer ise nispeten düşük güç periyotlarında besleme voltajının ayarlanmasıyla verimliliği arttırabilen lineer güç yükselteçlerde kullanılan zarf izlemedir (ET). Tipik olarak dinamik bir besleme voltajı sağlar. Zarf eliminasyon ve restorasyon tekniğinden temel farkı sabit zarf sinyallerinden ziyade zarf modülasyonlu sinyali güçlendirmesidir.

ET tekniğinin temel fikri, giriş sinyalinin büyüklüğünden bağımsız olarak lineer RF GY'yi yüksek verimli bölgede sürmektir. Bunu giriş sinyalinin zarfını tespit ederek lineer GY'nin besleme voltajını modüle etmek için kullanır. Bu anlamda EE&R

teknikğine benzer. Ancak farklı olarak ET teknikğinde giriş RF sinyali için bir sınırlayıcı bulunmaz. ET'nin avantajlarından biri, zarf kaynağının EE&R teknikği kadar doğru bir şekilde kopyalanması gerekmemesidir. Çünkü hem genlik hem de faz sinyali RF yolunda da yükseltilir. Genel olarak, doğrusal bir GY kullanıldığında, ET teknikği ile verimlilikte iyi artışlar elde edilebilir. Bununla birlikte, besleme kaynağının verimliliği, ET sisteminin toplam verimini yüksek elde etmek için yeterince yüksek olmalıdır. Anahtarlamalı güç kaynağı (SMPS) tasarımı ile yüksek verimliliklere ulaşılabilir. Fakat besleme modülatörü için bazı ciddi bant genişliği sınırlamaları olabilir. Genellikle gecikme hizalaması, tepe faktörü azaltma, zarf şekillendirme işlevleri ve zamanlama hatası ölçümlerini karşılaştıran sayısal sinyal işleme (DSP) blokları vardır. ET GY'leri diğer taşıyıcı frekanslara kaydırmak nispeten kolaydır. RF GY'nin eşleşmesini, besleme modülatöründe herhangi bir ayarlama yapmadan basit bir şekilde ayarlamak gereklidir. Artan bant genişliği nedeniyle, ET GY, zamana göre değişen veriyi üreten besleme modülatörünün yüksek verimliliğini ve doğruluğunu korumakla ilgili önemli bir zorluğa sahiptir. ET'nin EE&R'ye avantajları şu şekilde özetlenebilir [1, ss. 35-36], [2], [3, ss. 3-5] :

- Besleme modülatörü ve RF GY'den kaynaklı zamanlama uyumsuzluğuna daha düşük hassasiyetlidir.
- ET'nin, genel sistemin sinyal bilgisini besleme modülatöründen değil, doğrudan RF GY yoluyla aldığından, besleme modülatörü için daha düşük bant genişliği gereksinimine ihtiyacı vardır.
- RF yollarında kullanılan devreler için bant genişliği gereksinimlerini rahatlatır. RF GY'nin girişi sınırlı olmadığından, yalnızca modülasyon bant genişliğine ihtiyaç duyar. Bu durum ET'yi geniş bant uygulamaları için daha uygun hale getirir.
- Daha düşük giriş gücünde daha yüksek kazanç sağlar. Çünkü besleme modülatörü belirli zarf şekillendirme işlevleriyle RF GY'yi daha doğrusal tutar.
- Uygulanabilir zarf şekillendirme işlevleri nedeniyle verici çıkışını bozmak için sıfır besleme sinyali üzerinde daha az etkiye sahiptir.

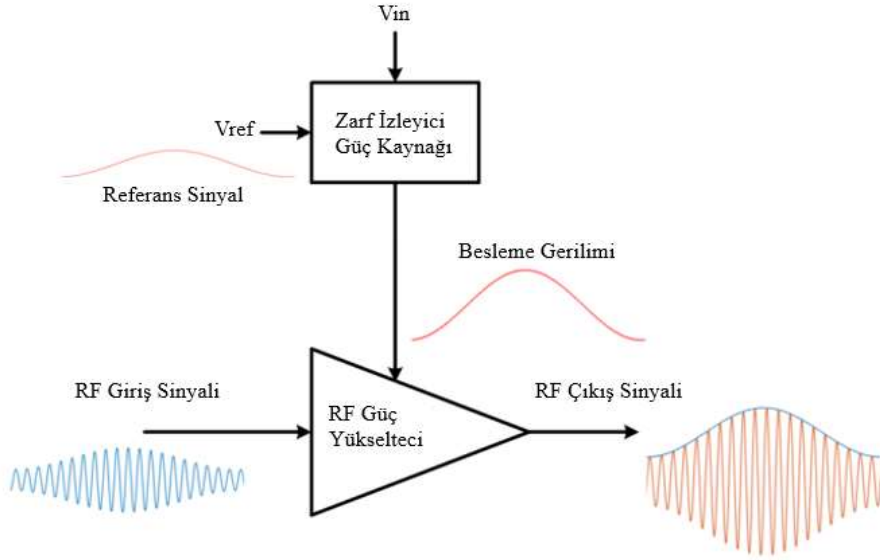
Yukarıdaki belirtilen avantajlara bakılarak ET, 4G sistemi ve ötesi gibi modern iletişim için yüksek verimlilik, geniş bant ve doğrusal vericiler için giderek daha önemli hale geliyor. Fakat, bunlarla birlikte üç önemli dezavantajı vardır. Bunlar:

- Yüksek verimli ET sistemleri elde etmek için öncelikle yüksek verimli bir besleme modülatörü kullanılması gerekir.
- Hem zarf hem de RF yolu aynı genlik modülasyon şeklini gösterdiğinden, düşük girişlerde ET'nin verimliliği yüksek girişlere göre daha küçüktür.
- Besleme modülatöründe geliştirilen bozulmalar, RF GY'ye farklı şekillerde iletilebilir. Bu nedenle bunları düzeltmek için ekstra güçlü doğrusallaştırma yöntemleri gerektirir. Doğrusallık gereksinimleri, yeni ancak daha karmaşık bozulma öncesi algoritmaların kullanımını zorunlu kılar ve yüksek sinyal bant genişliği, daha yüksek derecede zamanlama hizalama hassasiyeti gerektirir.

Sonuç olarak ET GY'ler genliği ve faz modülasyonlu sinyalleri çok daha yüksek verimlilikle doğrusal olarak yükseltebilir. Hem lineer GY'ler hem de yüksek verimli SMPA'lar, modern ön bozulma şemaları ile ET'den yararlanabilir.

4G ve ötesindeki veri hizmetlerinin artmasıyla, modern kablosuz iletişim evrimi, yüksek spektrumlu verimli dijital modülasyon şemaları kullanmıştır. Haberleşme sinyallerinin tepe-ortalama güç oranının artmasıyla geniş bant performansı ve katı doğrusallık gereksinimleri ile verimli GY uygulaması için birtakım zorluklar ortaya çıkmaktadır. En umut verici çözümlerden biri olarak ET GY, geniş güç aralığında yüksek verimli çalışması ve 4G sisteminde ve ötesinde bant parçalanmasını ele almak için frekans çevikliği nedeniyle yoğun ilgi uyandırmaktadır. Bildiğimiz gibi, gelişmiş kablosuz iletişim, daha yüksek veri çıktıları gerektirir.

ET, RF GY'ye uygulanan güç kaynağı voltajının, geniş çıkış gücü aralığında en yüksek verimlilikte çalışmasını garanti etmek için sürekli olarak ayarlanır. Buna karşılık, geleneksel sabit gerilim ile beslenen PA, önemli miktarda güç kaybına sahiptir. ET tekniği, Şekil 1.2'de gösterildiği gibi, sinyal zarfını kullanarak RF güç yükseltecin ihtiyacına göre besleme voltajı oluşturarak RF güç yükselteci besler. Modüle edilmiş besleme gerilimi ile ısı olarak atılan güç miktarı azalır.



Şekil 1.2: Zarf izleyen güç kaynağı ve RF güç yükseltecin temel blok şeması [4, ss. 1-9].

ET, GY'yi maksimum doymuş verimliliğine yakın bir yerde çalıştırmak için RF genlik modülasyonu ile hizalanacak şekilde GY besleme voltajını ayarlar, GY'nin zamanla değişen verimliliğini ve lineer tepe çıkış gücünü artırır.

Bu çalışmada yukarıda anlatılan bilgiler ışığında verimliliği arttırmak üzere GY'yi besleyen, GY'nin ürettiği zarfa göre giriş gerilimi üreten güç kaynağı tasarımı anlatılacaktır.

1.3 Literatür Araştırması

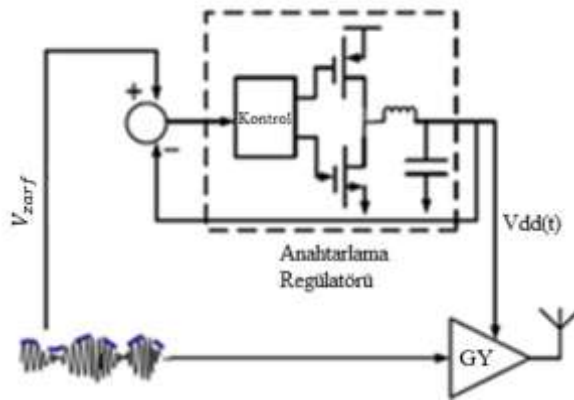
Değişen zarflı sinyallerle çalışırken, GY'nin düşen verimini artırmak için uzun yıllardır çok farklı teknikler denenmiş ve geliştirilmiştir. Khan Envelope Elimination and Restoration, Chirex outphasing, zarf takibi (ET) gibi teknikler GY'nin verimini ve doğrusallığını artırmak için kullanılan yöntemlerdendir.

GY çalışmasında en yüksek verim, en yüksek çıkış gücü noktasında elde edilebilir. GY'nin GK'dan çektiği DC gücün neredeyse sabit olduğu düşünülürse, çıkış gücü ne kadar artarsa verim de o kadar yüksek olur. Giriş sinyalinin PAPR'ından dolayı giriş seviyesi anlık olarak düştüğünde, GY'nin çıkış gücü ve buna bağlı olarak verimi de düşer. Düşük güçte çalışma durumunda GY'nin verimini artırmak için GY'nin besleme gerilimi düşürülebilir. GY'ye gelen RF giriş sinyalinin zarfının algılanarak, besleme geriliminin giriş sinyal seviyesine göre ayarlanması ortalama verimi yükseltmektedir.

Zarf takibi yönteminde sinyalin yüksek hızlı değişimlerini algılayıp, beslemeyi buna göre değiştirebilecek bir yapı gerekmektedir. Sistemin performansı sinyalin bant genişliğine bağlıdır. Düzgün bir zarf takibi için anahtarlama gücü kaynağında anahtarlama frekansının sinyalin bant genişliğinin en az 7-8 katı olması gerekmektedir [5], [6].

Lineer Regülatörler kendi üzerlerindeki gerilim düşüşü sebebiyle oldukça verimsiz yapılardır. ZT uygulamasında da amaç farklı yüklerde verimli bir sistem elde etmek olduğu için lineer regülatör sistemin toplam verimini düşürdüğünden zarf takibi yapan güç kaynağı uygulamalarında kullanımı uygun değildir.

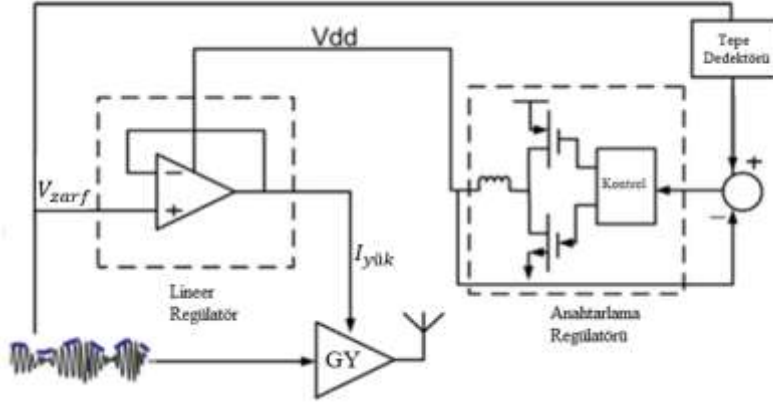
Şekil 1.3' te görüldüğü gibi anahtarlama gücü kaynaklarında giriş gerilimi belirli bir frekansta anahtarlara çıkışta bir bobin üzerinde istenen çıkış gerilimi oluşturulur. Yüksek verimli bir yapıdır ve yükten çok etkilenmez. Kritik nokta ise anahtarlama frekansdır. Teorik olarak çok yüksek anahtarlama hızlarına çıkılabilse de pratikte genellikle 100 kHz - 1 MHz civarında anahtarlama yapılır. Bu durumda RF referans sinyalin bant genişliği maksimum 10-100 kHz civarında olabilir. Anahtarlama gücü kaynakları düşük bant genişliği olan sinyallerin takibi için uygundur. Ancak, yüksek bant genişlikli sinyallerin takibinde, yüksek anahtarlama frekansı gerekeceği için devrelerin kayıpları artar, verim düşer. Ayrıca yüksek anahtarlama frekansında, regülatördeki döngüyü kontrol etmek de oldukça zordur ve sistem kararsız duruma girebilir. Yüksek bant genişliğine sahip sinyallerde Anahtarlama gücü kaynaklarında çok uygun olmamaktadır. Örneğin, [7]'de 1,6 MHz anahtarlama frekansı ile 95 kHz'lik sinyal takip edilmiştir.



Şekil 1.3: Anahtarlama gücü kaynağı.

Şekil 1.4'de Seri Hibrit Anahtarlama Gücü Kaynağı gösterilmiştir. Bu yapıda lineer regülatör ana güç birimidir. Sinyalin zarfını takip eder ve güç yükselteç girişine uygun beslemeyi verir. Anahtarlama regülatör ise zarftaki tepeleri algılar ve buna

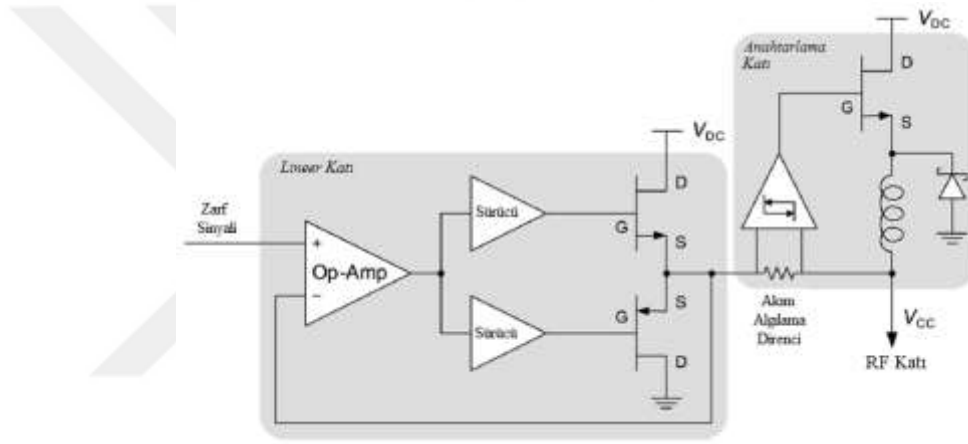
göre lineer regülatörün maksimum gerilimini belirler [8]. Sinyalin yüksek frekanslı bileşenleri Anahtarlama Regülatörden üretildiği için yüksek bant genişliğine sahip sinyallerde kullanımı zordur ve verimsiz bir sistemdir. Zarf takibinde yaygın olarak kullanılmaz.



Şekil 1.4: Seri hibrit anahtarlama güç kaynağı.

Şekil 1.5'te görüldüğü gibi paralel hibrit lineer anahtarlama regülatörde lineer ve anahtarlama kaynaklar paralel olarak kullanılır. Güç yükseltecin çektiği akım iki kaynak tarafından sağlanır. Sinyalin zarfına göre çıkış gerilimini ayarlayan bölüm lineer regülatördür. Güç yükseltecin beslemesi sinyalin zarfını takip eder. Anahtarlama regülatör ise akım kaynağı gibi davranır. Lineer regülatörün düşük frekanslı akımları algılanarak anahtarlama regülatöre girdi olarak verilir. Anahtarlama regülatörde bu sinyale göre anahtarlama yapıp çıkış akımı basıldığı için, düşük frekanslı çıkış akımları anahtarlama regülatörden sağlanmış olur. Anahtarlama regülatörün yüksek anahtarlama frekanslarındaki kayıplarından ve döngü kontrol zorluğundan kaçınılır. Lineer regülatörün performansı frekansa bağlı olmadığı için yüksek frekanslı anlık besleme değişim gereksinimleri bu regülatör tarafından sağlanır. Dolayısıyla paralel hibrit yapı, lineer regülatörün geniş bant çalışmasını ve anahtarlama regülatörün yüksek verimini birleştiren bir çözümdür. Zarf takibinde de yaygın olarak kullanılmaktadır. Örneğin [9]'da sistemin verimi %30'dan %52,5'e çıkmaktadır. Bu artış bataryalı bir sistemde %75 daha uzun süre çalışmasını, sabit kaynaklı bir sistemde ise sistemin girişten %43 daha az güç çekmesi anlamına gelir. Fakat yüksek güç ihtiyacı olan sistemlerde paralel hibrit yapı tasarımı zorlayıcı olabilir. Çalışma [10]'da doğrusal regülatör görev döngüsü

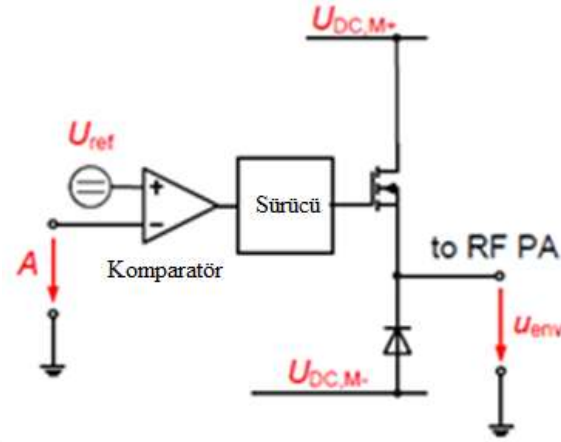
besleme gerilimi (V_{dd}) ile normalize edilmiş ortalama zarf sinyaline eşit olduğunda en yüksek verimin elde edildiği gösterilmiştir. Yeni bir verimlilik optimizasyon mimarisi önerilerek regülatör görev döngüsü, anahtarlama regülatör akımını değiştirerek V_{dd} tarafından normalleştirilen ortalama zarf sinyalini izler. [11]'deki çalışmada zarf izleme yöntemiyle yüksek verimlilik ve doğrusallık elde etmek amacıyla GaAs transistör kullanılarak RF güç katında %85'in üzerinde toplayıcı (collector) verimliliğinde çalışılmıştır. Çalışma [12]'de geniş bant ET PA ile yüksek voltajlı zarf modülatörü kullanılarak RF PA verimliliğinde iki katından fazla iyileşme gözlenmiştir. Bu çalışma yüksek PAPR sinyallerinin varlığında yüksek verim ve yüksek doğrusallığın istendiği yeni nesil geniş bant iletişim sistemlerinde ET GY'lerin potansiyelini ve uygulanabilirliğini göstermektedir.



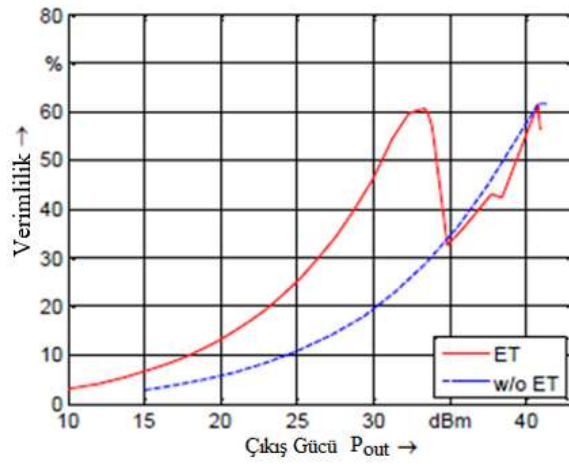
Şekil 1.5: Paralel hibrit lineer anahtarlama regülatör [11].

Şekil 1.6'da iki seviye ayarlanabilir güç kaynağı yapısı gösterilmiştir. Seviye zarf takip güç kaynağı uygulamalarında sinyalin olasılık dağılımına göre belirli eşik seviyeleri belirlenir ve GK çıkışı bu seviyelere göre seçilerek GY'ye verilir. RF giriş sinyalinin zarfına göre belirli seviyenin üstünde yüksek V_{dd} , altında ise düşük V_{dd} kullanılabilir [13], [14]. Bu durumda verim sabit beslemeli GY'ye göre artmaktadır. Şekil 1.7'de 2-seviyeli zarf takip eden güç kaynaklı bir GY için verim görülmektedir [14]. Bu durumda güç yükseltcin beslemesi 28V iken 41dBm maksimum çıkış gücü verebilmektedir. 34dBm eşik seviyesinden daha düşük bir seviyede gönderme yapacağı zaman, besleme voltajı 10V'a çekilmektedir. [15]'de ise 6 MHz bant genişliği, 10dB PAPR'a sahip OFDM sinyali için verim %19'dan %34'e çıkmaktadır.

Buradaki kritik noktalardan biri beslemelerin anahtarlama hızıdır. Bu yapıda anahtarlama ile bir sinyal üretilmemektedir. Sadece besleme voltajı değiştirilmektedir. Dolayısıyla oldukça hızlı anahtarlama yapılabilmektedir.



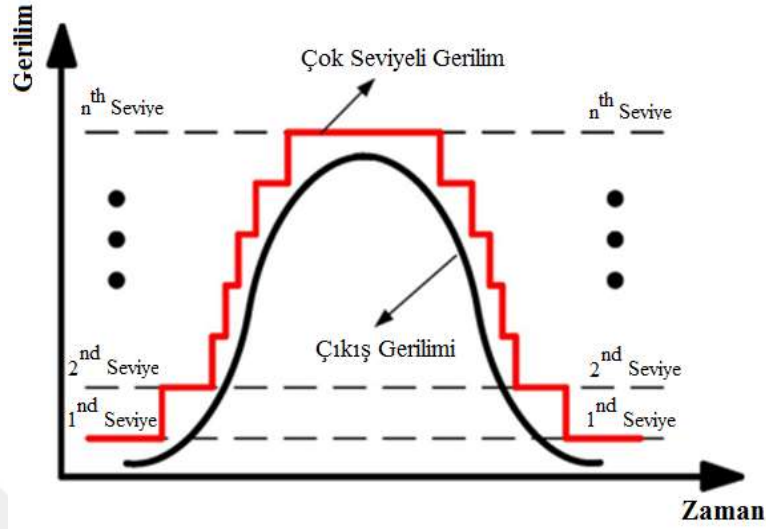
Şekil 1.6: Seviye ayarlamalı güç kaynağı.



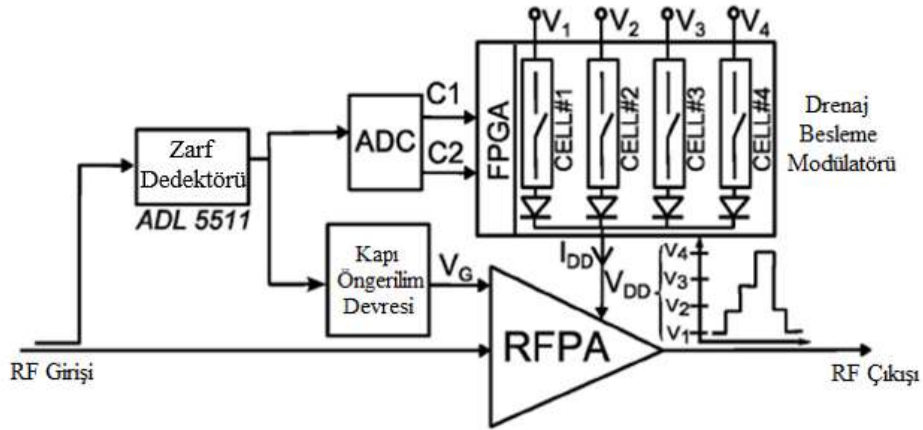
Şekil 1.7 Verimliliğin çıkış gücüne göre değişimi [14].

Bu yapıda 2 seviye yerine daha fazla sayıda seviyede kullanılabilir. Çok seviyeli güç kaynağı çıkış gerilim örneği Şekil 1.8'de gösterilmiştir. [16]'da çalışmada EE&R yöntemi ile çok seviyeli dönüştürücü ve lineer regülatör kombinasyonuna dayalı zarf amplifikatörü için bir çözüm sunulmaktadır. Çok seviyeli dönüştürücüde voltaj seviyelerinin optimizasyonu için algoritma kullanılarak düşük ortalama değere sahip iletilen sinyallerin verimliliğinde klasik regülatörlere göre %49'a kadar daha yüksek verimlilik elde edilmiştir. Şekil 1.8 [17]'de yapılan çalışmada iki ve üç seviyeli dönüştürücü kıyaslanmıştır. En yaygın durum olan düşük ve orta ortalama değere sahip olan sinyallerde her iki çözüm de sabit voltajla beslenen lineer bir regülatörden önemli ölçüde daha iyi olduğu görülmüştür. [10]'da Şekil 1.9'da görülen blok şema

kullanılmış ve 20 MHz anahtarlama hızı ile 4-seviyeli ayar kullanılarak güç yükselteç verimi yaklaşık %30'dan yaklaşık %40'a çıkmıştır.



Şekil 1.8: Çok seviyeli güç kaynağı çıkış gerilimi [17].



Şekil 1.9: 4 Seviyeli güç kaynağı.

Yüksek verimlilik ve yüksek doğrusallık elde etmek, hibrit besleme modülasyonunu oluşturmak için bir SMPS ve bir lineer modülasyonun birleştirilmesi daha iyidir. [18]'de gösterilen çalışmada yüksek verimlilik ve yüksek bant genişliği sorununa çok iyi bir çözüm önerilmiştir. Bu çalışma yüksek verimli bir SMPS ile çalışan, yüksek bant genişliği lineer modülasyon içeren paralel hibrit besleme modülasyonu formundadır. SMPS, temel yüksek verimliliği ile ana yük gücünü sağlar ve daha az verimli lineer modülasyon, yük gücünün kalan küçük kısmı ile ilgilenir. Doğrusal modülasyonun ana işlevi, çıkış voltajının doğrusallığını iyileştirmektir.

Yukarıdaki bilgileri kısaca özetlersek paralel hibrit ve seviye ayarlı güç kaynakları zarf takibi uygulamalarında yaygın olarak kullanılmaktadır. Paralel hibrit lineer ve

anahtarlama regülatör yapısında, sinyalin zarfı takip edilerek sürekli bir besleme ayarı yapılmaktadır. Seviye ayarlı yapıda ise sinyalin olasılık dağılıma göre belirli eşik seviyeleri belirlenir ve GK çıkışı bu seviyelere göre seçilerek GY'ye verilir.

Bu güç kaynağı seçeneklerine bakıldığında, değişken zarflı analog modülasyon olarak AM modülasyon kullanan dar bantta çalışan haberleşme cihazlarında, zarf takibi yapan güç kaynağı olarak anahtarlama güç kaynağı kullanılabilir sonucuna ulaşılmıştır.

Bu tezin literatüre katkısı aşağıdaki maddelerde özetlenmiştir:

- Tasarımı ve uygulaması daha kolay olan PI ya da PID kontrolcü yerine bu uygulama için performansı daha yüksek fakat uygulaması daha zor olan Tip III kontrolcü seçilmiştir. Uygulamayı kolaylaştırmak için pratik yöntem kullanımına değinilmiştir. [19], [20], [21], [22] çalışmalarında PID kontrolcülerini kullanarak DC-DC çeviriciler tasarlanmıştır. PID kontrolcülerin tasarımı ve uygulanması daha kolaydır. Literatürde birçok analog ve sayısal gerçekleştirme mevcuttur. Otomatik ayar algoritmaları yaygın kullanılmaktadır. Bu kontrol yapısı birçok alan için mükemmel olsa da anahtarlama güç kaynaklarını kararlı hale getirmek için uygun olmadığına dair tartışmalar vardır. [23]'de yapılan çalışmada PID kontrolcünün neden uygun olmadığı analizlerle gösterilmiştir. Ayrıca [24]'de belirtilen çalışmada PID, Tip II, Tip III kontrolcüler ile DC-DC çevirici tasarlanmış ve analiz edilmiştir. Tip II kontrolcü PID kontrolcüye göre geçici hal cevabına bakıldığında aşırı salınım (overshoot), yükselme ve oturma zamanı açısından daha iyi performans göstermiştir. Kalıcı hal hatasını azaltmıştır. Tip III kontrolcü Tip II kontrolcüye göre kapalı döngü cevabı daha iyi performans göstermiş ve kalıcı hal hatası azalmıştır. Tip 2 kontrolcü PID kontrolcüye göre daha hızlı, Tip III kontrolcü de Tip II kontrolcüye göre daha hızlı cevaba sahiptir. Hat regülasyonu dahil olmak üzere kararlı hal değerlendirmesi ve referans takibi üç kontrolcü için de gerçekleştirilerek PID'den Tip III kontrolcüye doğru tatmin edici sonuçlar elde edilmiştir. Sonuçlara bakıldığında hat regülasyonu ve çıkış gerilimin referans takibi PID kontrolcünde daha azdır.
- DC-DC dönüştürücüler ile ilgili güncel ve oldukça fazla sayıda çalışma bulunmaktadır. Bu çalışmalar gereksinimlere göre topoloji tasarımı, modelleme veya kontrol metodları üzerinde yoğunlaşmıştır [25], [26], [27].

Bu çalışma, endüstride kullanılmak üzere topoloji, kontrol yöntem seçimi ve uygulama kolaylığı, boyut, maliyet, tedarik açısından malzeme seçimi, baskı devre kart üretimi, çevre birimlerle entegrasyon yeteneği gibi pek çok açıdan bütünsel bir yaklaşım ile ortaya konulmuştur.

- [28] çalışmasında yüksek frekanslı DC-DC çeviricide anahtarlama elemanı olarak GaN transistör kullanılmıştır. Fakat anahtarlama frekansı 400k Hz'e kadar çıkmaktadır. Bu çalışmada anahtarlama frekansı 750 kHz'dir. Anahtarlama güç kaynakları için oldukça yüksek bir anahtarlama frekansına sahiptir. Bu durum aynı zamanda bobin ve kapasitörün boyutlarının küçülmesini sağlar. Bununla birlikte baskı devre kartı üzerinde yerden kazanç sağlar. Ayrıca bant genişliği de yüksektir. Bu durum referans sinyalinin takibini kolaylaştırır.
- [29] çalışmasında benzer bir şekilde 3p3z kontrolcü kullanılarak senkron alçaltan çevirici tasarımı anlatılmıştır. Örnekleme frekansı anahtarlama frekansının 1/3'ü olarak seçilmiştir. Yani PWM her üç anahtarlama döngüsünde yenilenmiştir. Ayrıca Matlab Simulink kullanılarak frekans alanında kutup sıfır yerleşim analizi yapılmamıştır. Bu çalışmada örnekleme frekansı anahtarlama frekansına eşittir. Yani her anahtarlama döngüsünde yeni örnek alınıp PWM güncellenmektedir. Böylece referans sinyalin takibindeki hata payı azaltılmıştır. Kutup sıfır yerleşim analizlerine yer verilmiştir.
- [30], [31] çalışmalarında maliyet ön planda tutulmamıştır. Bu çalışmada özel olarak kullanılan mikro denetleyici, GaN transistör sürücü devre uygun maliyetli ve kolay temin edilebilirdir.
- [32] çalışmasında sayısal kontrollü alçaltan çeviricide anahtarlama elemanı olarak kullanılan GaN transistörün ölçüleri 7,6 x 4,6 mm'dir. Bu çalışmada kullanılan GaN transistörün ölçüleri ise 2,05 x 0,85 mm'dir. Yani çok daha küçüktür. Küçük ayak izli malzemelerin kullanımı özellikle taşınabilir cihazlar için tercih edilme sebebi olarak avantajlı bir durum sağlar.



2. GÜÇ DEVRESİ MİMARİSİ VE TASARIMI

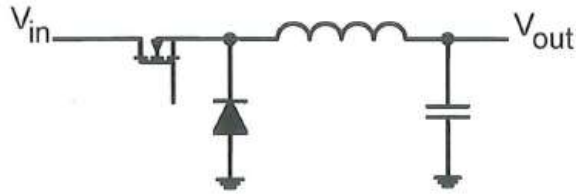
Anahtarlamaalı güç kaynakları verimli olmaları nedeniyle güç elektronięi uygulamalarında yaygın olarak kullanılmaktadır. Yarı iletken teknolojisindeki gelişmeler ile anahtarlamaalı güç kaynaklarının kullanımı artmıştır. DC-DC alçaltan çevirici yaygın olarak kullanılan anahtarlamaalı güç kaynaęı çeşitlerinden biridir.

2.1 Alçaltan DC-DC Çevirici

Alçaltan çevirici belirli bir giriş gerilimi istenilen regüleli çıkış gerilimine düşüren bir güç kaynaęıdır. Çıkış gerilimi en fazla giriş gerilimine eşit olabilir. Bu dönüştürme işlemi anahtarlama elemanı ve LC filtre yapısı ile gerçekleştirilir. Alçaltan DC-DC çevirici senkron ve asenkron olmak üzere ikiye ayrılır.

2.1.1 Asenkron alçaltan DC-DC çevirici

Basitleştirilmiş asenkron alçaltan çevirici devre yapısı Şekil 2.1’de gösterilmiştir. Çıkış akımının yüksek, çıkış geriliminin düşük olduęu durumlarda diyot üzerindeki güç kaybı verimi önemli ölçüde düşürür.



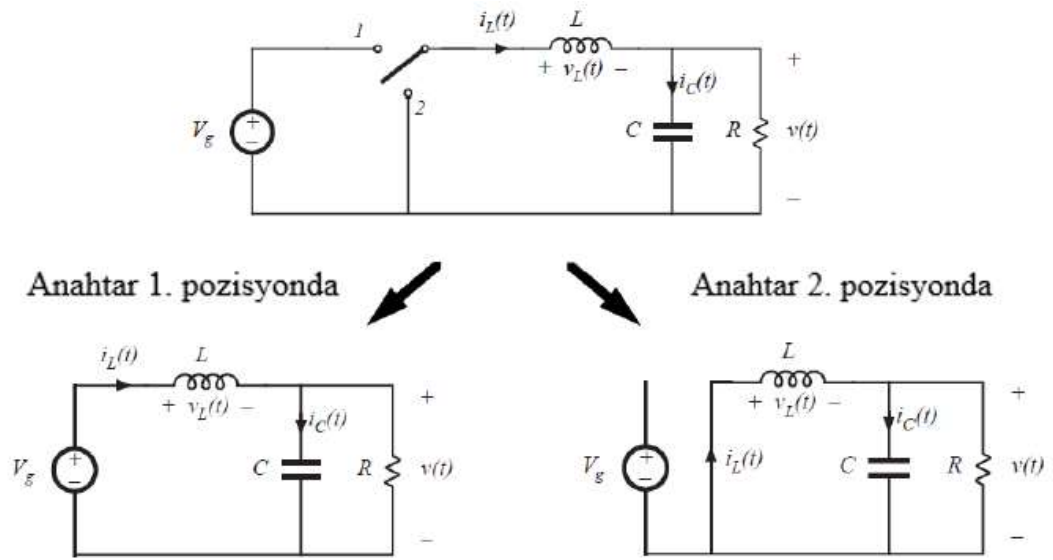
Şekil 2.1: Asenkron alçaltan çevirici devre şeması.

2.1.2 Senkron alçaltan DC-DC çevirici

Yarı iletken teknolojisindeki gelişmelerle MOSFET ve sürücü devrelerin maliyetinin azalmasıyla kullanımları yaygın hale gelerek diyot yerine kayıpları daha düşük MOSFET’lerin kullanımı artmıştır. Diyot yerine MOSFET kullanılan senkron alçaltan çevirici devre yapısı Şekil 2.2’de gösterilmiştir.

gerilimine çevirir. Çeviricide kullanılan manyetik alanda enerji depolayabilen bobin ile yüksek verim elde edilir.

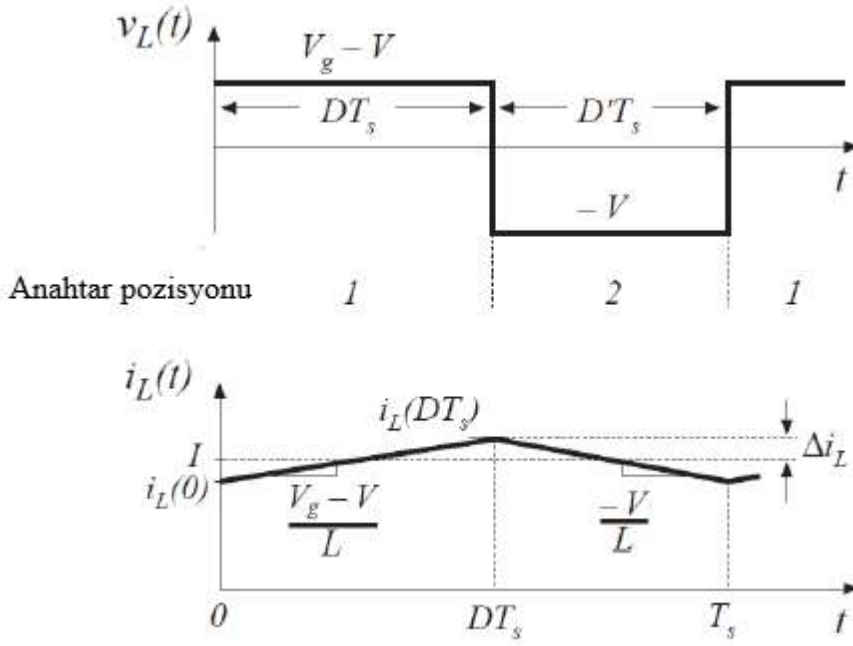
Alçaltan çeviricide anahtar Şekil 2.3’de görüldüğü gibi 2 pozisyonda çalışır. Birinci pozisyonda bobin giriş voltajına bağlıdır. Bobin üzerinden geçen akım ile kapasitör şarj olur ve yük beslenir. Bu sürede bobin üzerindeki akım lineer olarak yükselir. Anahtar ikinci pozisyona geçtiğinde bobin toprağa bağlanmış olur ama yüke akım sağlamaya devam eder. Bobinde depolanmış olan akım lineer olarak azalmaya başlar. Bu pozisyonda girişten çekilen ortalama akım yük akımından daha azdır. Bobin üzerindeki voltaj düşümünün, bobin akımının zamana bağlı değişimini ifade eden denklem Eşitlik (2.1)’de verilmiştir.



Şekil 2.3: Alçaltan çeviricide anahtar pozisyonları [34, ss. 16-17][17].

$$V_{L(t)} = L \frac{di_{L(t)}}{dt} \quad (2.1)$$

Şekil 2.4’de görüldüğü gibi anahtar birinci pozisyondayken bobin üzerindeki gerilim (V_L), giriş gerilimi (V_i) ve çıkış gerilimi (V_o) arasındaki farka, anahtar ikinci pozisyondayken ise $-V_o$ ’a eşittir. Bobin üzerindeki akım artışını ifade eden denklem Eşitlik (2.2)’de verilmiştir [18].



Şekil 2.4: Anahtar durumuna göre bobindeki gerilim düşümü ve bobin akımı [34, s. 18].

$$\Delta I_{L_{on}} = \int_0^{t_{on}} \frac{V_L}{L} dt = \frac{(V_i - V_o)}{L} t_{on}, t_{on} = DT \quad (2.2)$$

Denklemden geçen D ile doluluk oranını yani anahtarın açık olduğu durumu ifade eder. 1 ve 0 arasında değişir. Anahtarın kapalı olduğunda akımın azalışını ifade eden denklem Eşitlik (2.3)'de verilmiştir.

$$\Delta I_{L_{off}} = \int_{t_{on}}^{T=t_{on}+t_{off}} \frac{V_L}{L} dt = -\frac{V_o}{L} t_{off}, t_{off} = (1 - D)T \quad (2.3)$$

Kararlı durumda çalıştığını varsayarsak depolanan enerji ile çevrim başındaki enerji aynı olacağından birinci pozisyonda bobin akımının artışı ile ikinci pozisyondaki bobin akımının azalışı aynıdır. Yani:

$$\Delta I_{L_{on}} + \Delta I_{L_{off}} = 0 \quad (2.4)$$

$$\frac{V_i - V_o}{L} t_{on} - \frac{V_o}{L} t_{off} = 0 \quad (2.5)$$

Eşitlik (2.5)'te görülen t_{on} ve t_{off} :

$$t_{on} = DT, t_{off} = (1 - D)T \quad (2.6)$$

Yukarıdaki denklemler düzenlendiğinde Eşitlik (2.7)'de görüldüğü gibi doluluk oranı elde edilir.

$$(V_i - V_o)DT - V_o(1 - D)T = 0$$

$$DV_i - V_o = 0$$

$$\Rightarrow D = \frac{V_o}{V_i} \quad (2.7)$$

Görüldüğü gibi doluluk oranı 1'den küçük olduğu için çıkış voltajı giriş voltajından düşüktür ve alçaltan çevirici elde edildiği anlamına gelir.

Bu çalışmada giriş gerilimi 12V, çıkış gerilimi 5V değerleri Eşitlik (2.7)'de yerine koyulduğuna doluluk oranı yaklaşık %41.6 elde edilir.

2.3 Tasarım Değerleri

Senkron alçaltan çeviricinin teorik bilgiler doğrultusunda Çizelge 2.1'de görülen özelliklere göre tasarlanmıştır. Bobin ve kapasitör değerleri hesaplanarak seçilmiştir.

Çizelge 2.1: Senkron alçaltan çevirici tasarım değerleri.

Açıklama	Değer	Birim
Nominal giriş gerilimi	12	V
Minimum giriş gerilimi	9	V
Nominal çıkış değeri	5	V
Doluluk oranı	41.6	%
Anahtarlama frekansı	750	kHz
Çıkış akımı	1	A
Çıkış yükü	5	Ω
Çıkış gerilim dalgalanması	100	mV
Bobin	4.7	μ H
Çıkış kapasitörü	130	μ F
Kapasitör ESR	30	m Ω

2.3.1 Bobin seçimi

Bobin üzerinden geçen akım üç farklı modda olabilir. Bunlar akımın her zaman sıfır değerinden yüksek olduğu sürekli akım modu (CCM), akımın belirli bir süre sıfır değerinde olduğu süresiz akım modu (DCM) ve akımın anlık olarak sıfır değerinde olduğu sınır akım modudur. Yüksek frekans ve verimlilik değerine sahip çeviricilerde sürekli akım modu tercih edilir.

Kritik bobin değerinin altındaki bobin değerinde çevirici süreksiz akım moduna geçebilir. Minimum değer bobin üzerindeki akım değişimine ve çeviriciyi sürekli modda tutan yük oranına göre belirlenir. Kritik bobin değeri (L_c) Eşitlik (2.10)'da verilmiştir [35]. Bu denklemde Çizelge 2.'de verilen değerler yerine koyulduğunda kritik bobin değeri 1.95 uH elde edilir. Tasarımda kullanılan bobin değeri kritik eşik değerinin üzerindedir.

$$I_{L_{min}} = 0 = \bar{I}_L - \frac{|\Delta i_L|}{2} = V_o \left[\frac{1}{R_{max}} - \frac{(1-D)}{2L_c f} \right] \quad (2.8)$$

$$L_c = \frac{(1-D_{max})R_{max}}{2f_s} \quad (2.9)$$

$$L_c = \frac{(1-D)}{2f_s} R_{max} \quad (2.10)$$

Maksimum bobin akımı bobinin tepe akım değerini belirlemek için kullanılır. Maksimum bobin akımı maksimum yükte oluşur. Maksimum bobin akımı ($I_{L_{max}}$) Eşitlik (2.11) 'de verilmiştir [36, s. 23]. Eşitlik (2.11)'de değerler yerine koyulduğunda 1A çıkış akımı için $I_{L_{max}}$ değeri 1.41A elde edilir.

$$I_{L_{max}} = \bar{I}_L + \frac{|\Delta i_L|}{2} = V_o \left[\frac{1}{R_{min}} + \frac{(1-D_{min})}{2Lf} \right] \quad (2.11)$$

Hazır bir kontrolcü kullanılmıyorsa ve önerilen bir bobin değeri yok ise optimal olarak Eşitlik (2.12) iyi bir yaklaşım olabilir [37]. Bu eşitliğe göre bobin değeri yaklaşık 13 uH elde edilmektedir.

$$L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{\Delta I_L \times f_s \times V_{IN}} \quad (2.12)$$

2.3.2 Kapasitör seçimi

Çıkış gerilimindeki dalgalanmayı azaltmak için düşük ESR'lı kapasitör seçilmelidir. Dielektrik malzeme yapısından dolayı seramik kapasitör tercih edilmesi iyi bir yaklaşımdır [21]. Tasarıma özel önerilen bir çıkış kapasitör değeri yok ise istenilen çıkış dalgalanma değerine göre minimum kapasitans değeri ($C_{OUT(min)}$) Eşitlik (2.13) 'e göre seçilebilir [37]. Eşitlik (2.14)'e göre bobin üzerinde akım değişimi 0,3A seçilebilir. Eşitlik (2.15) çıkış gerilimindeki ESR'dan dolayı dalgalanma 9 mV olarak

hesaplanır. Bu değerler Eşitlik (2.13)'de yerine koyulduğunda minimum kapasitans değeri yaklaşık 5,6 uF olarak hesaplanır.

$$C_{OUT(min)} = \frac{\Delta I_L}{8 \times f_s \times \Delta V_{OUT}} \quad (2.13)$$

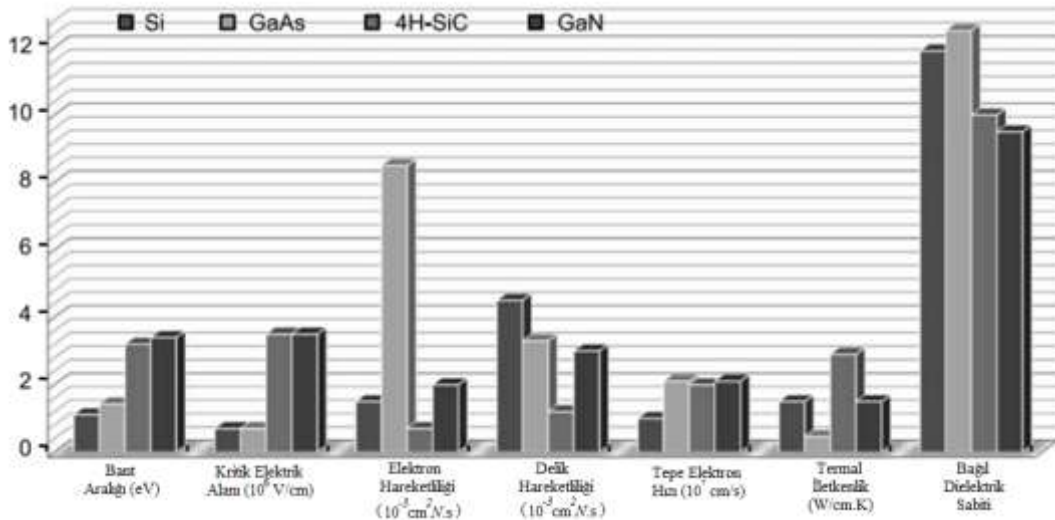
$$\Delta I_L = (0.2 \text{ to } 0.4) \times I_{OUT(max)} \quad (2.14)$$

$$\Delta V_{OUT(ESR)} = ESR \times \Delta I_L \quad (2.15)$$

2.4 Güç Katı için Malzeme Seçimi

2.4.1 GaN transistör

Galyum nitrid (GaN) çok sert, mekanik olarak sabit ve geniş bant aralıklı bir yarı iletkenidir. Daha yüksek bozulma mukavemeti, daha hızlı anahtarlama hızı, daha yüksek termal iletkenlik ve daha düşük direnç ile GaN tabanlı güç cihazları, silikon bazlı cihazlardan önemli ölçüde daha iyi performans gösterir. GaN, yarı iletken güç cihazlarının yanı sıra RF bileşenlerin ve ışık yayan diyotların (LED) üretiminde kullanılır. Şekil 2.5'de GaN ve diğer rakip malzemelerin özellikleri kıyaslanarak gösterilmektedir.



Şekil 2.5: GaN ve diğer yarı iletken malzemelerin özelliklerinin karşılaştırılması [1, ss. 43-45].

Cihazın hızı ve gücü için belirtilen parametrelerin önemi şu şekilde özetlenebilir:

Yüksek bant genişliği ve kritik elektrik alan transistörün yüksek terminal voltajlı çalışmasını sağlar. Bu durum yüksek RF güç tüketimi için gereklidir [38]. Elektron

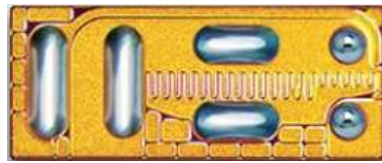
taşıma özellikleri elektron hareketliliği ve doyma hızı gibi yüksek frekans özelliklerini belirler. İki boyutlu elektron gazının yüksek tabaka yük yoğunluğu, yüksek akım yoğunluklarını korumak için kendine özgü yararlı özelliklerinden biridir. Güç transistörlerinin artan kanal sıcaklığı ile performans bozulmasını önlemek için üstün termal iletkenlik çok önemlidir. GaN transistörler, silikon muadillerinden çok daha yüksek ortam sıcaklığında çalışabilir. [39]'da yapılan çalışmaya göre GaN transistörünün 300°C'lik bir ortam sıcaklığında iyi bir şekilde çalıştığını, silikon transistörlerin ise yaklaşık 140°C'de çalışmayı durdurduğunu göstermiştir. GaN transistörler nispeten daha düşük dielektrik sabite sahiptir. Düşük dielektrik sabit aynı zamanda parazitik gecikme katkılarını azaltarak düşük kapasitif yüklenme anlamına gelir.

Geniş bant aralıklı GaN malzemesi kullanan RF güç transistörlerdeki son gelişmeler ile yüksek çıkış gücü, güç yoğunluğu, verimlilik ve yüksek frekanslarda doğrusalılık göstermektedir.

GaN transistörlerin giriş ve çıkış empedansları yüksek güç yoğunlukları nedeniyle de büyüktür. Bu durum geniş bant ve yüksek güçlü uygulamalar için RF güç yükselteçlerin uyumlu tasarımını basitleştirmeye dönüşür. Ancak, GaN transistörlerin işleme teknolojisi hala yeterince olgunlaşmamıştır. Drenaj akımının çökmesi, güvenilirlik ve termal yönetim için uygun paketleme gibi bazı sorunlar çözülmeyi beklemektedir.

Bu çalışmada Efficient Power Conversion firmasının Şekil 2.6'da görülen EPC8009 tip numaralı N kanallı GaN transistörü kullanılmıştır. Bazı önemli özellikleri Çizelge 2.2'de belirtilmiştir [40].

Yüksek güç yoğunluğu toplam kapı genişliğini azaltır. Boyutun küçülmesi ayrıca yüksek giriş ve çıkış empedansı sağlar. Bu durum entegre olacağı tasarım ağlarını rahatlatır. Yüksek güç ve yüksek frekans transistörler için istenilen yarı iletken malzeme özellikleri, yüksek bant genişliği yüksek kırılma voltajı, yüksek elektron hızı ve hareketliliği, yüksek yük yoğunluğu ve yüksek termal iletkenliktir.



Şekil 2.6: EPC8009 tip numaralı GaN transistör.

Çizelge 2.2: EPC8009 tip numaralı malzemenin bazı özellikleri [40]

	Kısaltma	Değer
Drenaj-Kaynak Gerilimi	V _{ds}	65V
Drenaj Akımı	I _d	4A
Drenaj-Kaynak Direnci	R _{ds(on)}	90m
Kapı-Kaynak Gerilimi	V _{gs(th)}	2.5V
Maksimum Kapı-Kaynak Gerilimi	V _{gs(max)}	+6V, -4V
Toplam Kapı Yüğü	Q _g	370pC
Boyut		2.1 mm x 0.85 mm

2.4.2 GaN transistör sürücü

Bu çalışmada Texas Instruments firmasına ait LMG1210 tip numaralı transistör sürücüsü kullanılmıştır. Bu malzeme ultra yüksek frekans, yüksek verimli uygulamalar için tasarlanmış, yarım köprü MOSFET ve Galyum Nitrür Alan Etkili Transistör (GaN FET) sürücüsüdür. Ayarlanabilir ölü zaman özelliğine, çok küçük yayılma gecikmesine sahiptir. Ayrıca, besleme voltajından bağımsız olarak 5 V'luk bir geçit sürücü voltajı sağlayan dahili bir LDO'ya sahiptir [41].

2.4.3 Tampon devresi

Bu çalışmada Texas Instruments firmasına ait SN74LVC2G17 tip numaralı tampon devresi kullanılmıştır. İkili Schmitt-Trigger tamponu 1.65V ve 5.5V besleme gerilimine sahiptir [42]. ADC'nin oluşturduğu PWM sinyalini okur. Giriş empedansının yüksek olması nedeniyle mikro denetleyicinin ADC'sinden akım çekmez. Çıkışında aynı PWM değerini verir. Çıkışının bağlı olduğu sürücü devreye ihtiyacı olan akımı sağlar. Yani mikro denetleyici ve sürücü arasında tampon görevi görür.

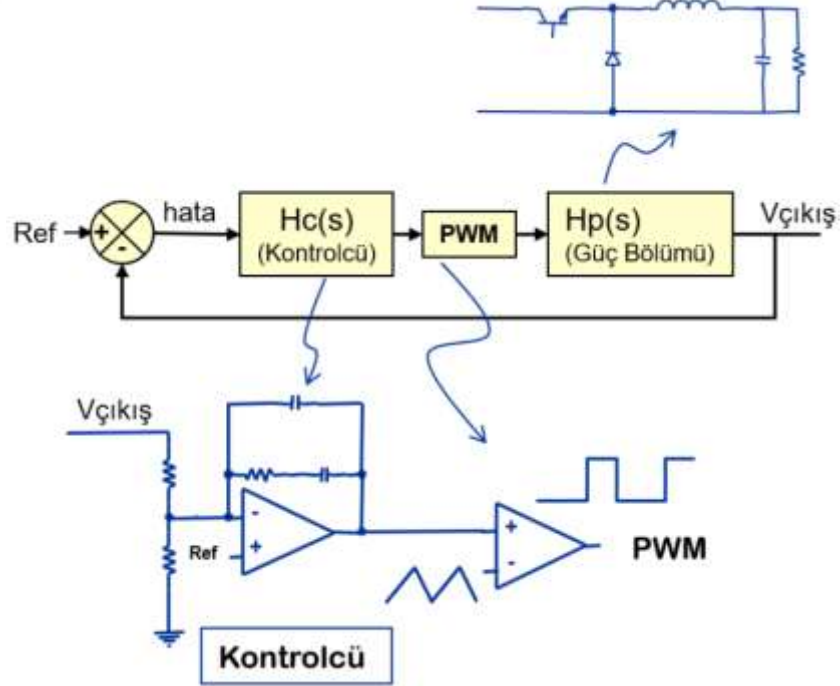


3. KONTROL BİRİMİ TASARIMI

Kontrol devresinin amacı giriş gerilimi ve yük akımı değişimi gibi durumlarda çıkış geriliminin istenilen değerler arasında kalmasını ve referans değerine hızlı bir şekilde ulaşmasını sağlamaktır. Çeviricide güç katının kontrol etmek, çıkışı istenilen seviyede tutabilmek için analog ya da sayısal alanda gerilim ve akım mod olmak üzere iki temel yöntem vardır.

3.1 Analog Kontrol

Sürekli zaman (continuous time) alanında çalışır. Donanımsal olarak pasif devre elemanları, transistör ve opamp gibi analog prensip ile çalışan devre elemanları ile gerçekleştirilir. Tipik analog kontrollü alçaltan çevirici devre yapısı Şekil 3.1’de gösterilmiştir [43]. Görüldüğü gibi analog devre elemanlarından oluşan kontrolcü güç katını sürmek için gerekli olan PWM sinyalini oluşturur. Kontrolcü içerisindeki devre elemanları ile uygun kazanç ve faz payını elde edilecek şekilde ayarlanır.



Şekil 3.1: Analog kontrolcü yapısı.

Analog kontrolcünün avantajları:

- Yüksek bant genişliği ve çözünürlük
- Düşük maliyet
- İyi tanımlanmış teorik bilgi
- PWM ve ADC örnekleme hataları görülmez.

Analog kontrolcülerin dezavantajları:

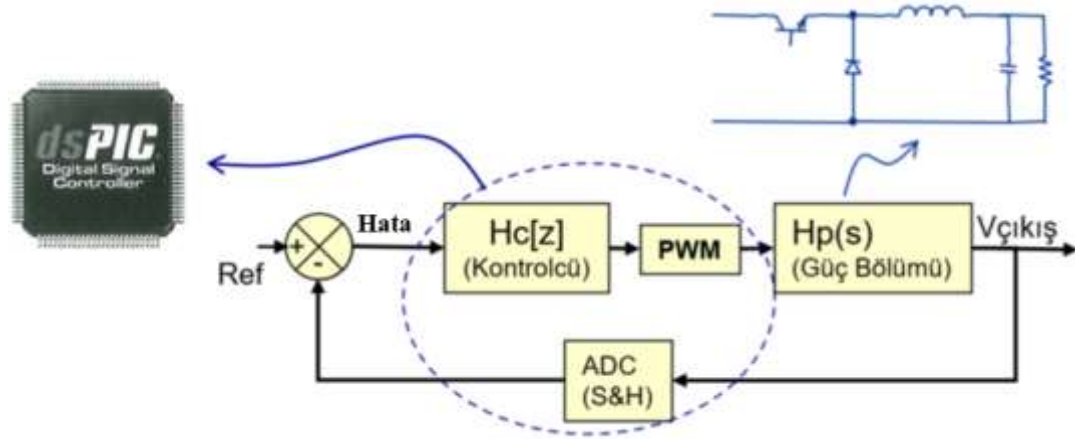
- Malzemelerin toleransları, yaşlanmaları
- Donanım tabanlı olduğu için değişimlerin kolay uygulanamaması
- Akıl birim içermemesi
- Toleranslardan dolayı tasarımın zorlaşması
- Daha fazla malzeme kullanılması ve maliyetin artması

3.2 Sayısal Kontrol

Anahtarlamalı güç kaynaklarının kontrolünde son yirmi yıla kadar yaygın olarak analog yöntemler kullanılırdı. CMOS ve VLSI teknolojisinde yaşanan büyük gelişmelerle yüksek performanslı, düşük maliyetli ve düşük güç ile çalışabilen işlemciler elde edildi. Uygulamalara özel işlemciler geliştirildi. Tüm bu gelişmelerden sonra sayısal kontrol yöntemlerinin kullanımı yaygınlaşmıştır. Sayısal kontrol analog kontrolde kullanılan karmaşık yöntemlerin yazılacak kodlar ile PIC, mikro denetleyici gibi ortamlara kolayca uygulanabilmesini sağlar. Sayısal kontrol teknikleri FPGA gibi donanım tabanlı ve mikro denetleyiciler gibi yazılım tabanlı olmak üzere 2 gruba ayrılır [44]. Donanım tabanlı kontrolcüler daha hızlı olmalarına rağmen mikro denetleyiciler ucuz, çok yönlü ve kullanımı kolay olmaları nedeniyle daha çok tercih edilirler. Ayrıca günümüzde birçok güç elektroniği uygulaması iletişim, veri kaydı, kullanıcı arayüzü vb. gibi çeşitli amaçlar için gömülü bir mikrodenetleyiciye ihtiyaç duyar. Bu nedenle, dijital kontrol, sistemlere herhangi bir ekstra maliyet eklemeden diğer üst düzey görevlerle birlikte uygulanabilir.

Sayısal kontrollü alçaktan çevirici devresinde mikro denetleyicide gerçekleşen işlemler Şekil 3.2'de gösterilmiştir. Sayısal kontrolcü mimarisinde ana yapılar analog-sayısal çevirici, kompensatör, sayısal darbe genişlik modülatörüdür. Görüldüğü gibi çıkış sinyalinin ADC ile analog değerden sayısala çevrilmesi, hata sinyalinin elde edilerek referans sinyal ile karşılaştırılması, oluşan hata sinyalinin

kontrolcü devrede işlenerek PWM sinyalinin üretilmesi mikro denetleyici üzerinde gerçekleşmektedir.



Şekil 3.2: Mikro denetleyicide gerçekleşen işlemler.

Sayısal kontrollü güç çeviricileri geleneksel analog kontrolle kıyasla birçok önemli avantaj sunar [45].

Sayısal kontrolcünün avantajları:

- Farklı analiz, tasarım ve gelişmiş kontrol algoritma olanakları ile programlanabilir, esnek çözümler sunar.
- Programlanabilir olması nedeniyle kompanzasyon ve koruma özelliklerinin pasif devre elemanları ile ayarlanmasına gerek kalmaz. Kompansatör, yazılımdaki parametreler değiştirilerek değiştirilebilir. Bu nedenle geliştirme aşaması hızlı bir şekilde yapılabilir.
- Aynı güç katı ve kontrol elemanları ile farklı çevirici konfigürasyonları oluşturulabilir.
- Haberleşme, veri gönderme, veri alma, koruma gibi işlemler basitçe gerçekleştirilebilir.
- Doğrusal olmayan yöntemler, bulanık kontrol, sinir ağları, öğrenme algoritmaları, otomatik ayarlama yöntemleri vb. gibi gelişmiş kontrol tekniklerinin uygulanmasını mümkün kılar. Bu tür yöntemlerin uygulanması analog kontrol yöntemleriyle oldukça zordur.
- Çoklu döngüler ve farklı fonksiyonlar kullanılabilir
- Bir çok işlem yazılım ile kontrol edilebileceğinden daha az malzeme kullanılır. Bu da maliyeti düşürür.

- Daha az malzeme kullanılması nedeniyle baskı devre kartı üzerinde daha az yer kaplar.
- Çevreye daha az duyarlılığa sahiptir. Malzeme toleranslarına, gürültüye ve eskimeye karşı bağımsızlığa sahiptir. Analog kontrolde, kompensatör kutupları ve sıfırları, kapasitör ve direnç olan pasif bileşenlerle bulunur. Bu pasif bileşenler, üretim sürecinden dolayı çalışma sırasında sıcaklık sapmalarına ve değer toleranslarına tabidir. Dijital kontrolde, kompensatör tasarımı, bu bileşen değer varyasyonları olmadığı için daha hassas bir şekilde yapılabilir.

Sayısal kontrolcünün dezavantajları:

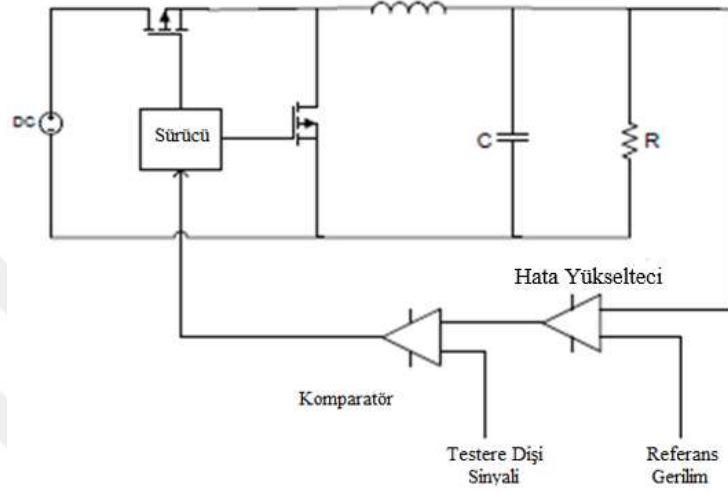
- Bant genişliği sınırlaması
- PWM frekansı ve çözünürlük sınırlanması
- Nümerik hesaplama problemleri
- CPU performans sınırlaması
- Matematiksel hesaplamalar, ADC çevrimi, PWM üretimi gibi aşamalarda gecikmeler yaşanabilir. Bu durum kontrol döngüsünün performansını, bant genişliğini ve kazanç payını etkiler.

3.3 Gerilim Mod Kontrol

Gerilim modu kontrolü, yükteki herhangi bir değişiklik olduğunda çıkış gerilimini düzenlemedeki basitliği ve etkinliği nedeniyle en popüler kontrol yöntemlerinden biridir. Gerilim modu kontrolü altında, çıkış gerilimi ölçülür ve istenen ayar noktası veya referans ile karşılaştırılır. Gerçek çıkış voltajı ile istenen çıkış voltajı arasındaki fark, bir kontrolöre giriş olarak uygulanır. Kontrolörün çıkışı, kontrol döngüsünü kapatmak için görev döngüsünün yeni değerini belirler. Kontrol döngüsünü kapatmak, düzenlenmiş ve kararlı bir çıkış voltajı sağlamak için yalnızca çıkış voltajı hakkında bilgiye ihtiyaç duyar. Gerilim mod kontrolde voltajı önemli ölçüde düşürme, hafif yükler ve yüksüz durum için uygun düzenlemeyi sürdürme yeteneği vardır.

Voltaj modu kontrollü bir dönüştürücü için PCB yerleşim süreci, bir anahtar veya indüktör akım algılama dönüştürücüsü gerektirmediğinden tipik olarak basitleştirilmiştir. Gerilim modu kontrolü, optimum olmayan PCB yerleşimlerine karşı daha az hassastır. İyi bir yük düzenlemesine sahiptir. Ayarlanmış bir çıkış voltajını korumak için yükteki herhangi bir değişikliği telafi eder. Bununla birlikte,

standart uygulamasında, gerilim mod kontrolü zayıf hat düzenlemesine sahiptir. Çıkış voltajındaki sonraki değişikliği telafi etmek için hat voltajının artması veya azalması ile görev döngüsü ayarlaması arasında bir gecikme vardır. Bu nedenle, giriş voltajının bir ölçüsü olan kontrol döngüsüne bir ileri besleme terimi eklemek yaygındır. Gerilim mod kontrol aynı zamanda doluluk oranı kontrolü olarak da bilinir. Temel yapısı Şekil 3.3'te verilmiştir [46, s. 22].



Şekil 3.3: Voltaj mod kontrol şeması.

Bu kontrol yönteminde çıkış gerilimi okunup referans sinyali ile karşılaştırılarak hata sinyali oluşturulur. Hata sinyali üçgen dalga sinyali ile karşılaştırılarak üçgen dalga sinyali ile aynı frekansta PWM sinyali üretilir. PWM sinyalinin darbe genişliği ve doluluk oranına göre çıkış sinyali kontrol edilmiş olur.

Voltaj mod kontrolün avantajları [47]:

- Tek bir kontrol döngüsü olduğu için tasarımı ve analizi daha kolaydır.
- Yüksek genlikte üçgen dalga sinyali seçilirse kararlı ve kabul edilebilir gürültü payı elde edilir.
- Çoklu voltaj çıkışları için iyi bir ayar sağlayan düşük çıkış empedansı vardır.
- Yük değişimlerine karşı tepkileri iyidir.

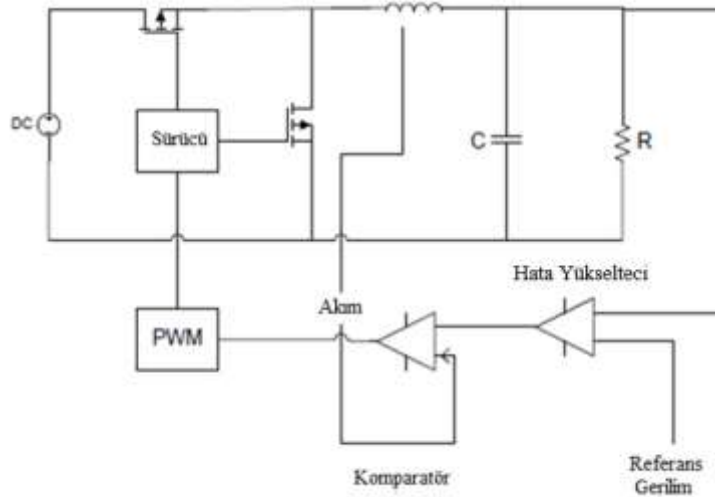
Voltaj mod kontrolün dezavantajları [47]:

- Giriş gerilimi, çıkış akımındaki değişimler ilk olarak devrenin çıkışında algılanıp daha sonra düzeltildiği için değişimlere daha yavaş cevap verir.
- Kompanzator devresi görece karışıktır.
- Döngü kazancı giriş gerilimine bağlıdır.

- Çıkış filtresi kontrol döngüsüne iki kutup ekler. Bu iki kutup düşük frekansta bulunmaktadır. Bu nedenle bant genişliği düşük seviyelerdedir [48].

3.4 Akım Mod Kontrol

Akım mod kontrol iki tür geri besleme döngüsüne sahiptir. Bu sebeple tasarımı daha karmaşıktır. Bu kontrolcüler genellikle yükselten, yükselten-alçaltan kontrolcülere uygulanır. Bu yöntemde genellikle voltaj döngüsü basitleştirilmiş, kararlılık ve kontrol parametreleri geliştirilmiştir. Öncelikle çıkış gerilimi referans sinyali ile karşılaştırılarak akım kontrol sinyalini oluşturulur. Bobin akımı ile akım kontrol sinyali karşılaştırılarak PWM sinyali üretilir. Şekil 3.4'te akım mod kontrolün genel şeması verilmiştir.



Şekil 3.4: Akım mod kontrol şeması.

Akım mod kontrolün avantajları:

- Hat gerilim değişimlerine hızlı cevap verir.
- Devre çıkışındaki filtre tek bir kutuba sahiptir. Bu durum kampanzasyonu kolaylaştırır ve daha yüksek bant genişliği sağlar.
- İki adet kontrol döngüsü olması nedeniyle daha kararlıdır.

Akım mod kontrolün dezavantajları:

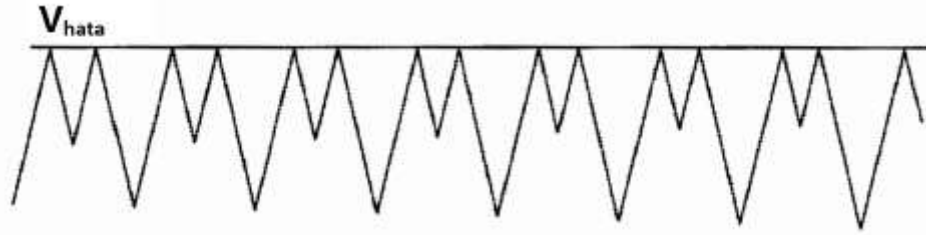
- İki adet geri besleme döngüsüne sahip olduğu için analizi ve tasarımı karmaşıktır.
- Akım algılama devresi gerektirir.

- Doluluk oranı %40-%50'yi geçen çeviricilerde kararlılığın sürdürülebilmesi için akım kompanzasyonu yapılması gerekir.
- Gürültü, akım okunan sinyal üzerinden kontrol döngüsüne katılmış olur.

Akım mod kontrol genellikle tepe akım ve ortalama akım mode kontrol olmak üzere iki temel kontrolcü kullanılır. Değişikliklere karşı kararlılığı ve akım gürültüsüne karşı bağımsızlığı nedeniyle ortalama akım mod kontrol daha yaygın kullanılmaktadır.

3.4.1 Tepe akım mod kontrol

Bobin akımının tepe değerini kontrol etmeyi temel alan bir kontrol yöntemidir. Tepe akım değeri referans sinyal seviyesine ulaştığında anahtar kapalı pozisyona getirilir. Her periyotta bobin akımını kontrol ettiğinden ve anlık cevap oluşturabildiğinden oluşabilecek gürültülere karşı hassastır. Bu nedenle kontrol devresi filtreler ile korunmalı ve gürültü kaynaklarından uzak bir yerde konumlandırılmalıdır. Ayrıca doluluk oranı %50'den büyük olduğu durumlarda altharmonik osilasyona neden olabilmektedir [49]. Altharmonik osilasyonda bobin akımı yükseldikten sonra düşüşe geçerken periyodun sonlaması nedeniyle başladığı seviyeye düşmeden geri yükselir. Bir sonraki periyot başlayarak bobin akımı yükselişe geçer. Bu durum devrede kararsızlık problemlerine yol açabilmektedir. Şekil 3.5'de altharmonik osilasyon örneği gösterilmiştir. Bu durumun engellenmesi için akım sinyaline pozitif rampa veya kontrol sinyaline negatif rampa eklenerek eğim kompanzasyonu yapılabilir.



Şekil 3.5: Altharmonik osilasyon örneği [50].

Akım algılama gürültüden etkilendiğinden ve doluluk oranı %50'nin üzerinde olduğunda kararsız durum oluşabildiğinden istenmeyen cevaplar oluşur. Bu nedenle bu yapı günümüzde tercih edilmemeye başlamıştır.

3.4.2 Ortalama akım mod kontrol

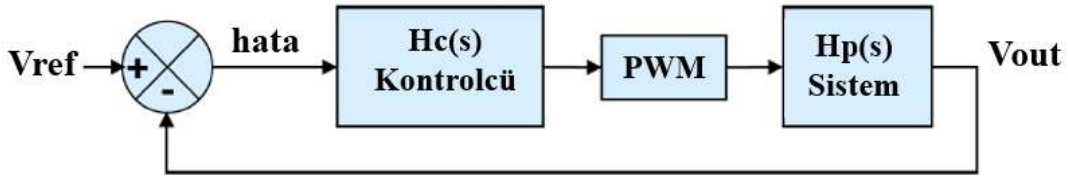
Ortalama akım mod kontrolde akım kontrol sinyali bobin akımının ortalama değeri ile karşılaştırılarak PWM sinyali oluşturulur. Bu yöntem doluluk oranı %50'den büyük

olsa bile kararlı yapıdadır. Fakat tepe akım yönteminde akım döngüsünde kompanzasyon devresi yokken ortalama akım mod kontrolde bobin akım sinyali kompanzasyon devresinden geçirilir. İki adet kompanzasyon gerektiği için bu metod tepe akım mod kontrol yönteminden daha karmaşıktır.

Bu çalışmada akım mod kontrolün avantajlarının yanı sıra eğim kompanzasyonu ve iki adet geri besleme döngüsünden kaynaklı analiz karşıklığı nedeniyle akım mod kontrol tercih edilmemiştir. Daha kolay uygulanabilirliği, yazılım kolaylığı ve işlemciye ekstra yük getirmemesi açısından voltaj mod kontrol tercih edilmiştir.

3.5 Kontrol Döngüsünün Oluşturulması

Gerilim çeviricinin basitleştirilmiş kontrol döngüsü Şekil 3.6'da gösterilmektedir. Burada, anahtarlama MOSFET'lerini, çıkış filtresi indüktörünü ve çıkış filtresi kondansatörünü içeren güç aşamasının tümü $H_p(s)$ bloğu içinde gösterilmektedir. Bu, sistem (plant) transfer fonksiyonu olarak adlandırılır. Bu döngüyü kontrol etmek için tasarlanan kontrolcü blok $H_c(s)$ olarak gösterilir ve transfer fonksiyonu olarak adlandırılır. PWM bloğu genellikle sistem $H_p(s)$ bloğunun bir parçası olarak dahil edilir, ancak bu bloğun etkilerinin bağımsız olarak analiz edilebilmesi için ayrılır.

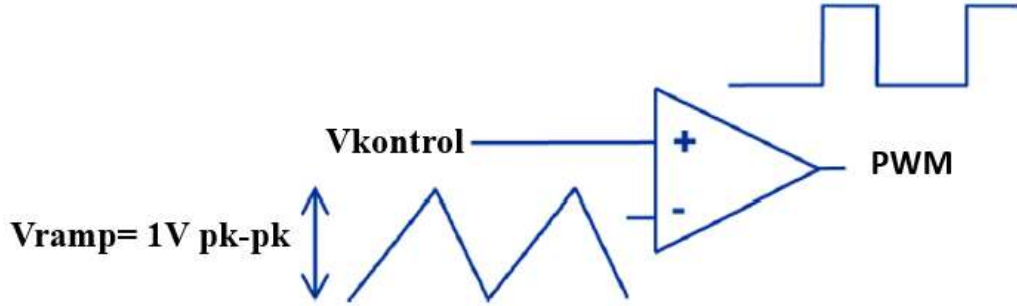


Şekil 3.6: Kontrol döngüsü [51, s. 5].

İlk aşamada çalışmalar s-alanı olarak da bilinen sürekli zaman alanında gerçekleştirilir. Bu nedenle sistem ve kontrolcü, Laplace operatörünün, s'nin bir fonksiyonudur. Daha sonra sürekli zaman alanından ayrık zaman alanına çevrilecektir.

Sabit durumda, güç sistemi, sabit giriş voltajı ve görev döngüsü verilen sabit bir çıkış voltajı sağlar. Şekil 3.6'da görüldüğü gibi güç aşamasının çıkış voltajı geri beslenir ve referans sinyali olan V_{ref} ile karşılaştırılır. Bu değer istenen çıkış voltajıdır. Referanstan herhangi bir sapma varsa sıfır olmayan bir hata terimi oluşur. Hata terimi, kontrolcü (H_c) için bir girdi olarak kullanılır. Kontrolcü, tasarlanan kontrolörün tipine bağlı olarak hata terimini manipüle eder. Kontrolcünün çıkışı, güç

aşamasına giriş olarak kullanılan ve MOSFET anahtarlarını modüle eden görev döngüsüdür. Kontrolcünün çıkışı daha sonra PWM bloğu için bir giriş olarak kullanılır. PWM bloğu, kontrolör çıkışını ($V_{kontrol}$) alır ve bunu etkin bir görev döngüsüne dönüştürür. Analog voltaj modu kontrolü için bu, tipik olarak Şekil 3.7'de gösterildiği gibi bir PWM karşılaştırıcısı ve bir RC rampası kullanılarak elde edilir.



Şekil 3.7: Kontrol gerilimi ve RC rampa geriliminin PWM komparatöründe karşılaştırılması [51, s. 6].

PWM bloğu içinde, kontrol bloğunun çıkışı olan kontrol gerilimi ($V_{kontrol}$), komparatör kullanılarak bir RC rampası ile karşılaştırılır. Kontrol voltajı RC rampa voltajından daha büyük olduğunda komparatörün çıkışı yüksek seviyededir. %100 görev döngüsü elde etmek için kontrol voltajının maksimum RC rampa yüksekliğine eşit olması gerekir. Bu genellikle birçok analog IC'nin içindedir. Elde edilen doluluk oranı daha sonra güç aşamasını içeren ve böylece çıkış voltajını belirleyen güç bloğunda giriş olarak kullanılır ve döngü şimdi kapatılmış olur. Bu basitleştirilmiş analiz, kapalı döngü sistemi içindeki farklı blokları açıklamaya yardımcı olur. Ancak gerçekte yapılan analiz, sistem içindeki farklı bloklar için s-alanı transfer fonksiyonlarını belirlemek amacıyla yapılan küçük-sinyal analizidir. Küçük sinyal analizi, girişte küçük değişiklikler verilen sistemin davranışını ve dolayısıyla çıkışını tanımlamayı amaçlar. Sistemin modellenen davranışı, sistemi karakterize etmek ve ardından kontrol döngüsünü stabilize etmek için analitik olarak bir dengeleyici tasarlamak için s-alanı transfer fonksiyonları kullanılır.



4. TRANSFER FONKSİYONLARIN ELDE EDİLMESİ VE SİSTEM TASARIMI

Sistemler öncelikle matematik modeli kullanılarak ve mümkünse benzeştirme yapılarak tasarlanmalıdır. Sistemin kararlı ya da kararsız olması, karakteristik özellikleri tam olarak incelenmelidir. Sistemin matematik modeli analitik ya da nümerik yöntemler ile belirlenmelidir. Sistemler transfer fonksiyonu ve durum denklemleri ile ifade edilebilir. Transfer fonksiyonları ve durum denklemleri hem analog hem sayısal alanda kullanılabilir. Tüm sistemin karakteristiğini belirlemek için zaman ve frekans alanlarında analizler yapmak gerekir. Sistemin incelenebilmesi için girişi ve çıkışı arasında matematiksel ilişki belirlenmelidir. Doğrusal ve zamandan bağımsız sistemler doğrusallık ve homojenite özelliğine sahip olduklarından sistemin bir dizi girişe nasıl yanıt verdiği biliniyorsa, bu girişlerin doğrusal kombinasyonları için sistem cevabı kolaylıkla bulunabilir. Böyle sistemleri transfer fonksiyonları ile ifade etmek analiz ve çözümde kolaylık sağlar. İyi bir kontrol sisteminin doğruluk, duyarlılık, gürültü etkisini azaltma, kararlılık, bant genişliği, hız, salınım gibi gereksinimleri sağlaması gerekmektedir [52].

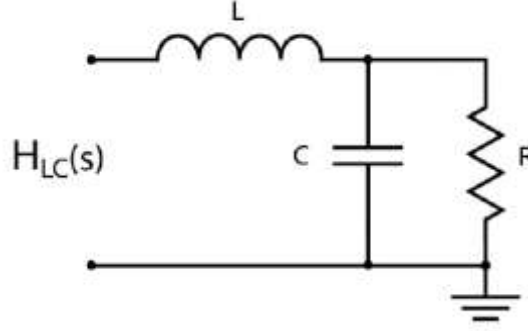
4.1 Transfer Fonksiyonu

Başlangıç koşulları sıfır olan bir sistemde sistemin çıkışının sistemin girişine Laplace dönüşümünde oranı olarak tanımlanır [53]. Sistemin girişi ve çıkışı arasındaki dinamik ilişkiyi matematiksel şekilde ifade eder. Eşitlik (4.1)'de kutuplara ve sıfırlara sahip olan bir transfer fonksiyonu örneği verilmiştir. Sıfır değerleri transfer fonksiyonunu sıfır yapan s değerleridir. Kutup değerleri, transfer fonksiyonunu tanımsız yapan s değerleridir [54].

$$TF = \frac{(s - z_1)(s - z_2)\dots}{(s - p_1)(s - p_2)\dots} \quad (4.1)$$

4.2 Alçaltan Çevirici Transfer Fonksiyonu

Alçaltan çevirici transfer fonksiyonunun türetilmesi voltaj mod kontrolü altında basittir. Şekil 4.1’de güç katındaki LC çıkış filtresi gösterilmiştir.



Şekil 4.1: Güç katı LC çıkış filtresi [51, s. 7].

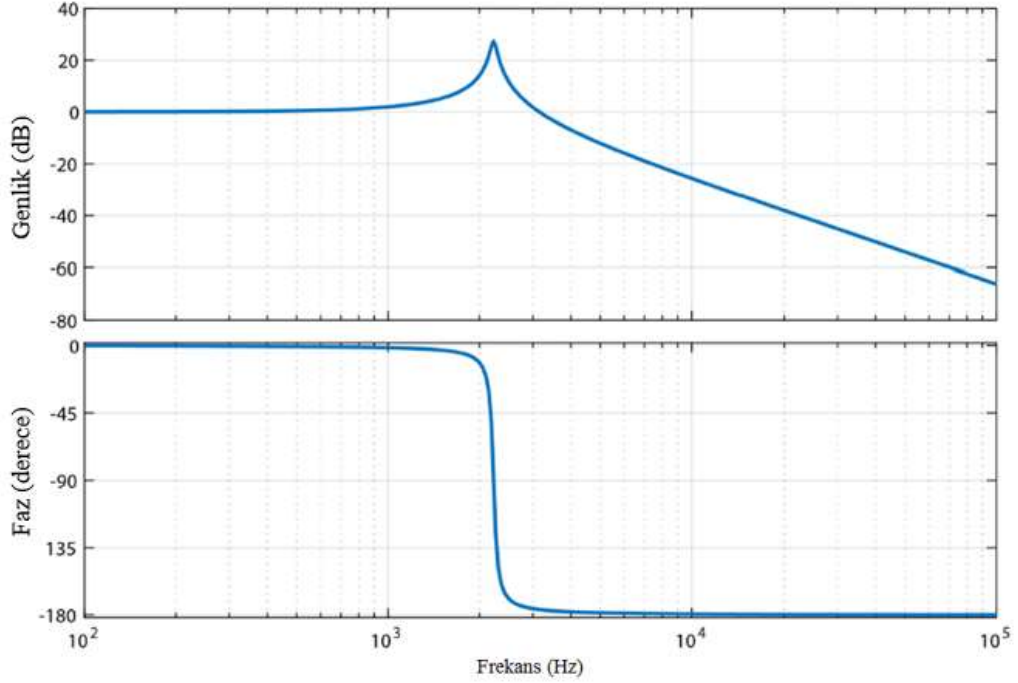
LC filtresinin transfer fonksiyonu, Laplace kullanılarak empedansları seri ve paralel olarak analiz ederek belirlenebilir [51, s. 7].

$$\begin{aligned} z_1 &= sL \\ z_2 &= \frac{1}{sC} \parallel R \\ z_2 &= \frac{R \cdot \frac{1}{sC}}{R + \frac{1}{sC}} \\ z_2 &= \frac{R}{sCR + 1} \\ H_{LC}(s) &= \frac{z_2}{z_1 + z_2} \\ H_{LC}(s) &= \frac{\frac{R}{sCR+1}}{sL + \frac{R}{sCR+1}} \\ H_{LC}(s) &= \frac{R}{sL(sCR + 1) + R} \\ H_{LC}(s) &= \frac{R}{s^2LCR + sL + R} \\ H_{LC}(s) &= \frac{R}{s^2LC + s\frac{L}{R} + 1} \end{aligned} \quad (4.2)$$

Eşitlik (4.2)’yi ikinci dereceden bir polinom için standart forma koyarsak Eşitlik (4.3) elde edilir.

$$H_{LC}(s) = \frac{1}{\frac{s^2}{\omega_{LC}^2} + s\frac{1}{Q\omega_{LC}} + 1} \quad (4.3)$$

Bu analizden, çift kutbun sönümsüz bir doğal frekansa, rezonans tepe noktasına sahip olduğu görülebilir. Bu çift kutuplu çıkış filtresinin tipik Bode grafiği Şekil 4.2’de gösterilmektedir.



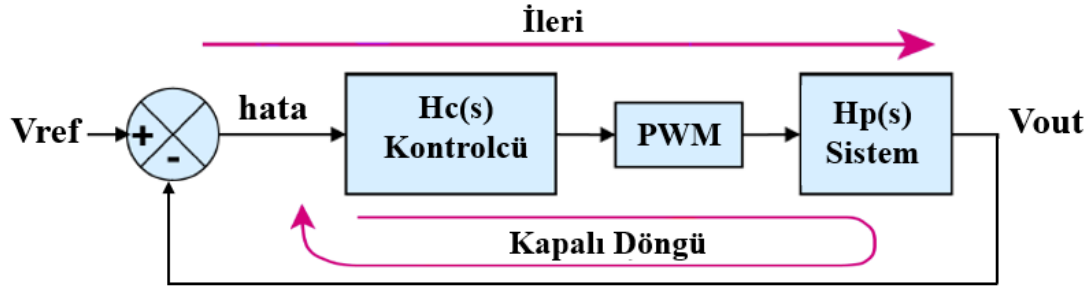
Şekil 4.2: LC filtrenin transfer fonksiyonunun Bode grafiği

Şekil 4.2’de gösterilen Bode grafiğinde düşük frekans kazancı 0 dB’dir. Bunun nedeni, LC filtresinin düşük frekanslarda hiçbir etkisinin olmamasıdır. Bununla birlikte, gerçekte, PWM bloğu tarafından tanımlanan bir miktar düşük frekans kazancı vardır. Bu kazanç analogdaki RC rampasının yüksekliğine bağlıdır. Sayısalda PWM kazancının uygulanması, RC rampası veya analog karşılaştırıcı olmadığı için farklılık gösterir. PWM bloğunun etkisi, düşük frekans kazancının bir miktar yukarı kaydırılmasıdır. Bode grafiğinin kaydırıldığı miktar Eşitlik (4.4)’teki gibi hesaplanabilir:

$$G_{PWM} = \frac{V_{OUT(MAX)}}{V_{RAMP(MAX)}} \quad (4.4)$$

4.3 Kararlılık Kriterleri

Şekil 4.3’te görüldüğü gibi kontrol döngüsünün ileri ve kapalı döngü yolları tanımlanmıştır.



Şekil 4.3: İleri ve kapalı kontrol döngüleri [51].

Kapalı çevrim için transfer fonksiyonu Eşitlik (4.5)'te verilmiştir.

$$TF = \frac{ileri}{1 - döngü} , \quad H_{LC}(s) = \frac{ileri}{1 - (-döngü)} \quad (4.5)$$

Açık döngü olarak da adlandırılan döngü yanıtı, güç katı transfer fonksiyonu $H_p(s)$ ile birleştirilmiş kompanseör transfer fonksiyonu $H_c(s)$ ve ayrıca modülatör kazancı olan PWM bloğunu içerir.

Bode diyagramı frekansa bağlı olarak sistemin kararlılığı hakkında bilgi verir. Bode diyagramına bakarak sistemin kararlılığını yorumlayabilmek için aşağıdaki dört değere bakmamız gerekir [55]:

1. Geçiş frekansı (Cross over), F_x
2. Faz payı (Phase Margin), P_m
3. Kazanç payı (Gain Margin), G_m
4. Kazanç grafiğinde geçiş frekansındaki eğim

4.3.1 Geçiş frekansı

Güç kaynağının yükteki değişime ne kadar hızlı cevap vererek kalıcı hal duruma döndüğünün ölçüsüdür. Yüksek geçiş frekansı anlık etkilere daha hızlı cevap verebilme anlamına gelir. Geçiş frekansı kazanç grafiğinin 0dB'yi kestiği frekans olarak tanımlanır. Kararlı ve gürbüz sistem için geçiş frekansı Eşitlik (4.6)'da görünen şartın sağlanması önerilir [55]. Geçiş frekansının çok yüksek olması sistemin gürültülerden fazla etkilenmesine neden olabileceğinden kararlılık payı azaltabilir.

$$F_x < \frac{F_{sw}}{10} \quad (4.6)$$

Kazanç grafiği, geçiş frekansı etrafında 20 dB/dec oranda düşüyorsa, bu durumda geçiş frekansının altında, yani X ekseninde sola giden daha düşük bir frekansta, kazanç grafiği pozitif kazançta sahiptir, yani bir kazanç 1'den büyük. Geçiş frekansında, açık çevrimdeki fazın değeri, kapalı çevrim sisteminin kararlılığını belirler.

4.3.2 Faz payı

Faz payı güç kaynağının kararlılığın ölçüsüdür. Geçiş frekansında yani genlik eğrisi 0dB olduğunda faz açısının -180 dereceye uzaklığını tanımlar. Faz payı azaldığında sistem davranışı daha salınımlı olur. Faz payı en az 45 derece olmalıdır. Güvenli bölge için faz payının 55-60 derece olması önerilir [55].

Faz -180° veya daha azsa ve 1'e eşit veya daha büyük bir kazançla, kapalı döngü sistemi kararsız hale gelir. Bu nedenle, kararlılığı sağlamak için, açık döngü sisteminin fazı, geçiş frekansında -180°den büyük olmalıdır. Bu terim faz marjı olarak tanımlanır ve çaprazlama frekansında fazın -180°nin üzerinde olduğu miktardır. Tipik olarak kompanseör, çaprazlama frekansında faz marjı 45° veya daha fazla olacak şekilde tasarlanır. 45°'lik bir faz marjı, -135°'lik bir döngü fazına eşittir. Bu nedenle, döngü fazı -180° kararsızlık noktasının 45° üzerindedir.

Geçiş frekansı ve faz payı seçimi, dönüştürücünün hat ve yük geçişlerine ne kadar iyi yanıt vereceğini belirler. Tipik olarak, geçiş frekansı ne kadar yüksek olursa, zaman alanında yanıt ve kurtarma o kadar hızlı olur. Ancak, çok yüksek bir geçiş frekansı seçimini engelleyen bazı sınırlamalar vardır. Standart bir analog voltaj modu kontrollü alçaltan çeviricide, çift kutup nedeniyle sistem fazı devreden çıkar. Kondansatör ESR sıfır, döngüye faz ekler, ancak kararlılığı sağlamak için bu yeterli olmayabilir. Ayrıca, analog kontrolcülerde dahili op-amp, frekans bant genişliğine yaklaştıkça bir faz kaymasına neden olur.

Dijital bir kompanseörde, dikkate alınması gereken bir analog op-amp bant genişliği yoktur. Ancak dijital sistemdeki gecikmeler bir faz kaybına neden olur. Frekanslar örnekleme frekansına yaklaştıkça bu faz kaybı önemli hale gelir. Örnekleme frekansının 1/10'u ile 1/20'si arasındaki geçiş frekansı için önerilen bir başlangıç noktasıdır. Bu, örnekleme frekansının anahtarlama frekansı ile aynı olduğunu varsaymaktadır. Geçiş frekansı daha önce belirtildiği gibi örnekleme/anahtarlama frekansının 1/10 ile 1/20'si arasında olmalıdır. Faz marjı sistemin kararlılığının bir göstergesidir. 0° faz marjı ile sistem kararsız hale gelir. Faz marjı 30° dereceden

küçük olduğunda sistem, hat ve yük geçişlerine maruz kaldığında zaman alanında birden fazla salınımlara sahiptir. 45° faz marjı için, sistem muhtemelen bir geçici durumdan kurtarma sonrasında zaman alanında geçici salınımlara sahiptir. Bu nedenle, 45° 'lik faz marjı tipik olarak izin verilen minimum değerdir. Daha büyük bir faz payı, hat ve yük geçişlerine daha yavaş yanıt verilmesine neden olabilir. Örneğin, 60° 'lik bir faz payı, gerilim sıçraması (overshoot) ve salınımın olmaması ve daha yavaş bir toparlanma ile sonuçlanabilir. Bu nedenle, kesim frekansı seçimi ile kombine sistemin sahip olduğu faz marjı miktarı arasında bir denge olmalıdır. Kesim frekansı ve faz marjı azaldıkça yanıt daha yavaş ve daha salınımlı hale gelir.

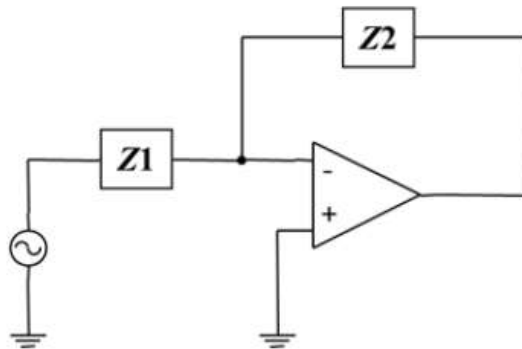
4.3.3 Kazanç payı

Kazanç payı da güç kaynağının kararlılığın ölçüsüdür. Faz açısı 180 dereceye ulaştığında, genliğin 0 dB'den uzaklığını tanımlar. Gürbüz bir güç kaynağı yaklaşık 10 dB kazanç payına sahip olmalıdır [55].

Gürbüz ve kararlı bir sistemde kazanç grafiğinde geçiş frekansındaki eğim -20 , -25 dB arasında olmalıdır. Kesim frekansında keskin bir eğim kararsızlığa yakınlaştırır.

4.4 Yaygın Kullanılan Güç Kaynağı Kompansatörleri ve Transfer Fonksiyonları

Kararlılık kriterlerinin sağlanması için analog kontrollü güç kaynaklarında op-amp tabanlı kompansatörler kullanılmaktadır. Güç kaynaklarında kullanılan analog kompansatörler çoğunlukla kontrolcünün içerisinde evirgen op-amp yapısı ile bulunur. Harici kapasitörler ve dirençler bulunur. Kapasitör ve dirençlerin değeri ile sıfır ve kutupların yerleri tayin edilir. Jenerik eviren op-amp yapısı Şekil 4.4'te verilmiştir [56].



Şekil 4.4: Jenerik eviren op-amp yapısı.

Şekil 4.4'e bakıldığında Eşitlik (4.7)'deki transfer fonksiyonu elde edilir:

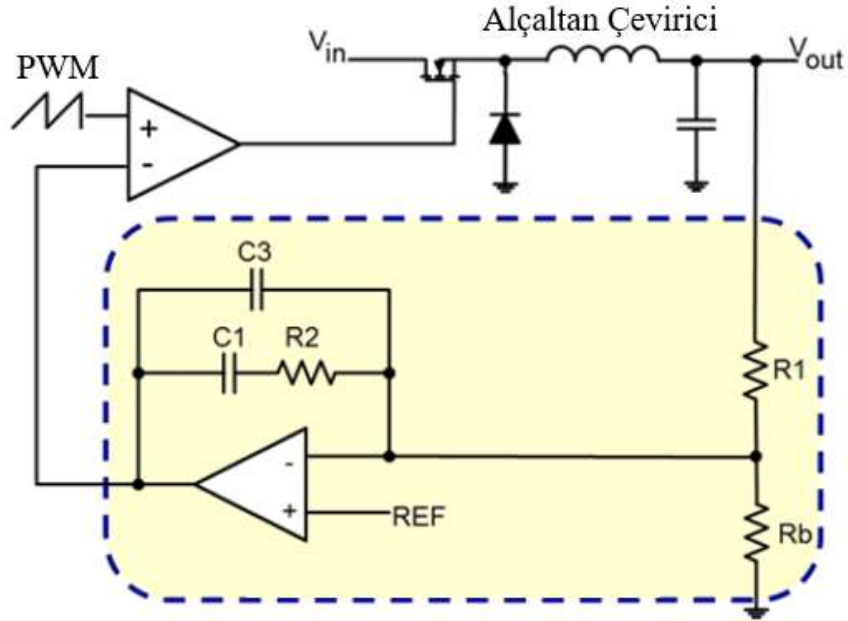
$$H(s) = -\frac{Z2}{Z1} \quad (4.7)$$

Eşitlik (4.7)'de belirtilen Z1 ve Z2 genellikle kapasitör ve dirençlerin kombinidir.

Döngü yanıtını istenen geçiş frekansı ve faz marjı özelliklerini karşılayacak şekilde şekillendirmek için bir dengeleyicinin tasarlanması ve döngüye eklenmesi gerekir. Analog alanda, bir kompensatör genellikle negatif geri besleme yolu etrafında kapasitörler ve dirençlerden oluşan bir kompanzasyon ağı olan bir ters çeviren op-amp'den oluşur. Kondansatör ve direnç kombinasyonları, kompensatörün kutuplarının ve sıfırlarının yerini belirler. Güç kaynaklarını stabilize etmek için kullanılan tipik olarak iki tip kompensatör vardır. Bunlar Tip II ve Tip III kompensatör olarak adlandırılır. Voltaj modu kontrolü için Tip III kompensatör gereklidir. Bunun nedeni, Tip II'nin voltaj modu alçaltan çevirici transfer fonksiyonunun çift kutbu nedeniyle faz gecikmesini telafi etmek için yeterli sıfır sağlamamasıdır.

4.4.1 Tip II kompensatör

Akım mod güç kaynaklarında en çok kullanılan kompensatör çeşididir. Şekil 4.5'te alçaltan çevirici güç katı ile Tip II kompensatör devresi verilmiştir [56].



Şekil 4.5: Tip II kompensatör [56].

Transfer fonksiyonu:

$$H(s) = \left(\frac{\omega_{p0}}{s}\right) \frac{\left(\frac{s}{\omega_{z1}} + 1\right)}{\left(\frac{s}{\omega_{p2}} + 1\right)} \quad (4.7)$$

$$\omega_{p0} = \frac{1}{R_1 (C_1 + C_3)} \quad (4.8)$$

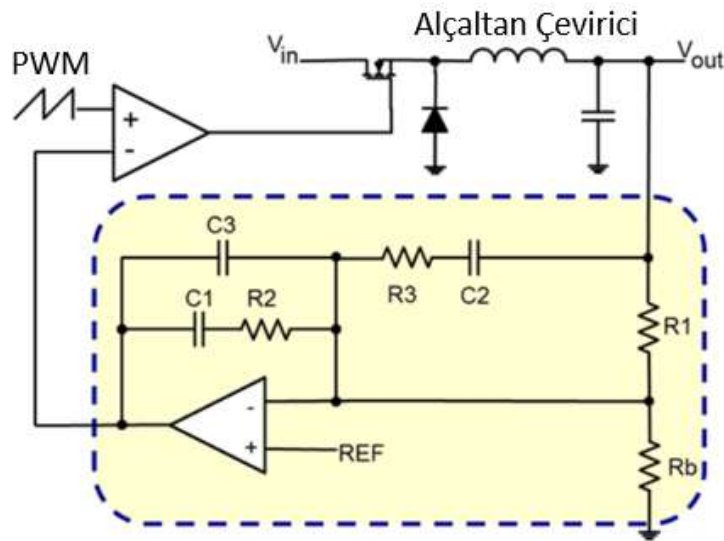
$$\omega_{p2} = \frac{(C_1 + C_3)}{R_2 C_1 C_3} \quad (4.9)$$

$$\omega_{z1} = \frac{1}{R_2 C_1} \quad (4.10)$$

Eşitlik (4.7)'de görüldüğü gibi tip 2 kompensatör orijinde bir kutuba (ω_{p0}), ikinci bir kutuba (ω_{p2}) ve bir sığıra (ω_{z1}) sahiptir. ω_{p0} , kalıcı durum hatasını ortadan kaldırır. Bode diyagramına bakarak sistemi kararlı hale getirecek kutup ve sıfırları elde edecek şekilde direnç ve kapasitör değerleri ayarlanır.

4.4.2 Tip III kompensatör

Tip II kompensatöre ekstra direnç ve kapasitör eklenmesi ile Tip III kompensatör elde edilir. Tip II kompensatörde Eşitlik (4.7)'de görüldüğü gibi bir sıfır vardır. Bu fazın maksimum 90 derece artacağı anlamına gelir. Bazı durumlarda 90 derece faz artışı sistem kararlılığı için yeterli olmaz. Tip 3 kompensatörde ekstra faz artışı için bir adet sıfır daha vardır [34]. [57] çalışmasında Tip III kompensatörün CCM voltaj mod alçaltan çeviriciye uygun olduğu teorik analizlerle gösterilmiştir. Bu çalışmada da voltaj mod kontrol gerçekleştirildiği için Tip III Kompensatör kullanılmıştır. Şekil 4.6'da alçaltan çevirici güç katı ile Tip III kompensatör devresi verilmiştir



Şekil 4.6: Tip III kompensatör [56].

Bu devre için transfer fonksiyonu Eşitlik (4.11)'deki gibi ifade edilir:

$$H(s) = \left(\frac{\omega_{p0}}{s}\right) \frac{\left(\frac{s}{\omega_{z1}} + 1\right) \left(\frac{s}{\omega_{z2}} + 1\right)}{\left(\frac{s}{\omega_{p2}} + 1\right) \left(\frac{s}{\omega_{p3}} + 1\right)} \quad (4.11)$$

Eşitlik (4.11)'de görülen transfer fonksiyonunun iki sıfırı, iki kutbu ve orijinde bir kutbu vardır. Bu sıfırların ve kutupların yerleri Eşitlik (4.12), (4.13), (4.14), (4.15), (4.16)'ya göre kapasitörler ve dirençler tarafından belirlenir.

$$\omega_{p0} = \frac{1}{R_1 (C_1 + C_3)} \quad (4.12)$$

$$\omega_{p2} = \frac{(C_1 + C_3)}{R_2 C_1 C_3} \quad (4.13)$$

$$\omega_{p3} = \frac{1}{R_3 C_2} \quad (4.14)$$

$$\omega_{z1} = \frac{1}{R_2 C_1} \quad (4.15)$$

$$\omega_{z2} = \frac{1}{C_2 (R_1 + R_3)} \quad (4.16)$$

Eşitlik (4.12)'de görüldüğü gibi tip-II kompanseöre göre kalıcı hal hatasını ortadan kaldırmak için orijinde yine bir kutuba (ω_{p0}), Eşitlik (4.14)'te görüldüğü gibi ekstra kutuba (ω_{p3}) ve Eşitlik (4.16)'da görüldüğü gibi ekstra sifıra (ω_{z2}) sahiptir. İki adet sıfırın olması fazın 180 derece artması anlamına gelir.

4.4.3 Kutup sıfır yerleşimi

Kompansatörün kutuplarının ve sıfırlarının konumları, kompanseör güç katı ile birleştirildiğinde, açık çevrim frekans tepkisi aşağıdaki kararlılık kriterlerini karşılayacak şekilde seçilmelidir:

- İstenen geçiş frekansı
- Geçiş frekansında istenen faz payı
- Geçiş frekansında -20 dB/dec sığ bir eğim

Bunu sağlamak için uygulanabilecek birkaç farklı yöntem vardır. Bu çalışmada, kutup/sıfır iptalinin yaklaşım yöntemleri uygulanmıştır. Alçaltan çeviricinin transfer fonksiyonu dikkate alındığında:

- Çıkış filtresi indüktörü ile kondansatör arasındaki rezonans nedeniyle güç katı çift kutupludur.
- Çıkış filtresi kondansatörünün ESR'si nedeniyle güç katında tek bir sıfır bulunur.

- Güç katının DC kazancı vardır.

Güç katındaki çift kutbun etkileri, Eşitlik (4.16)'da görüldüğü gibi iki dengeleyici sıfırın çift kutbun doğal frekansına yerleştirilmesiyle kısmen ortadan kaldırılabilir. Karmaşık eşleniği tamamen iptal etmek elbette mümkün değildir. Ancak çift kutbun etkisini azaltır ve 180° faz artışı sağlar.

$$\{\omega_{CZ1}, \omega_{CZ2}\} = \omega_n = \frac{1}{\sqrt{LC}} \quad (4.16)$$

Kompansatörün iki sıfırı yerleştirildikten sonra, kompansatörün iki kutbu ve orijindeki kutubu yerleştirilir. Kompansatörün kutuplarından biri, güç aşamasının parazitik ESR sıfırını iptal etmek için Eşitlik (4.17)'de görüldüğü gibi kullanılabilir. Bu, parazitik ESR sıfırdan kazanç ve faz katkısını etkin bir şekilde ortadan kaldırır. Ancak bu, kullanılan kapasitör veya kapasitörler için gerçek ESR değerinin doğru belirlenmesine bağlıdır.

$$\omega_{CP1} = \omega_{ESR} = \frac{1}{C \cdot R_{ESR}} \quad (4.17)$$

İkinci kompansatör kutbu, Eşitlik (4.18)'de görüldüğü gibi anahtarlama frekansının yarısına yerleştirilebilir ve bu şekilde, geçiş frekansı civarında faz üzerinde önemli bir etkisi olmaksızın yüksek frekans kazancı azaltılır.

$$\omega_{CP2} = \frac{F_s}{2} \quad (4.18)$$

Dengeleyicinin hesaplanacak son terimi, orijindeki kutuptur. Adından da anlaşılacağı gibi, bu kompansatör kutbu orijindedir ve bu nedenle kutbun başlangıç noktasındaki konumunu ayarlamak aslında kazancı değiştirmek ve kutbu hareket ettirmek değildir. Bu, döngünün geçiş frekansını ayarlamak için kullanılabilir. Kompansatöre orijindeki kutbu eklemek, geçiş frekansı civarında arzu edilen sabit -20 dB/dec kazanç düşüşü sağlar. Orijindeki kutup ayrıca, sabit durum hatalarını ve kontrol döngüsünün düşük frekanslı bozulmalarını ortadan kaldıran çok yüksek düşük frekans kazancı sağlar.

Kompansatörün istenen geçiş frekansını elde etmek için ihtiyaç duyduğu kesin kazancı belirlemek için sistemdeki diğer tüm kutuplardan ve sıfırlardan gelen kazanç katkıları dikkate alınmalıdır. Eşitlik (4.19), orijindeki kompansatör kutbu için çözümlenmelidir:

$$20 \log_{10}|H_p(j\omega)| + 20 \log_{10}|H_C(j\omega)| = 0 d_B \quad (4.19)$$

Çevirici transfer fonksiyonunun ve kompensatör transfer fonksiyonlarının her ikisinin de bilindiği göz önüne alındığında, bu, bilinmeyen ω_{CP0} terimi Eşitlik (4.20) ile gösterilen şekilde çözülebilir. Bu denklemin değerlendirilmesi, belirtilen geçiş frekansını elde etmek için kompensatör tarafından eklenmesi gereken kazanç miktarını belirler.

$$\omega_{CP0} = \frac{\omega_X}{\frac{V_{IN}}{V_{RAMP}} \times \frac{\sqrt{1 + \left(\frac{\omega_X}{\omega_{ESR}}\right)^2}}{\sqrt{\left(\frac{\omega_X}{\omega_{LC \times Q}}\right)^2 + \left(1 + \frac{-\omega_X^2}{\omega_{LC}^2}\right)^2}} \times \frac{\sqrt{1 + \left(\frac{\omega_X}{\omega_{CZ1}}\right)^2} \times \sqrt{1 + \left(\frac{\omega_X}{\omega_{CZ2}}\right)^2}}{\sqrt{1 + \left(\frac{\omega_X}{\omega_{CP1}}\right)^2} \times \sqrt{1 + \left(\frac{\omega_X}{\omega_{CP2}}\right)^2}}} \quad (4.20)$$

Şimdiye kadar tartışılan yöntem, kullanıcıya geçiş frekansı üzerinde kontrol sağlar, ancak faz payını vermez. Tipik olarak, büyük bir faz marjı ile sonuçlanabilir. Ancak dijital bir sistemde dijitalleştirme gecikmelerinden kaynaklanan faz kaybı, önemli miktarda faz payı aşınmasına neden olabilir. Bu nedenle, belirtilen faz payını elde etmek için kompensatör sıfırlarından birinin kesin konumunu analitik olarak hesaplayan bir denklem elde etmek mümkündür. Bu, dengeleyici sıfır ω_{CZ1} Eşitlik (4.21) çözümlenerek elde edilir.

$$\angle(H_p(j\omega).H_C(j\omega)) = -\pi + \theta_M \quad (4.21)$$

Eşitlik (4.21), kompensatör ile birleştirilmiş çevirici fazının geçiş frekansında -180° artı istenen faz payına eşit olması gerektiğini belirtmektedir. ω_{CZ1} için eşitlik trigonometri ile çözüldüğünde Eşitlik (4.22) 'deki sonuç elde edilir.

$$\omega_{CZ1} = \frac{\omega_X}{\tan\left(-\frac{\pi}{2} + \Phi_M - \tan^{-1}\frac{\omega_X}{\omega_{PP1}} - \tan^{-1}\frac{\omega_X}{\omega_{PP2}} + \tan^{-1}\frac{\omega_X}{\omega_{CP2}} - \tan^{-1}\frac{\omega_X}{\omega_{CZ2}}\right)} \quad (4.22)$$

Burada ω_{PP1} ve ω_{PP2} , çeviricideki indüktör ve kapasitörün oluşturduğu çift kutbun karmaşık eşlenik kutuplarıdır. Bu denklem, değerlendirmek için matematiksel bir paketin kullanılmasını gerektiren karmaşık sayıların ters tanjantının hesaplanmasını gerektirir.

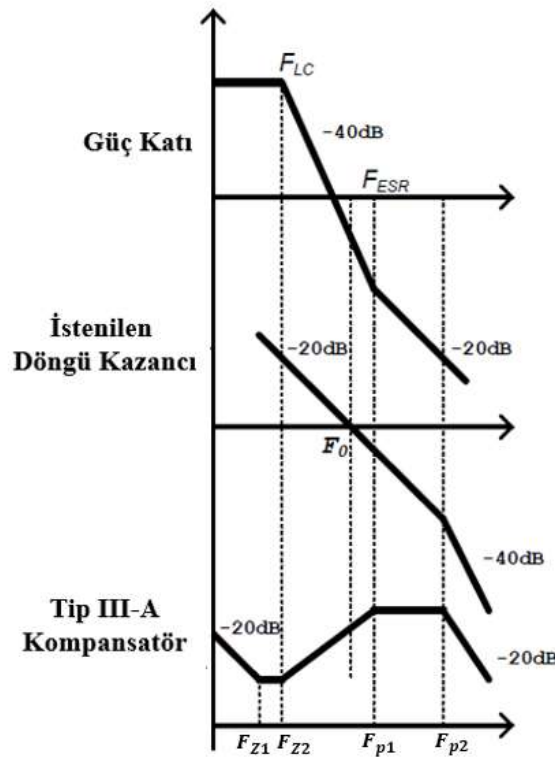
Görüldüğü gibi kutup ve sıfırların elde edilmesi için oldukça karmaşık denklemlerin çözülmesi gerekir. Başta da belirtildiği gibi bu çalışmada, kutup/sıfır iptalinin yaklaşım yöntemleri uygulanmıştır.

4.4.3.1 Tip III-A kompensatör

ESR'nin oluşturduğu sıfır, anahtarlama frekansının yarısının altındaysa, yani Eşitlik (4.23) geçerliyse, Tip III-A kompanzasyon yöntemi kullanılır.

$$F_{LC} < F_0 < F_{ESR} < F_{s/2} \quad (4.23)$$

Şekil 4.7'de gösterilmiştir.



Şekil 4.7: Alçaltan çevirici güç katının Bode grafiği, istenen döngü kazancı ve Tip III-A kompensatör [58]

Kompensatörün ilk sıfırı (F_{Z1}) orijinde olan kutbun faz gecikmesini kompanse eder. İkinci sıfır (F_{Z2}), kesim frekansında (F_{Z0}) döngünün bode grafiğinin eğimi yaklaşık -20dB/dec olacak şekilde LC filtresinin kutuplarından birini telafi etmektir. Kompensatörün ikinci kutbu (F_{p1}) ile kondansatörün (F_{ESR}) ESR'ının sıfırı birbirini iptal eder ve üçüncü kutup (F_{p2}), $F_{s/2}$ üzerindeki frekanslar için daha fazla zayıflama sağlar. Bu durumda sıfır ve kutuplar Eşitlik (4.24), (4.25), (4.26) ve (4.27)'deki gibi yerleştirilebilir.

$$F_{Z2} = F_{LC} \quad (4.24)$$

$$F_{Z1} = 0.75 \times F_{Z2} = 0.75 \times F_{LC} \quad (4.25)$$

$$F_{p1} = F_{ESR} \quad (4.26)$$

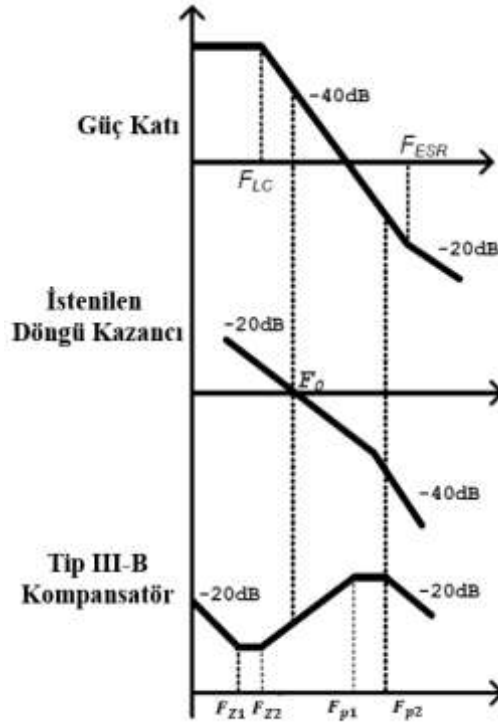
$$F_{p2} = \frac{F_s}{2} \quad (4.27)$$

4.4.3.2 Tip III-B kompasatör

ESR'nin oluşturduğu sıfır, anahtarlama frekansının yarısından büyükse, yani Eşitlik (4.28) geçerliyse, Tip III-B kompanzasyon yöntemi kullanılır.

$$F_{LC} < F_0 < F_{ESR} < F_s/2 \quad (4.28)$$

Güç katının yaklaşık bode grafiği, istenen döngü kazancı ve tip III-B kompasatörü Şekil 4.8'de gösterilmiştir. Bazen F_{p2} ve F_{p3} 'ün üzerine düşer. Kutupların sırası önemli değildir. Ancak kesim frekansının (F_0) üzerinde her zaman iki kompasatör kutbu vardır. F_{Z1} orijinde olan kutbun faz gecikmesini telafi eder. F_{Z2} ve F_{p2} uç dengeleyici oluşturur ve geçiş frekansında maksimum öncü fazlarını sağlar. Üçüncü kutup (F_{p3}), $F_s/2$ üzerindeki frekanslar için daha fazla zayıflama sağlar.



Şekil 4.8: Alçaltan çevirici güç katının Bode grafiği, istenen döngü kazancı ve Tip III-B kompasatör [58].

Bu durumda sıfır ve kutuplar aşağıdaki gibi yerleştirilir:

$$F_{p2} = \frac{F_s}{2} \quad (4.29)$$

F_{Z2} ve F_{p2} çifti faz ilerletici kompensatör olarak kabul edilir. Bu çiftin maksimum faz ucu geçiş frekansında sonuçlanacak şekilde yerleştirilir. Geçiş frekansında maksimum faz farkı elde etmek için F_{Z2} ve F_{p1} için Eşitlik (4.30) ve (4.31) formüller kullanılabilir.

$$F_{Z2} = F_0 \sqrt{\frac{1 - \sin \theta}{1 + \sin \theta}} \quad (4.30)$$

$$F_{p1} = F_0 \sqrt{\frac{1 + \sin \theta}{1 - \sin \theta}} \quad (4.31)$$

θ genellikle 70° olarak seçilir ve bu, bir uç kompensatörden elde edilebilecek maksimum pratik faz ucu ile ilgilidir. Kompensatörün diğer sıfırını aşağıdaki formül kullanılarak seçilir:

$$F_{Z1} = 0.5 \times F_{Z2} \quad (4.32)$$

Bu çalışmada çıkış filtresinin ESR'nın oluşturduğu sıfır, anahtarlama frekansının yarısının altında olduğu için Tip III-A kompensatör denklemlerinden yararlanılmıştır.

4.5 Kontrol Sistem Tasarımı

Sayısal PSU tasarımında kısaca aşağıdaki adımlar takip edilir:

- Kararlı analog kontrolcü tasarımı $H(s)$
- Analog tasarımın sayısal dünyaya çevrilmesi $H(z)$ (Bilinear Transform)
- $H(z)$ 'nin lineer fark denklemlerine dönüştürülmesi
- MCU'nun her döngüde bu denklemleri hesaplaması

4.5.1 Analog kontrolcü tasarımı

Bu bölümde senkronize alçaltıcı çevirici istenilen regüleli çıkış gerilimine sahip kararlı bir sistem oluşturacak analog kontrol parametreleri elde edilecektir. Daha sonra bu parametreler ile sayısal kontrol için gerekli olan katsayılar hesaplanacaktır.

Analog tasarım için aşağıdaki adımlar izlenmiştir.

- Kesim frekansının belirlenmesi

Eşitlik (4.6)'da belirtildiği gibi analog tasarımlar için anahtarlama frekansının onda birinden daha küçük bir değer seçilebilir.

Bu tasarımda kesim frekansı 20kHz olarak seçilmiştir.

- Kompanzatorun DC kazancının belirlenmesi

Eşitlik (4.33)'ten yararlanılarak Eşitlik (4.34)'te görüldüğü gibi 21,58dB elde edilir. Eşitlik (4.4)'ta belirtilen $V_{OUT(MAX)}$, $V_{OUT(IN)}$ 'e eşittir.

$$G_{PWM} = \frac{V_{IN}}{V_{RAMP}} \quad (4.33)$$

$$20 \log \left(\frac{12}{1} \right) = 21,58dB \quad (4.34)$$

- Güç katının kutup ve sıfırlarının belirlenmesi

$$F_{ESR} = \frac{1}{2\pi \cdot ESR \cdot C_o} \quad (4.35)$$

$$F_{LC} = \frac{1}{2\pi \times \sqrt{L_o \cdot C_o}} \quad (4.36)$$

Çıkış filtresinden gelen çift kutuptan dolayı kontrolcüye çift sıfır atanır. Çizelge 2.1'te belirtilen bobin ve kapasitör değerine göre Eşitlik (4.24) ve (4.36)'dan yararlanılarak, Eşitlik (4.37)'de görüldüğü gibi F_{Z2} yaklaşık 6.43 kHz olarak hesaplanır. Eşitlik (4.25)'ten yararlanılarak Eşitlik (4.38)'de görüldüğü gibi F_{Z1} yaklaşık 4.82 kHz olarak hesaplanır.

$$F_{Z2} = \frac{1}{2\pi\sqrt{LC}} = 6.43kHz \quad (4.37)$$

$$\begin{aligned} F_{Z1} &= 0.75 \times F_{Z2} \\ &= 4.82 kHz \end{aligned} \quad (4.38)$$

Alçaltan çeviricide çıkış filtresindeki kapasitör seri iç direnç (ESR) ve seri endüktans (ESL) değerlerine sahiptir. Endüktans değeri çok küçük olduğu için ihmal edilir. Fakat seri direnç değeri çıkış geriliminde dalgalanamaya sebep olduğu ve açık devre alçaltan devre sisteminde sıfır oluşturduğunu için değeri önemlidir. Kontrolcü tasarlanırken bu etkiyi yok etmesi için aynı frekans değerinde kutup ataması

yapılmalıdır. Çizelge 2.1’de belirtilen ESR değerine göre kontrolcüye atanan F_{p1} Eşitlik (4.26)’dan yararlanılarak, Eşitlik (4.39)’da görüldüğü gibi 40.8 kHz olarak hesaplanır.

$$F_{p1} = \frac{1}{2\pi C R_{ESR}} = 40.8 \text{ kHz} \quad (4.39)$$

F_{p2} , Eşitlik (4.27)’den yararlanılarak 375 kHz olarak hesaplanır. Orijin kutbu, frekanstan bağımsız olarak 90°’lik kalıcı bir faz gecikmesi sağladığından, yalnızca çift sıfır/kutup çiftini tasarlamamız gerekir [57].

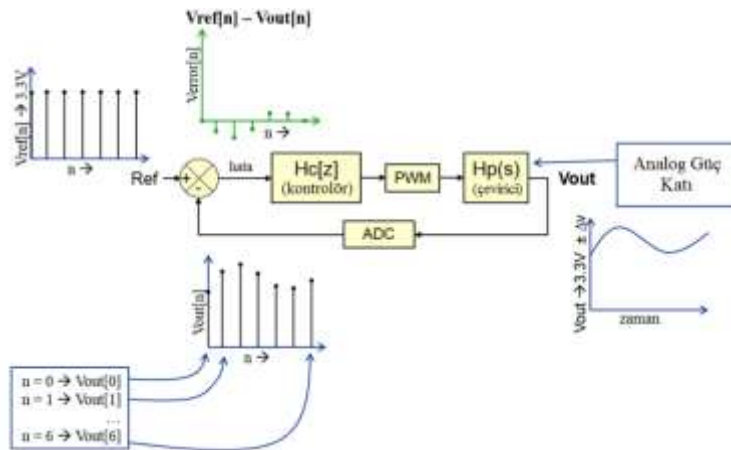
Seçilen ve hesaplanan değerler Çizelge 4.1’de özetlenmiştir.

Çizelge 4.1: Tip III kompanseör için değerler.

Açıklama	Değer	Birim
Kesim Frekansı	20	kHz
DC Kazanç	21,58	dB
F_{z1}	4,82	kHz
F_{z2}	6,43	kHz
F_{p1}	40,8	kHz
F_{p2}	375	kHz

4.5.2 Analog kontrolcü tasarımının sayısal alana çevrilmesi

Analog çıkış gerilimi ADC’de örneklenerek ayrık zaman sinyaline dönüştürülür. Ayrık zamanda belirlenen referans sinyalinden çıkarılarak hata sinyali hesaplanır. Kontrolcü bu hata sinyalini manipüle ederek doluluk oranını ifade eden 0 ile 100 arasında ayrık sayı üretir. Kontrolcü çıktısına göre PWM sinyali üretilerek analog çeviri devresi sürülür. Analog çıkış gerilimin ADC’de örneklenerek sayısal alana çevrilmesi ve ayrık zamanda yapılan işlemler Şekil 4.9’da gösterilmiştir.



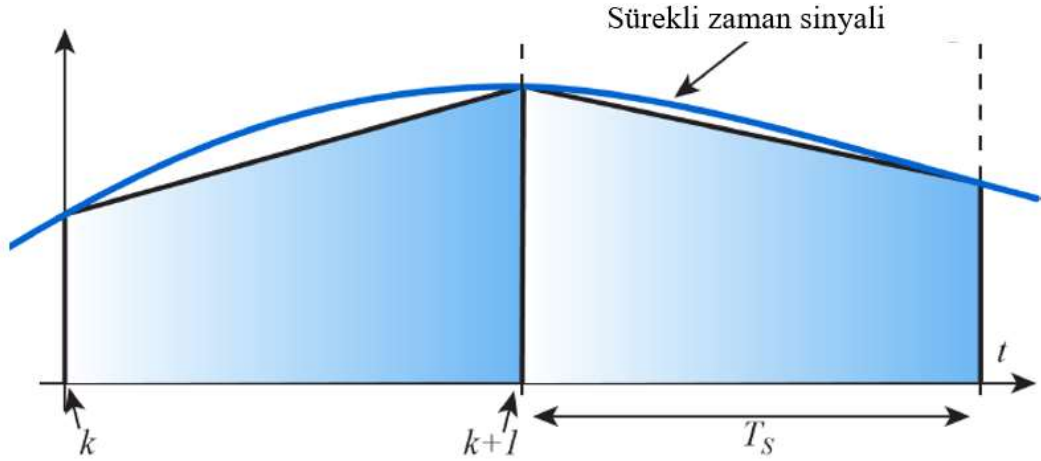
Şekil 4.9: Analog tasarımın sayısal alana çevrilmesi [43].

4.5.2.1 Çift doğrusal dönüşüm (Bi-linear transform)

Kompansatörün kutupları ve sıfırları sürekli zaman alanına, s alanına yerleştirildiğinde, denetleyiciyi MCU'da uygulamak için ayrık zaman alanına dönüştürülmeleri gerekir. Ayrık zamanlı denetleyiciyi uygulamak için, önceki bölümde tartışılan sürekli zamanlı Tip III kompansatörü, ayrık zamanlı eşdeğerine dönüştürülür. Sürekli zaman alanı, s alanı ve ayrık zaman alanı, z alanı arasında doğrudan bir eşleme Eşitlik (4.40)'da gösterilmiştir.

$$z = e^{sT} \quad (4.40)$$

Ayrık zamanlı z alanına bir s alanı transfer fonksiyonunu çevirmek için kullanılabilir birkaç farklı yöntem vardır. Yaygın olarak kullanılan bir yöntem, çift doğrusal dönüşümdür. Tustin veya yamuk dönüşümü olarak da adlandırılır. Bu dönüşüm, k'den k+1'e bir yamuk temelinde sürekli zaman sinyaline yaklaşır. Bunun bir örneği Şekil 4.10'da gösterilmektedir.

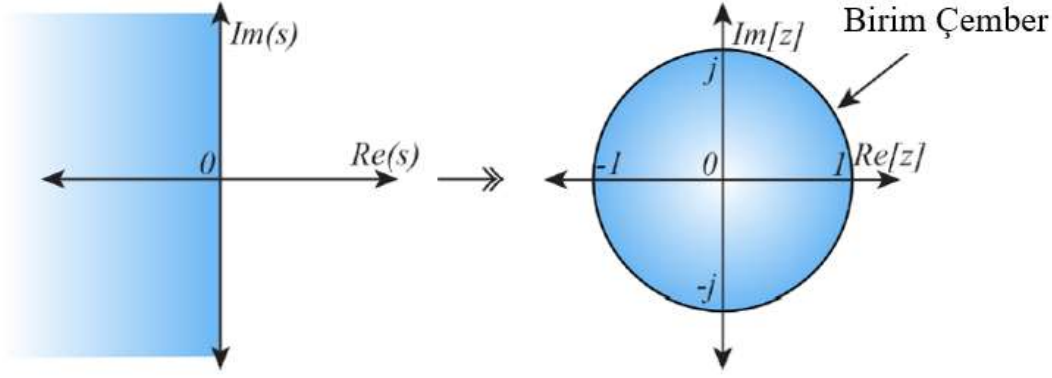


Şekil 4.10: Bir yamuk yaklaşımı kullanılarak ayrık zamanda örneklenen sürekli zaman sinyali [51].

Bu yamuk yaklaşımı, Eşitlik (4.41)'de verilen dönüşüm ile ifade edilir:

$$s \rightarrow \frac{2(1-z^{-1})}{T_s(1+z^{-1})} \quad (4.41)$$

Bu dönüşümün avantajı, kararlı kutuplu ve sıfırlı, yani sol yarım düzlemli bir sistemin, kararlı z etki alanı kutuplu ve sıfırlı bir sisteme dönüşmesidir. Z alanındaki kararlı bölge, birim çemberin üzerindeki veya içindeki alandır. Bu nedenle, haritalama Şekil 4.11'de gösterilmektedir.



Şekil 4.11: Yamuk yaklaşımı ile salanından z alanına eşleme [51].

Sol yarı s-düzleminin tamamının z-alanındaki birim çembere eşlendiği göz önüne alındığında, eşlemede kaçınılmaz olarak bir miktar bozulma vardır. Ancak bu bozulma yalnızca frekans, örnekleme frekansına yaklaştıkça önemlidir. Bu güç kaynağı uygulaması için, kompensatör kutuplarının ve sıfırlarının çoğu, örnekleme frekansının önemli ölçüde altındadır. Ayrıca, geçiş frekansı, örnekleme frekansının 1/10'u ile 1/20'si arasında belirtilmiştir. Bu frekans etrafındaki haritalamada önemli bir bozulma yoktur. Ancak bu dönüşüm, ayrık zamanlı sistemdeki saf zaman gecikmelerinin etkilerini içermez ve burada dikkate alınmayan ek bir faz devrilmesi vardır. Bu durum geçiş frekansında bir faz erozyonu olarak kendini gösterir ve kompensatör tasarlanırken bu dikkate alınmalıdır.

Çift doğrusal dönüşüm, s-alanı Tip III kompensatöre, s-domain transfer fonksiyonundaki her s yerine çift doğrusal eşleme yani Eşitlik (4.41) uygulanır. Elde edilen denklem Eşitlik (4.42)'de, basitleştirilmiş sonuç Eşitlik (4.42)'te verilmiştir.

$$H_C[z] = \left(\frac{\omega_{CP0}}{\frac{2}{T_S} \frac{1-z^{-1}}{1+z^{-1}}} \right) \frac{\left(\frac{\frac{2}{T_S} \frac{1-z^{-1}}{1+z^{-1}}}{\omega_{CZ1}} + 1 \right) \left(\frac{\frac{2}{T_S} \frac{1-z^{-1}}{1+z^{-1}}}{\omega_{CZ2}} + 1 \right)}{\left(\frac{\frac{2}{T_S} \frac{1-z^{-1}}{1+z^{-1}}}{\omega_{CP1}} + 1 \right) \left(\frac{\frac{2}{T_S} \frac{1-z^{-1}}{1+z^{-1}}}{\omega_{CP2}} + 1 \right)} \quad (4.42)$$

$$H_C[z] = \frac{B_3 z^{-3} + B_2 z^{-2} + B_1 z^{-1} + B_0}{-A_3 z^{-3} - A_2 z^{-2} - A_1 z^{-1} + 1} \quad (4.43)$$

Ayrık zamanlı z alanında, transfer fonksiyonunun artık üç z alanı kutbu ve üç z alanı sıfırı vardır. Bu nedenle, bu denetleyici artık üç kutuplu üç sıfır denetleyici veya kısaca 3p3z denilmektedir. Transfer fonksiyonunun payı, 'B' katsayılarından oluşan

benzer terimlere ve aynı şekilde payda da 'A' katsayılarından oluşan benzer terimlere gruplandırılır. Bu katsayılar Eşitlik (4.44) ve (4.50) arasında verilmiştir.

$$B_3 = \frac{T_s \times \omega_{CP0} \times \omega_{CP1} \times \omega_{CP2} \times (-2 + T_s \times \omega_{CZ1}) \times (-2 + T_s \times \omega_{CZ2})}{(2 \times (2 + T_s \times \omega_{CP1}) \times (2 + T_s \times \omega_{CP2}) \times \omega_{CZ1} \times \omega_{CZ2})} \quad (4.44)$$

$$B_2 = \frac{T_s \times \omega_{CP0} \times \omega_{CP1} \times \omega_{CP2} \left(-4 + 3T_s^2 \times \omega_{CZ1} \times \omega_{CZ2} - 2T_s \times (\omega_{CZ1} + \omega_{CZ2}) \right)}{(2 \times (2 + T_s \times \omega_{CP1}) \times (2 + T_s \times \omega_{CP2}) \times \omega_{CZ1} \times \omega_{CZ2})} \quad (4.45)$$

$$B_1 = \frac{T_s \times \omega_{CP0} \times \omega_{CP1} \times \omega_{CP2} \left(-4 + 3T_s^2 \times \omega_{CZ1} \times \omega_{CZ2} + 2T_s \times (\omega_{CZ1} + \omega_{CZ2}) \right)}{(2 \times (2 + T_s \times \omega_{CP1}) \times (2 + T_s \times \omega_{CP2}) \times \omega_{CZ1} \times \omega_{CZ2})} \quad (4.46)$$

$$B_0 = \frac{T_s \times \omega_{CP0} \times \omega_{CP1} \times \omega_{CP2} \times (2 + T_s \times \omega_{CZ1}) \times (2 + T_s \times \omega_{CZ2})}{(2 \times (2 + T_s \times \omega_{CP1}) \times (2 + T_s \times \omega_{CP2}) \times \omega_{CZ1} \times \omega_{CZ2})} \quad (4.47)$$

$$A_3 = \frac{(-2 + T_s \times \omega_{CP1}) \times (-2 + T_s \times \omega_{CP2})}{(2 + T_s \times \omega_{CP1}) \times (2 + T_s \times \omega_{CP2})} \quad (4.48)$$

$$A_2 = \frac{\left(12 - T_s^2 \times \omega_{CP1} \times \omega_{CP2} - 2 \times T_s \times (\omega_{CP1} + \omega_{CP2}) \right)}{(2 + T_s \times \omega_{CP1}) \times (2 + T_s \times \omega_{CP2})} \quad (4.49)$$

$$A_1 = \frac{\left(-12 + T_s^2 \times \omega_{CP1} \times \omega_{CP2} - 2 \times T_s \times (\omega_{CP1} + \omega_{CP2}) \right)}{(2 + T_s \times \omega_{CP1}) \times (2 + T_s \times \omega_{CP2})} \quad (4.50)$$

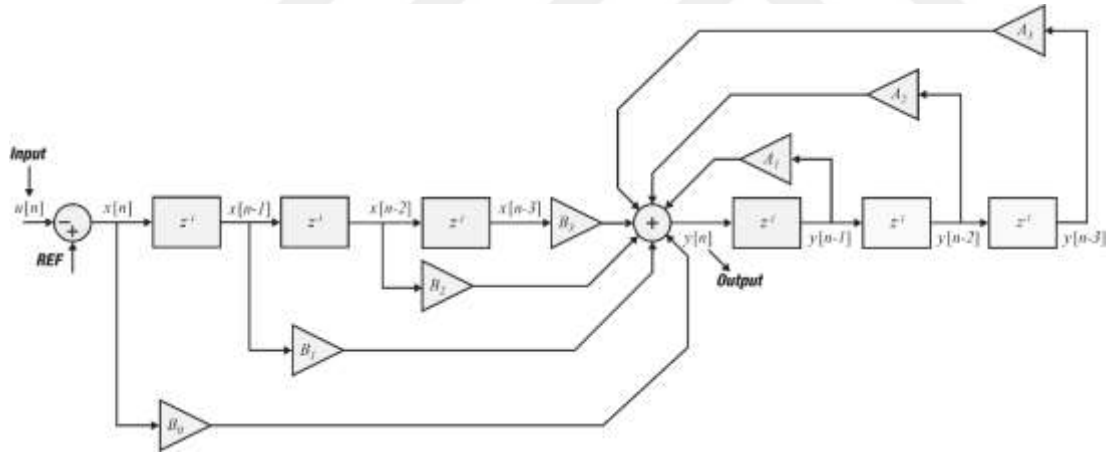
An, Bn katsayılarında geçen tüm parametreler (Ts, Wz, Wp) bilinen değerlerdir. Fakat görüldüğü gibi bu hesaplamaları el ile yapmak uğraştırıcı bir yöntemdir. Bunun için önerilen yardımcı kaynaklar vardır. www.biricha.com/st-wds adresinde bulunan Biricha ST-WDS yazılım aracı bu hesaplamaları yaptığı için bu kontrolör katsayılarını elle hesaplamaya gerek yoktur.

4.5.3 Ayırık zamanda elde edilen transfer fonksiyonun lineer diferansiyel denkleme dönüştürülmesi

Son olarak, kontrolcü ayırık zamanlı 3p3z formunda olduğundan, MCU'da kolayca uygulanabilen doğrusal bir diferansiyel denkleme dönüştürülebilir. Burada z-alanı transfer fonksiyonunun kaydırma özelliğinden yararlanır. Eşitlik (4.43), Eşitlik (4.51) 'de görüldüğü gibi z-alanından ayırık örneğe dönüşür.

$$y[n] = A_1y[n - 1] + A_2y[n - 2] + A_3y[n - 3] + B_0x[n] + B_1x[n - 1] + B_2x[n - 2] + B_3x[n - 3] \quad (4.51)$$

Burada $y[n]$, mevcut örnekleme aralığının çıktısıdır. Bu kontrolörün yapısı Şekil 4.12'de gösterilmektedir.



Şekil 4.12: 3p3z kontrolcü yapısı [51].

Voltaj mod kontrollü alçaltan çevirici için, kontrolörün akım çıkışı, sonraki anahtarlama periyodunda kullanılan görev döngüsünün yeni değeri olabilir. Bu nedenle, artık analitik olarak tasarlanmış denetleyiciyi uygulayabilen ve yeni bir örnek mevcut olduğunda her örnekleme aralığında MCU tarafından hesaplanan bir denklem kullanılmış olur.

4.6 Sayısal Kontrol İçin Malzeme Seçimi

4.6.1 Mikro denetleyici

Bu çalışmada Microchip firmasına ait dsPIC33EP64GS502 tip numaralı mikro denetleyici kullanılmıştır. dsPIC33 ‘GS’ ailesinden olan bu sayısal sinyal kontrolcü (DSC) 12 bit, 3,25MS/s ADC’ye ve 1,04 ns PWM çözünürlüğüne sahiptir. Çok çeşitli güç kaynağı topolojileri için düşük maliyetli ve verimli kontrol sağlamak üzere özel olarak tasarlanmıştır. Özel çevre birimleri, uzaktan izleme ve denetim kontrolü için iletişim sağlayarak, anahtarlama güç kaynaklarının kapalı döngü geri besleme kontrolünü kolaylaştırır [59]. Çok döngülü sayısal anahtarlama güç kaynaklarını ve sayısal güç dönüştürme uygulamalarını destekleyen özelliklere sahiptir. Bu mikro denetleyici aşağıda belirtilen uygulamalarda kullanılabilir [60]:

- AA DA çevirici
- DA DA çevirici
- Güç faktörü düzenleyici (PFC)
- İvertör
- Gömülü güç kaynağı kontrolcüsü
- Ark hatası algılama

Kullanılan mikro denetleyici dsPIC33 “GS” ailesine aittir. Bu ailenin özellikleri [59]:

- Tek bir çip üzerinde entegre program ve veri belleği
- Kesinti önceliği mantığıyla ultra hızlı kesinti yanıt süresi
- Çoklu Örnekle ve Tut (S&H) devreli Yüksek Hızlı ADC.
- Farklı güç topolojilerini desteklemek için özel olarak tasarlanmış yüksek çözünürlüklü PWM jeneratörleri
- Kontrol döngüsü uygulaması ve sistem koruması için yüksek hızlı analog karşılaştırıcılar
- Çip üzerinde sistem iletişimi (I2C/SPI/UART)
- Daha düşük sistem maliyeti için çip üzerinde hızlı RC osilatörü

4.7 Mikro denetleyicinin programlanması

Bölüm 4.5.2.1’de verilen formüller görüldüğü gibi katsayıların elde edilmesi karmaşık işlemler içermektedir. Bu katsayıların elde edilmesi için Microchip Coefficient Calculator (DCDT), Biricha WDS gibi bazı hazır programlar vardır. Bu

çalışmada uygun katsayıların bulunması için teorik yaklaşımların yanı sıra Biricha WDS Power Supply Design Tool'dan yararlanılmıştır. Ayrıca sayısal kontrolcülerin hazır yazılım kütüphaneleri bulunmaktadır. Microchip'in kendi sitesinden ücretsiz olarak "smpls_control.h" kütüphanesi indirilerek yazılıma eklenmiştir. Elde edilen katsayılar ve 3p3z kontrolcü kütüphanesi MPLAB X IDE ortamında kullanılarak kontrolcü için gerekli yazılım oluşturulmuştur.

4.7.1 Biricha WDS programı

Bu çalışmada uygun katsayıların bulunması için teorik yaklaşımların yanı sıra Biricha WDS Power Supply Design Tool'dan yararlanılmıştır. WDS programı kararlı bir kontrolcü tasarımı için doğru katsayıları otomatik olarak hesaplayan bir araçtır. Güç kaynağının kontrol döngüsünün tasarlanmasını ve kararlı bir sistemin oluşturulmasını sağlar. Kutup ve sıfırların yerlerini tayin ederek onlara uygun katsayıları hesaplar. Kayan nokta (floating point) ve sabit nokta (fixed point) denetleyicileri destekler. Yaygın kullanılan TI, Microchip, ST, Infineon gibi mikro denetleyiciler için özel hesaplayıcıları vardır. Bu programın sınırlı kullanıma özel versiyonu Biricha'nın internet sitesinden ücretsiz olarak sağlanabilmektedir.

Tasarlamak istediğimiz kontrolcü için çeviricinin özellikleri aşağıda özetlenmiştir:

$$V_{in}=9-12V$$

$$V_{out}=5V$$

$$I_{out}=1A$$

$$L=4.7\mu H; DCR= 14m\Omega$$

$$C=130\mu F; ESR=30m\Omega$$

$$F_s=750kHz$$

$$F_x=20kHz$$

$$P_m=55^\circ$$

Biricha WDS programının arayüzünden sistemin tüm özellikleri Şekil 4.13, Şekil 4.14, Şekil 4.15, Şekil 4.16, Şekil 4.17, Şekil 4.18, Şekil 4.19, Şekil 4.20, Şekil 4.21 ve Şekil 4.22'de görüldüğü gibi girilir.

Çeviricinin özellikleri:

Output Filter	Controller Design	Digital (Non-Isolated)
Specification	Transformer	Semiconductors

Converter Specification

Topology: Buck*Limited Spec*

Output voltage isolated from primary side: Non Isolated

Input Supply:

Maximum: 12 V

Nominal: 9 V

Minimum: 9 V

Output:

Maximum Current: 2 A

Voltage: 5 V

Output voltage ripple / overshoot:

Voltage Ripple (pk-pk): 0.5 %

Voltage Ripple (pk-pk): 25 mV

Load Step from 100% to: 50 %

Voltage Overshoot: 1000 1000 mV

Demand Efficiency: 85 85 %

Şekil 4.13: Çevirici özellikler için WDS programı arayüzü.

Kontrol parametreleri:

Control Parameters

Control Mode: Voltage

Analog Control Digital Control

Switching Frequency: 750 kHz

Sampling Frequency: 750 750 kHz

Pure Time Delay: 1 x Tsamp

Crossover Frequency: 20 20 kHz

Phase Margin: 55 Degrees

Şekil 4.14: Kontrol parametreleri için WDS programı arayüzü.

Anahtarlama elemanının özellikleri:

Output Filter	Controller Design	Digital (Non-Isolated)
Specification	Transformer	Semiconductors
Primary Switch		
"On" Resistance	< <input type="text" value="20"/>	<input type="text" value="45"/> ▾ mΩ
Rise Time	< <input type="text" value="5.985"/>	<input type="text" value="10"/> ▾ ns
Fall Time	< <input type="text" value="5.985"/>	<input type="text" value="10"/> ▾ ns
Parasitic Cap (Coss)	< <input type="text" value="2209.78"/>	<input type="text" value="370"/> ▾ pF
Peak Switch Voltage	<input type="text" value="12.6"/>	V
Average Switch Current	<input type="text" value="1.195"/>	A
RMS Switch Current	<input type="text" value="1.568"/>	A
Peak Switch Current	<input type="text" value="2.442"/>	A
Conduction Losses	<input type="text" value="0.111"/>	W
Switching Losses	<input type="text" value="0.242"/>	W
Recommended values for calculations		

Şekil 4.15: Anahtarlama elemanı için WDS programı arayüzü.

Anahtarlama elemanındaki diyotun özellikleri:

Diode/Switch		
Forward Voltage Drop	<input type="text" value="0.6"/>	<input type="text" value="0.7"/> ▾ V
Peak Voltage Stress	<input type="text" value="11.818"/>	V
Average Current	<input type="text" value="1.072"/>	A
RMS Current	<input type="text" value="1.262"/>	A
Peak Current	<input type="text" value="2.447"/>	A
Conduction Losses	<input type="text" value="0.75"/>	W
Recommended values for calculations		

Şekil 4.16: Anahtarlama elemanındaki diyot için WDS programı arayüzü.

Çıkış filtresindeki elemanların özellikleri:

Output Filter Capacitor		
C0 Capacitance	243.35	130 μF
C0 ESR	27.121	30 $\text{m}\Omega$
C0 ESR Zero	40808.96	Hz
Specified Overshoot	1000	mV
Actual Overshoot	68.17	mV
Specified Ripple (pk-pk)	25	mV
Actual Ripple (pk-pk)	26.553	mV
RMS Current	0.255	A
Ripple Current (pk-pk)	0.884	A
Peak Voltage	5.027	V
Power Dissipation	1.953	mW

Şekil 4.17: Çıkış filtresindeki kapasitör özellikleri için WDS programı arayüzü.

Specification	Transformer	Semiconductors
Output Filter	Controller Design	Digital (Non-Isolated)
Power Choke		
Specified Ripple (pk-pk)		25 %
Specified Ripple (pk-pk)	0.5	A
L0 Inductance	8.407	4.7 μH
L0 DCR		14 $\text{m}\Omega$

Şekil 4.18: Çıkış filtresindeki bobin özellikleri için WDS programı arayüzü.

Kontrolcü tipi ve kutup, sıfır atamaları:

Specification	Transformer	Semiconductors
Output Filter	Controller Design	Digital (Non-Isolated)
Controller Type		
Type III	$H_c(s) = \frac{\omega_{p0}}{s} \frac{\left(\frac{s}{\omega_{z1}} + 1\right) \left(\frac{s}{\omega_{z2}} + 1\right)}{\left(\frac{s}{\omega_{p1}} + 1\right) \left(\frac{s}{\omega_{p2}} + 1\right)}$	

Şekil 4.19: Kontrolcü seçimi için WDS programı arayüzü.

Şekil 4.20'de görüldüğü gibi programda belirtilen kutup, sıfır yerleri Çizelge 4.1'de hesaplanarak belirtilen değerlere çok yakındır.

Şekil 4.20’de görüldüğü gibi programda belirtilen kutup, sıfır yerleri Çizelge 4.1’de hesaplanarak belirtilen değerlere çok yakındır.

Controller Poles and Zeros			
		<input checked="" type="radio"/> Automatic placement	<input type="radio"/> Manual placement
Pole at the origin	1261.718	1261.718	Hz
First Pole	40808.96	40808.96	Hz
Second Pole	375000	375000	Hz
First Zero	4241.714	4241.714	Hz
Second Zero	6400.432	6400.432	Hz

Şekil 4.20: Kutup sıfır yerleşimi için WDS programı arayüzü.

ADC ve PWM’in özellikleri:

Specification	Transformer	Semiconductors	
Output Filter	Controller Design	Digital (Non-Isolated)	
PWM Parameters			
PWM Master Clock Frequency	961	MHz	
Max PWM Period Count	1281		
MIN	0		
MAX	1152.9		
Sampling Divider and ADC			
ADC Bits	12	bits	
ADC Range	3.3	V	
Pre-ADC Input Scaling	0.584	0.5	
Voltage on ADC Pin	2.5	V	
REF	3102		
DAC (if available)			
DAC Bits	n/a	bits	
DAC Range	n/a	V	
Raw Floating Point Controller Coefficients from BZT			
A1	1.485998256377	B0	1.024639621948
A2	-0.328793867704	B1	-0.935357596574
A3	-0.157204388673	B2	-1.022771435366
K	2.06461538	B3	0.937225783156
Copy to Clipboard			

Şekil 4.21: ADC ve PWM özellikleri için WDS programı arayüzü.

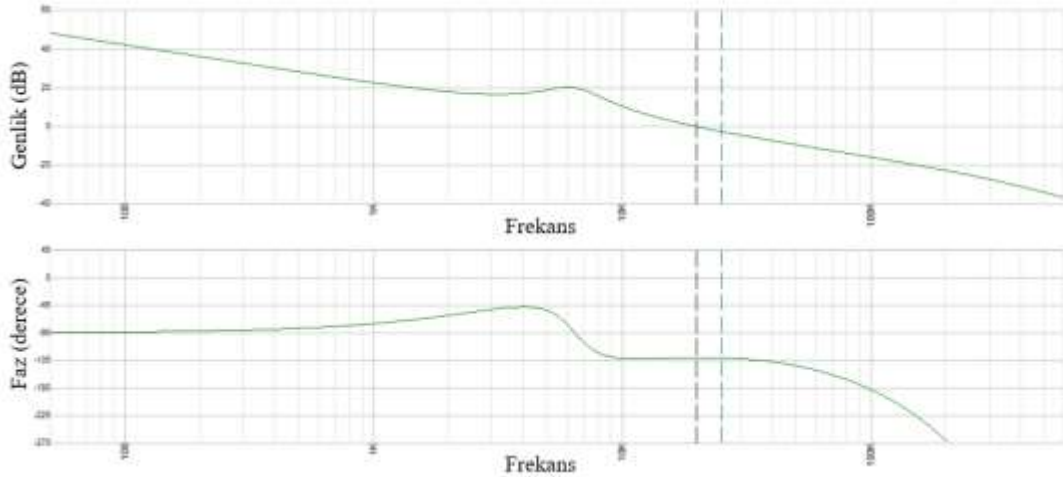


Şekil 4.22: Frekans alanındaki değerler için WDS programı arayüzü.

Şekil 4.23’de görüldüğü gibi Tip III Kompensatör için gerekli katsayılar hesaplanmış olur. Bu değerler kopyalanarak yazılım ortamında kullanılır.

Şekil 4.23: Kontrolcü katsayılarını gösteren WDS programı arayüzü.

WDS programında oluşturulan kontrolcünün Bode diyagramı Şekil 4.24’te verilmiştir. Grafik üzerinden de 20 kHz kesim frekansı, 55° faz payı, 15 dB kazanç payı okunmaktadır.



Şekil 4.24: Döngünün frekans cevabı

4.7.2 Proje kodunun oluşturulması

MPLAB X IDE programında C programlama dilinde proje dosyası oluşturulmuştur. Yazılım içerisinde sırasıyla ADC okuma, hata hesaplama, 3p3z kontrolcünün yürütülmesi, çıkışın maksimum ve minimum sınırlar içinde doğru bir şekilde ölçeklendirilmesi işlemleri gerçekleştirilmektedir.

Bu yazılımda gerilim mod alçaltan çevirici için kompensatör olarak Microchip'in 3p3z kontrolcüsü kullanılmıştır. A1, A2, A3, B0, B1, B2, B3 ve G katsayıları hex formatında WDS programında hesaplatılarak MPLAB X IDE programında hazırlanan C programlama dilindeki yazılım içerisine kopyalanmıştır. Microchip'in MPLAB ICD 3 emülatörü ile MPLAB IPE programı aracılığı ile yazılım karta yüklenmiştir.

Yazılımda oluşturulan PWM sinyali alçaltan çeviricinin MOSFET'lerini sürer. ADC analog referans sinyali sayısala çevrilir. Bu çevrim tamamlandığında kesme üretilir. Kesme fonksiyonu (interrupt) yürütülürken örneklenen geri besleme sinyali 3p3z kontrolcüsünde işlenir ve yeni PWM sinyali oluşturulur. Ayrıca kapasitörlerin açılış anında ilk şarjıyla bağlantılı ani akım dalgalanmaları nedeniyle malzemelerin üzerinde oluşabilecek ani stresleri önlemek için güç kaynağının kademeli olarak açılmasını sağlayan yumuşak açılma (soft start) fonksiyonu kullanılmıştır.

Yazılımda anahtarlama frekansı girilmiş, WDS programı ile elde edilen katsayılar yazılıma aşağıdaki gibi kopyalanmıştır:

```
#define B0 (0x7FFF)
#define B1 (0x8B28)
#define B2 (0x803D)
#define B3 (0x7514)
#define A1 (0x5913)
#define A2 (0xEC4B)
#define A3 (0xF694)
#define G (0x1115)
#define pre_shift (+0)
#define post_shift (+4)
#define REF (3102)
#define DUTY_TICKS_MIN (0)
#define DUTY_TICKS_MAX (1153)
```

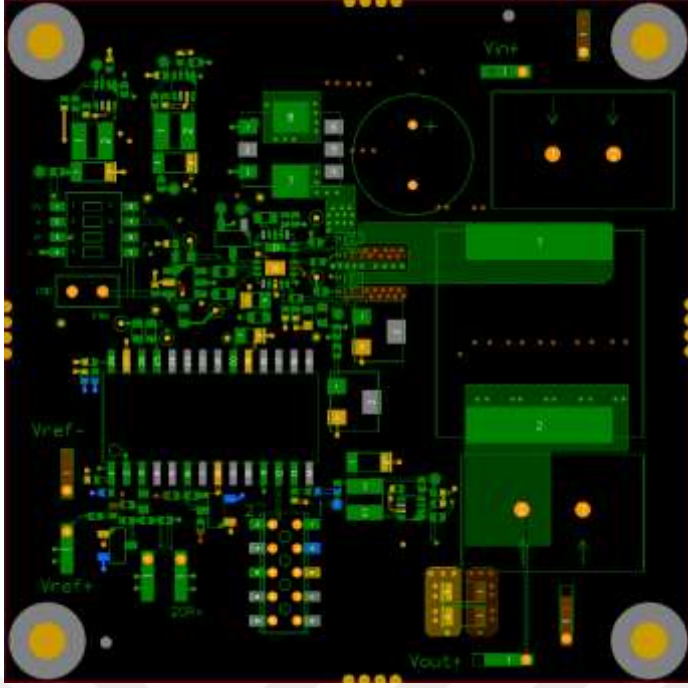
5. UYGULAMA

5.1 Şema

Devre şemasının tamamı EK 1'de verilmiştir. Şema girişi için Mentor programı kullanılmıştır. Devre şemasında görüldüğü gibi çıkış geriliminden ölçeklenen VFB_BUCK hattı mikro denetleyiciye gider. Mikro denetleyicide yazılım koştuktan sonra oluşan PWML ve PWMH sinyalleri IC2 tampon devresinden geçtikten sonra IC1 sürücü devresine gider. IC1 devresinde GaN transistörleri sürmek için uygun sinyaller oluşturulur. IC1 sürücüsünü beslemek için giriş gerilimi her zaman uygun olmadığında IC6 DC-DC çevirici devresinde 6.6V besleme gerilimi oluşturulur. IC2 tampon devresini beslemek için IC5 devresinde DC-DC çevirici devresinde 5V besleme gerilimi oluşturulur. IC3 mikro denetleyici devresini beslemek için IC4 DC-DC çevirici devresinde 3,3V besleme gerilimi oluşturulur. Şemada ayrıca giriş ve çıkış devresinde kullanılan pasif devre elemanları görülmektedir.

5.2 Serim

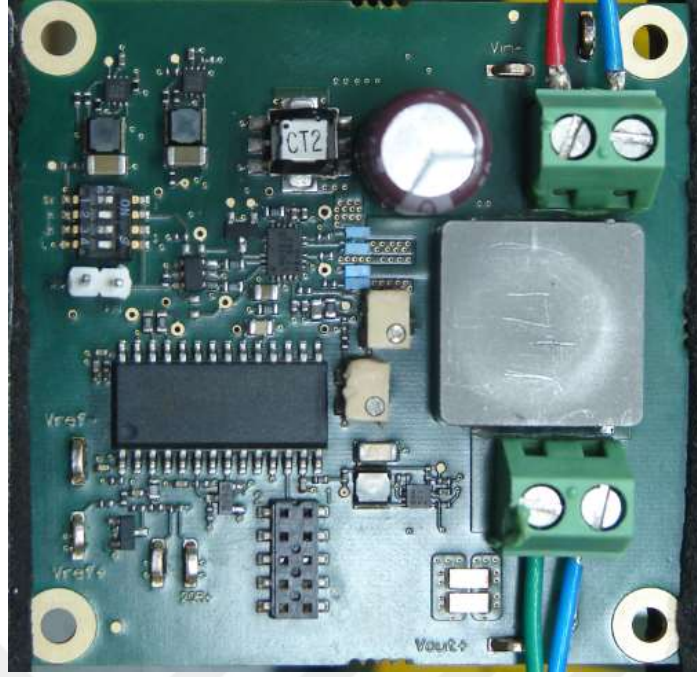
Baskı devre kartı üretimi için kartın serim ve hat çalışmaları Mentor programı aracılığı ile gerçekleştirilmiştir. Anahtarlama düğümü (switching node) baskı devre kartı tasarlanırken özellikle dikkat edilmesi gereken kritik bir iletim yoludur. Bu devre düğümü bir ya da daha fazla anahtarlama elemanın (mosfet veya diyot) bir manyetik depolama elemanına (bobin veya trafo gibi) bağlandığı yerdir. Bu düğümdeki anahtarlama sinyali gürültü sorunları yaratan hızla değişen akım ve gerilimi içerir. Bu durum EMC sorunlarına neden olabilir. Bu nedenle bu iletim yolu mümkün olduğunda kısa tutulmuş ve kartın altın yüzünden başka devre elemanı yerleştirilmemesine dikkat edilmiştir. Kartın ön ve arka serim çalışmaları Şekil 5.1 ve Şekil 5.2'te gösterilmiştir. Üretilen ve dizgi işlemi uygulanan baskı devre kartlarının ön ve arka yüzleri Resim 5.1 ve Resim 5.2'de görülmektedir.



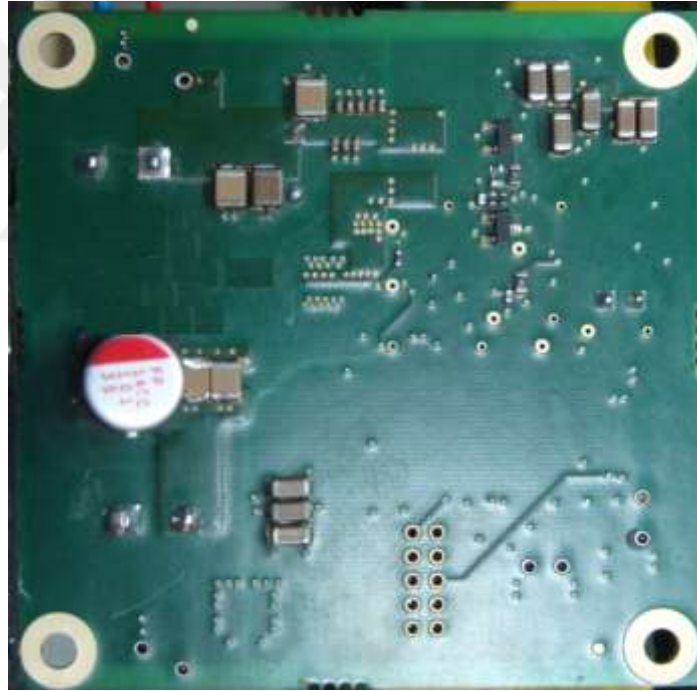
Şekil 5.1: Baskı devre kartı serim çalışması ön yüz.



Şekil 5.2: Baskı devre kartı serim çalışması arka yüz.



Resim 5.1: Baskı devre kartı ön yüz.



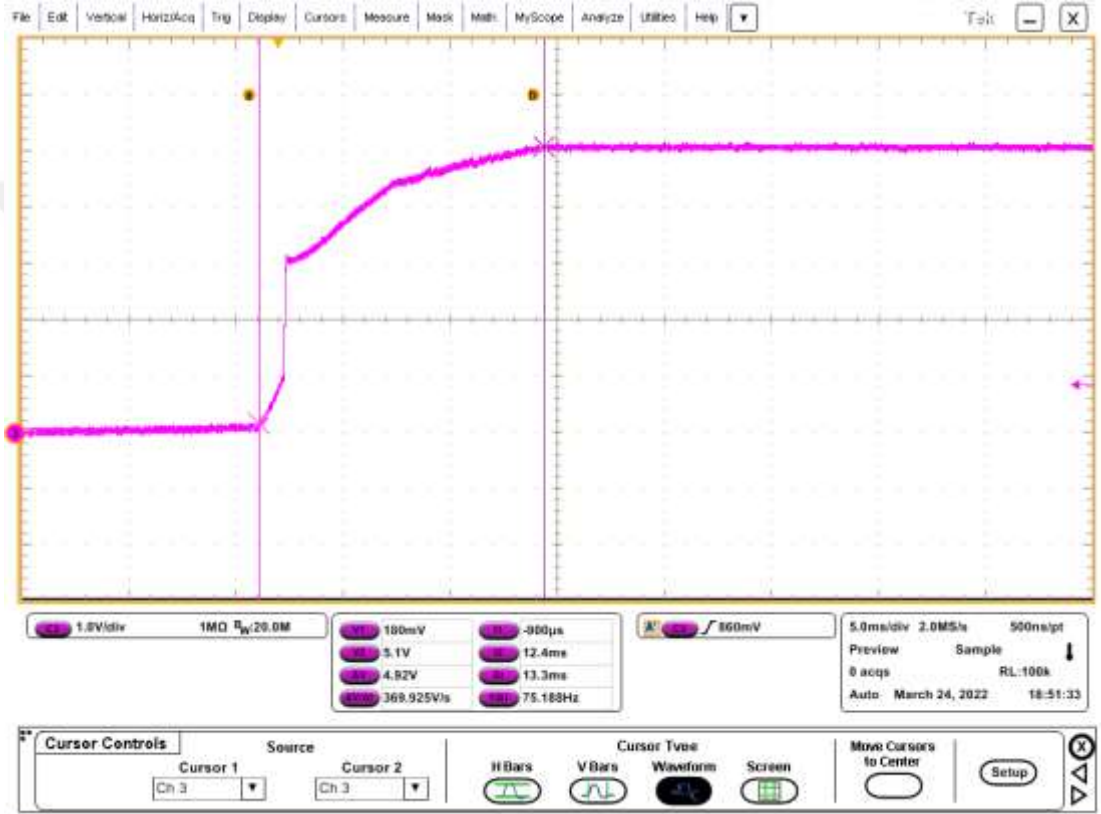
Resim 5.2: Baskı devre kartı arka yüz.



6. SONUÇ VE GELECEK ÇALIŞMALAR

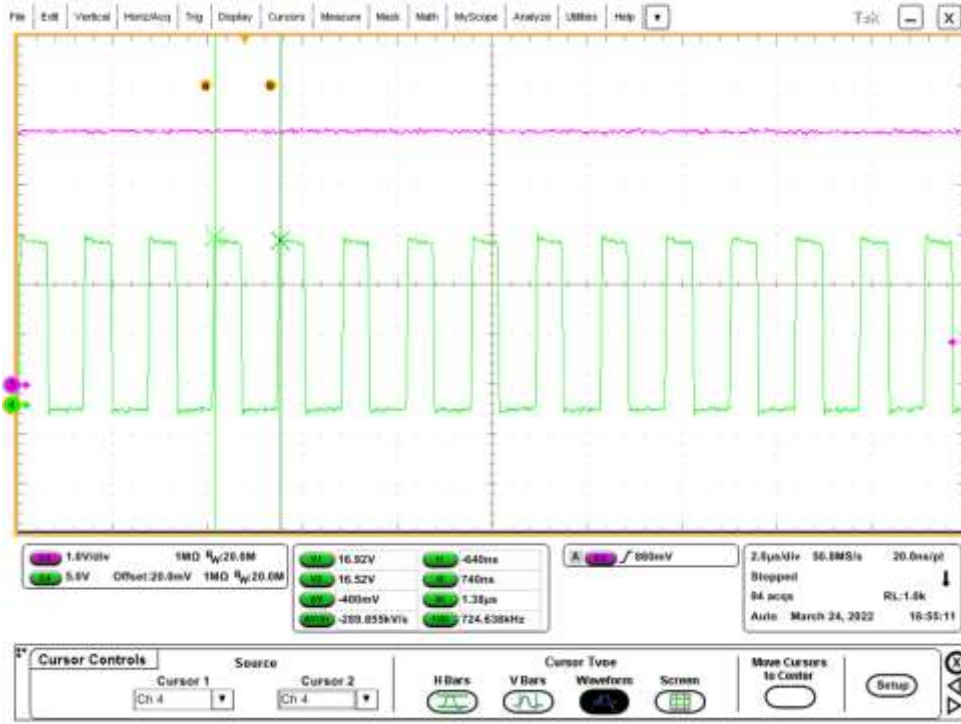
6.1 Devre Üzerinden Alınan Ölçümler

Baskı devre kartına giriş gerilimi uygulandığında oluşan açılış dalga şekli Şekil 6.1'de gösterilmiştir. Görüldüğü gibi yaklaşık 13 ms'de çıkış gerilimi oturmaktadır.



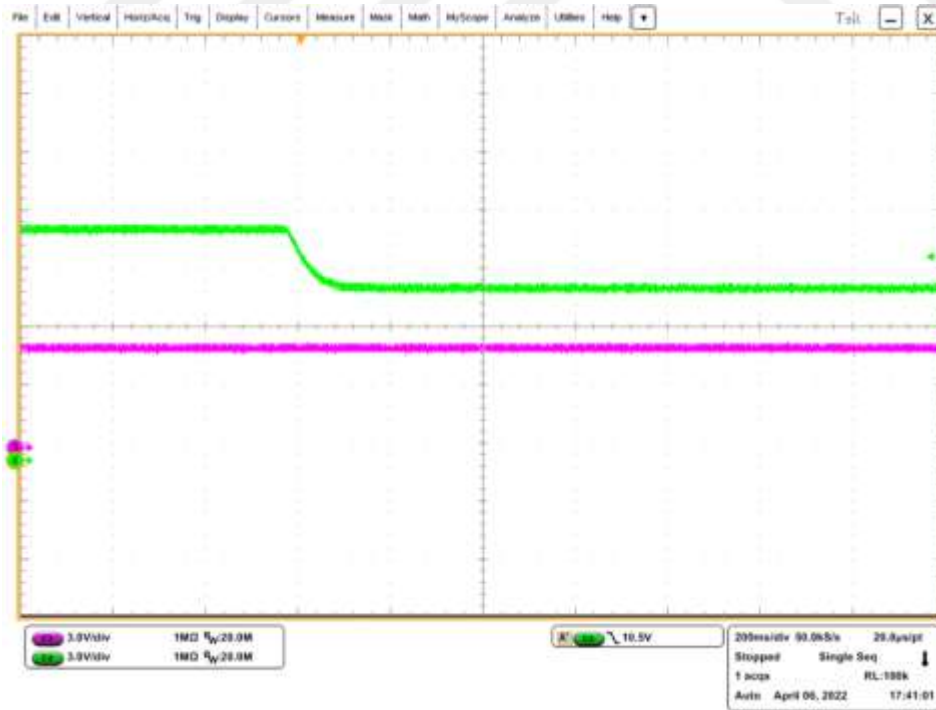
Şekil 6.1: Açılış dalga şekli.

Mosfetleri süren PWM sinyali Şekil 6.2'de görülmektedir. Devre üzerinde yaklaşık 725 kHz olarak ölçülmüştür.



Şekil 6.2: PWM sinyali.

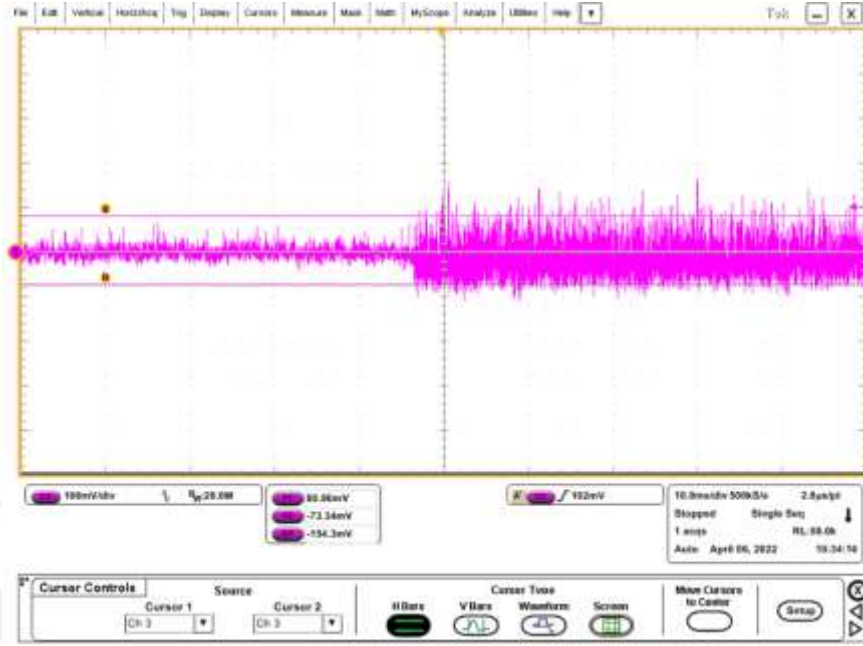
Hat regülasyonunu Şekil 6.3'te gösterilmiştir. Giriş gerimi 12V'dan 9V'a aniden düşürüldüğünde çıkış geriliminde herhangi bir oynama görülmemektedir



Şekil 6.3: Hat regülasyonu.

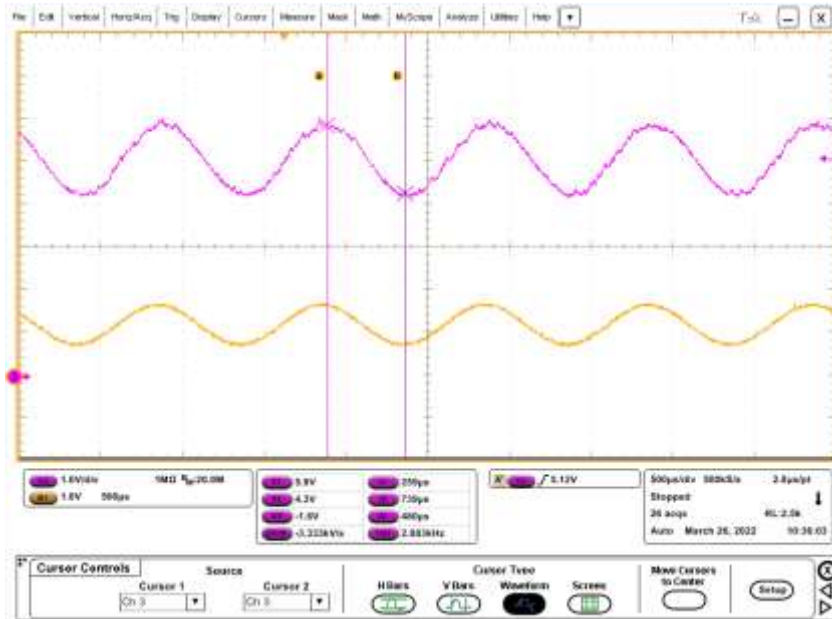
Yükün değişmesiyle çıkış gerilime etkisi Şekil 6.4'te görülmektedir. Yük geçişinde çıkış geriliminde ani yükselme ya da alçalma olmamaktadır. Çıkış 0,1A yük

altındayken yaklaşık tepeden tepeye 20 mV dalgalanma varken 1A yük altında yaklaşık 150 mV dalgalanma vardır.

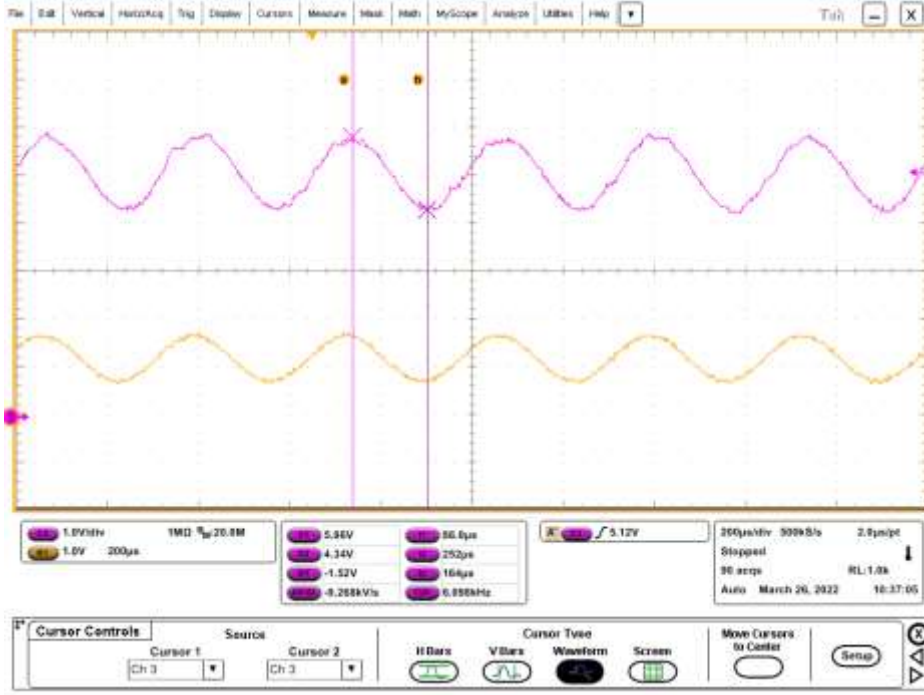


Şekil 6.4: 0,1A'den 1A'e yük geçişinde çıkış dalgalanması.

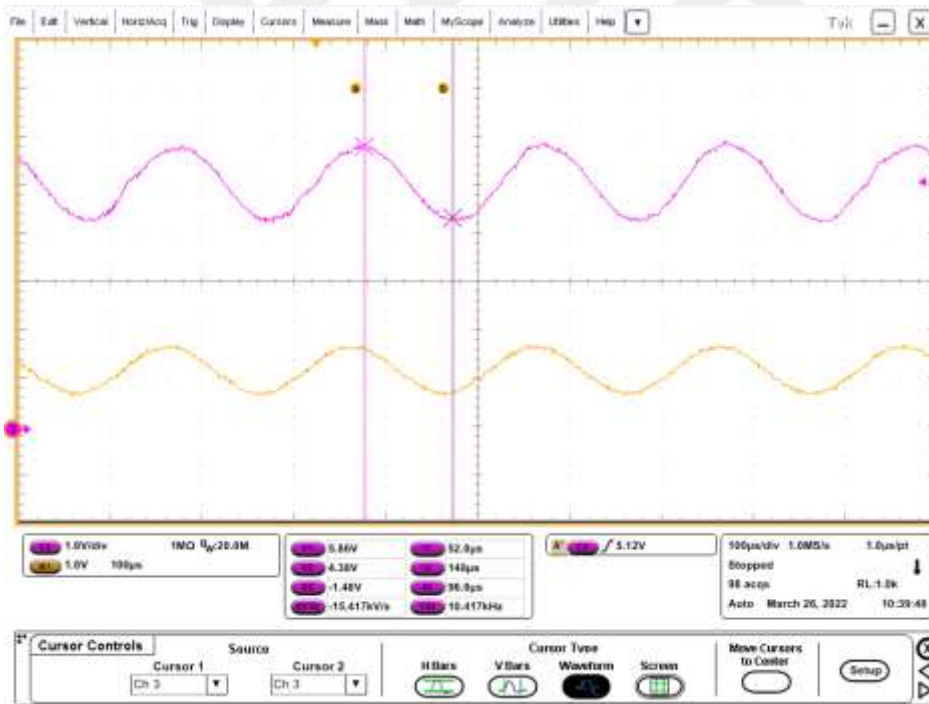
Referans sinyal takibi için çeviricinin geri besleme pinine 1V genliğinde 1 kHz, 3 kHz ve 5 kHz sinüs dalgaları sinyal jeneratörü ile uygulanmıştır. 1A yük altında referans sinyal takibi dalga şekilleri Şekil 6.5, Şekil 6.6 ve Şekil 6.7'de görülmektedir. Görüldüğü gibi oluşan dalga şekli referans sinyali oldukça yakın takip etmektedir. 5 kHz sinüs dalgası takip ederken yaklaşık 14 us'lik faz kayması görülmüştür.



Şekil 6.5: 1A yük altında 1 kHz referans sinyal takibi.



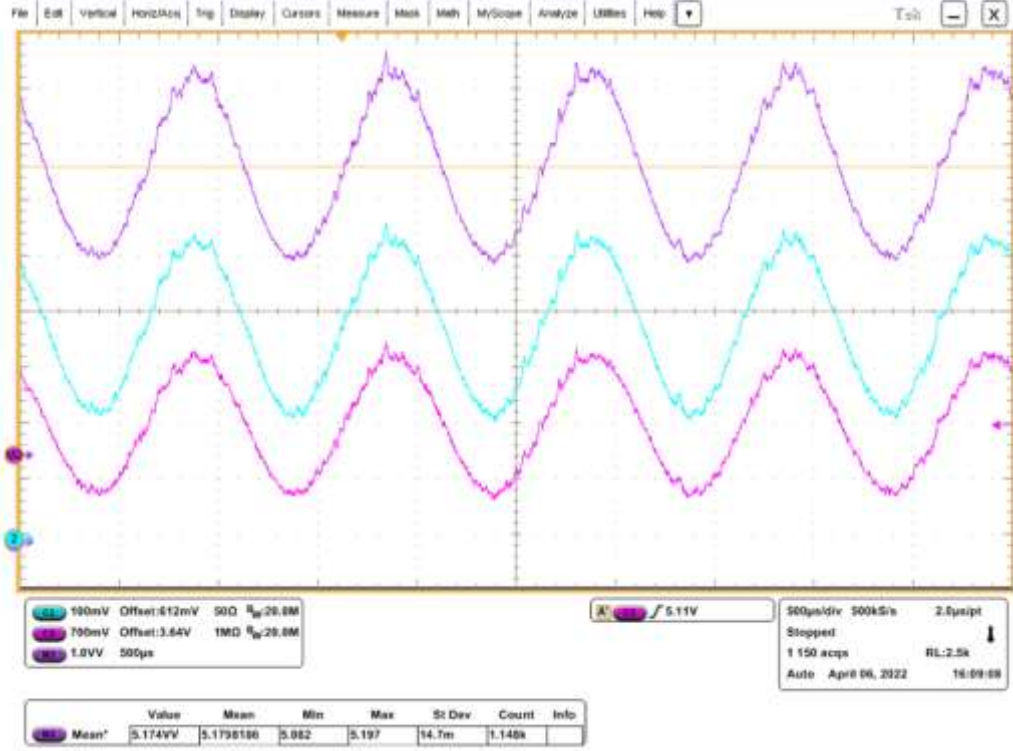
Şekil 6.6: 1A yük altında 3 kHz referans sinyal takibi.



Şekil 6.7: 1A yük altında 5 kHz referans sinyal takibi.

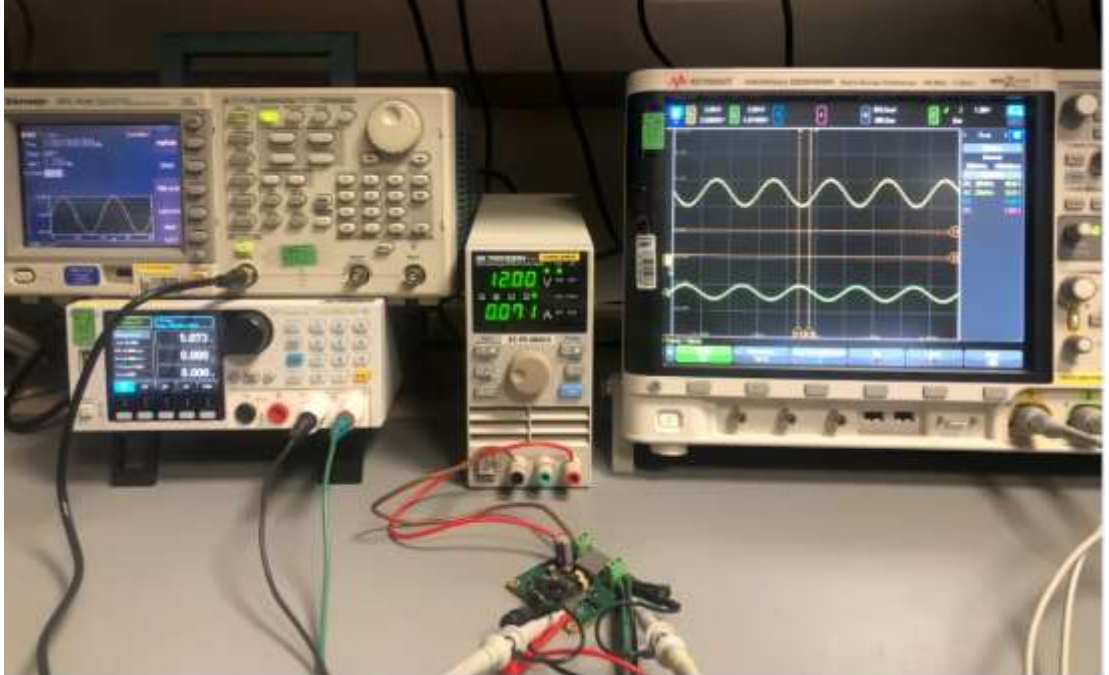
1A yük altında referans takibi yapılmazken verimlilik %85 olarak ölçülmüştür. Şekil 6.8'de Zarf takibi yaparken verimliliğin hesaplanması için çıkış gerilimi ve çıkış akımı osiloskop üzerinden işleme tabi tutulmuştur. İkinci kanala (mavi) akım probu bağlanarak çıkış akımı ölçülmüştür. Üçüncü kanaldaki (mor) çıkış gerilimi ile çarpılıp ortalaması alınarak çıkış gücü elde edilmiştir. Çıkış gücünün değişken

olduđu bu durumda ortalama verimlilik %84,47, sabit ıkıř geriliminde ise %81 olarak llmřtr. 5Ω yk altında yapılan bu deneyde ıkıř gerilimi, ıkıř akımı ve ıkıř gc dalga řekilleri řekil 6.8’de verilmiřtir.



řekil 6.8 Deđiřken ıkıř gcnn ortalama deđeri.

alıřma ortamı Resim 6.1’de paylařılmıřtır.



Resim 6.1: alıřma ortamı.

6.2 Sonuç

Günümüzde kablosuz haberleşme önemli ve zorunlu bir hale gelmiştir. Kablosuz haberleşme cep telefonları, kablosuz modemler, internet sağlayıcıları, baz istasyonları, otomotiv endüstrisi, askeri uygulamalar, tıp gibi farklı birçok alanda kullanılmaktadır. Böylesi önemli bir teknolojiye verimlilik en önemli kriterlerden biridir. Verimlilik artışı ile cihazların daha az ısınması, kaynaktan çekilen gücün azalması, batarya ile çalışan sistemlerde çalışma ömrünün uzaması, daha az ısınmadan kaynaklı MTBF artışı gibi olumlu sonuçlar hedeflenmiştir.

Kablosuz haberleşmede önemli bir blok olan GY'ler iletilen ve alınan sinyallerin gücünü arttırmaktan sorumludurlar. AM modülasyon gibi dar bantta çalışan haberleşme cihazlarında kullanılmak üzere, kullanılan güç yükseltecin verimliliğini arttırmak amacıyla gerilim modülasyon tekniklerinden biri olan zarf izleme yöntemi uygulanarak 5 kHz'lik referans sinyalin takibini yapan alçaltan DC-DC çevirici tasarımı gerçekleştirildi. Güç katı için uygun malzeme değerleri hesaplandı. Kontrol katında esnek ve güncel yaklaşımlar sunan sayısal kontrolcü tercih edildi. Anahtarlama güç kaynaklarının kontrolü için daha uygun olan tip III kontrolcü seçilerek frekans alanında tasarım yapıldı. Sistemi kararlı hale getirebilmek için kontrolcüye, çıkış filtresindeki kapasitör ve bobinden kaynaklı rezonans için sıfır ataması, çıkış filtresindeki kapasitörün ESR'ı nedeniyle kutup ataması yapıldı. Kontrolcü katsayılarının hesaplanması için formüller verildi. Hem kontrolcüdeki kat sayıların pratik olarak hesaplanması hem de mikro denetleyici için uygun olan IQ15 formatına çevirim için WDS programının kullanımı anlatıldı. Anahtarlama frekansı 750 kHz olan alçaltıcı çevirici için kesim frekansı 20 kHz, faz payı 55° , kazanç payı 15dB olacak şekilde ayarlanarak sistemin kararlılık kriterleri sağlandı. Ayrıca yüksek frekansta çalışılması nedeniyle minimum bobin ve kapasitör değerleri azaltılarak daha küçük boyutta malzemeler tercih edildi. Büyük bant genişliği, yüksek verimlilik, yüksek termal iletkenlik, yüksek çalışma sıcaklığı, yüksek frekansta çalışma ve küçük ayak izi gibi avantajlara sahip olması nedeniyle anahtarlama elemanı olarak GaN transistör kullanıldı. Oldukça küçük ayak izine (2.05 x 0.85 mm) sahip olan bu transistör ile baskı devre kartı üzerinde yerden kazanç sağlanmış olurken aynı zamanda lehimleme sürecinde de başarı sağlandı. Mentor programı aracılığı ile şema ve serim çalışmaları yapıldı. Yüksek anahtarlama frekansı nedeniyle yüksek akım ve gerilim değişimlerine karşı anahtarlama düğümünde

yerleşim tekniklerine dikkat edildi. MPLABX ortamında hazırlanan yazılım baskı devre kartı üzerindeki mikro denetleyiciye yüklenerek kontrol katı, güç katını sürebilmek için hazır hale getirildi. 1 kHz, 3kHz ve 5 kHz referans sinyalleri uygulanarak çevirici devre üzerinden alınan ölçümler paylaşıldı. Referans sinyalin yakından takip edildiği görüldü. Referans sinyalin frekansı arttıkça çeviricinin çıkış dalgalanmasının azaldığı fakat faz kaymasının başladığı görüldü. 5 kHz sinüs sinyalini takip ederken 14 us'lik faz kayması ölçüldü. GY'nin ihtiyaç duyduğu besleme gerilimin, istenilen seviyenin biraz daha üzerinde olacak şekilde ayarlanacağı göz önünde bulundurulduğunda bu faz kayması tolere edilebilir bulundu.

6.3 Gelecek Çalışmalar

Bu çalışma ile ilgili gelecekte yapılabilecek çalışmalar aşağıdaki gibi özetlenebilir:

- RF GY ile entegrasyon sağlanarak toplam sistemin verimliliğine bakılmalıdır.
- Farklı kontrolcüler denenerek minimum faz kayması olacak şekilde referans sinyal takibini gerçekleştirilmelidir. [61] çalışmasında olduğu gibi gürbüz kontrol yöntemleri denenmelidir.
- Daha yüksek bant genişliğinde sinyal takip edebilmek için uygun malzeme, kontrol yöntemi, güç katı topoloji çalışmaları genişletilmelidir.
- Çıkış dalgalanmalarını azaltmak amacıyla çıkış filtresi ve kompensatörde en optimum değerler için çalışmalar devam etmelidir.



KAYNAKLAR

- [1] **Wang, Z.**, *Envelope tracking power amplifiers for wireless communications*. Boston, MA, USA: Artech House, (2014).
- [2] **Bumman, K., Junghwan, M., Ildu, K.**,(2010) Efficiently amplified, *IEEE Microw. Mag.*, Cilt 11, Sayı 5, Sf. 87-100.
- [3] **Li, Y.**, System and circuits investigation of wideband RF polar transmitters using envelope tracking for mobile WiMAX/WiBro applications, *PhD Thesis*, Texas Tech University, Texas, (2009).
- [4] **Yerra, S., Krishnamoorthy, H., Hawke, J.**,(2019) Three-Level DC-DC Converter using eGaN FETs for Wide Bandwidth Envelope Tracking Applications with Extended Output Voltage Range, *21st European Conference on Power Electronics and Applications (EPE '19 ECCE Europe)*, Genova, Italy, September 2-5.
- [5] **Van, J., Jung, S., Park, H., Kim, M., Cho, H. Jeong, S. Kwon, J., Lim, K., Yang, Y.**,(2008) Efficiency enhancement for power amplifiers using dynamic bias switching technique, *Electron. Lett.*, Cilt 44, Sayı 5, Sf. 356-358, 28 Şubat.
- [6] **Medreli, P., Delias, A., Augeau, P., Martin, A., Neveux, G., Bouysse, P., Nebu, J.**,(2014) Implementation of dual gate and drain dynamic voltage biasing to mitigate load modulation effects of supply modulators in envelope tracking power amplifiers, *2014 IEEE MTT-S International Microwave Symposium (IMS2014)*, Tampa, Florida, USA, Sf. 1-4. June 1-6.
- [7] **Rodríguez, M., Miaja, P. F., Rodríguez, A., Sebastián, J.**,(2010) Multiple-input buck converter optimized for accurate envelope tracking in RF power amplifiers, *2010 Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, Sf. 715-722.
- [8] **Kitchen, J., Chu, C., Kiaei, S., Bakkaloglu, B.**, (2009) Combined Linear and Δ -Modulated Switched-Mode PA Supply Modulator for Polar Transmitters, *IEEE International Solid-State Circuits Conference*. Cilt 44, Sayı 2, Sf. 404-413, 8-12 Şubat.
- [9] **Hoversten, J., Popović, Z.**,(2010) System considerations for efficient and linear supply modulated RF transmitters, *2010 IEEE 12th Workshop on Control and Modeling for Power Electronics (COMPEL)*, Sf. 1-8, 28-30 Haziran.
- [10] **Wang, K.**, Efficiency optimization for dynamic supply modulation of rf power amplifiers, *PhD Thesis*, Department of Electrical Engineering and Computer Sciences, University of California, Berkeley, (2009).
- [11] **Jeong, J.**, (2009) High-Efficiency WCDMA Envelope Tracking Base-Station Amplifier Implemented With GaAs HVHBTs, *IEEE J. Solid-State Circuits*, Cilt 44, Sayı 10, Sf. 2629-2639, 22 Ekim.

- [12] **Yan, J. J., Hsia, C., Kimball, D. F., Asbeck, P. M.,**(2012) Design of a 4-W Envelope Tracking Power Amplifier With More Than One Octave Carrier Bandwidth, *IEEE J. Solid-State Circuits*, Cilt 47, Sayı 10, Sf. 2298-2308.
- [13] **Hiura, S., Sumi, H., Takahashi, H.,**(2010) High-efficiency 400 W power amplifier with dynamic drain voltage control for 6 MHz OFDM signal, *2010 IEEE MTT-S International Microwave Symposium*, Sf. 936-939.
- [14] **Bräckle, A., Rathgeber, L., Siegert, F., Heck, S., Berroth, M.,** (2012) Power supply modulation for RF applications, *2012 15th International Power Electronics and Motion Control Conference (EPE/PEMC)*, Sf. LS8d.3-5, 4-6 Eylül.
- [15] **Draxler, P., Lanfranco, S., Kimball, D., Hsia, C., Jeong, J., Van de Sluis, J., Asbeck, P. M.,**(2006) High efficiency envelope tracking LDMOS power amplifier for W-CDMA, *2006 IEEE MTT-S International Microwave Symposium Digest*, Sf. 1534-1537, 11-16 Haziran.
- [16] **Vasic, M., Garcia, O., Oliver, J. Á., Alou, P., Diaz, D., Cobos, J. A.,** (2009) “Multilevel power supply for high-efficiency RF amplifiers”, *IEEE Trans. Power Electron.*, Cilt 25, Sayı 4, Sf. 1078-1089.
- [17] **Diaz, D., et al.,**(2012) “Three-level cell topology for a multilevel power supply to achieve high efficiency envelope amplifier”, *IEEE Transactions on Circuits and Systems I: Regular Papers*, Cilt 59, Sayı 9, Sf. 2147-2160.
- [18] **Mathe, L., Kimball, D., Archambault, J., Haley, W.,**(2001) Apparatus and method for efficiently amplifying wideband envelope signals, *U.S. Patent* No. 6,300,826 Tarih: 09 Ekim 2001.
- [19] **Ounnas, D., Guiza, D., Soufi, Y., Dhaouadi, R., Bouden, A.,**(2019) Design and Implementation of a Digital PID Controller for DC–DC Buck Converter, *2019 1st International Conference on Sustainable Renewable Energy Systems and Applications (ICSRESA)*, *Tebessa, Algeria*, Sf. 1-4, 4-5 Aralık.
- [20] **Kumar, N. N., Patil, S. R., Srikanth, S., Ravichandran, S.,**(2021) Feedback Controller Design For A DC-DC Buck Converter, *2021 Fourth International Conference on Electrical, Computer and Communication Technologies (ICECCT)*, *Erode, India*, Sf. 1-5, 15-17 Eylül.
- [21] **Malik, P. S., Gawas, S. S., Patel, I. A., Parsekar, N. P., Parab, A. A., Parkar, S. S.,**(2018) Transient Response Improvement of DC to DC Converter by Using Auto-tuned PID Controller, *2018 Second International Conference on Inventive Communication and Computational Technologies (ICICCT)*, *Coimbatore, India*, Sf. 546-549, 20-21 Nisan.
- [22] **Çalışkan, A. C.,** Yüksek güçlü izole DA-DA dönüştürücü tasarımı, modellemesi ve kontrolü, *yüksek lisans tezi*, TOBB Ekonomi ve Teknoloji Üniversitesi, Ankara, (2021).

- [23] **Basso, C.**,(2012) The Dark Side of Loop Control Theory, *IEEE Appl Power Electron Conf Expo APEC*, Orlanda, Florida, USA, Sf. 72, 5-9 Şubat.
- [24] **Saurav, S., Ghosh, A.**,(2021) Design and Analysis of PID, Type II and Type III controllers for Fourth Order Boost Converter, *2021 7th International Conference on Electrical Energy Systems (ICEES)*, Sf. 323-328. 11-13 Şubat.
- [25] **Dhara, I. M.**, Design of Isolated DC-DC and DC-DC-AC Converters with Reduced Number of Power Switches, *M.Sc. Thesis*, Purdue University, Indianapolis, Indiana, (2017).
- [26] **He, Z.**, High step up DC-DC converter topology for PV systems and electric vehicles, *Ph.D. Thesis*, Aston University, Birmingham, England, (2018).
- [27] **Hou, N., Li, Y. W.**,(2020) Overview and Comparison of Modulation and Control Strategies for a Nonresonant Single-Phase Dual-Active-Bridge DC-DC Converter, *IEEE Trans. Power Electronics*, Cilt 35, Sayı 3, Sf. 3148-3172.
- [28] **Frolov, F., Lettl, J.**,(2020) Design of High Efficiency and High Frequency GaN DC/DC Converter, *2020 21st International Scientific Conference on Electric Power Engineering (EPE)*, Prague, Czech Republic, Sf. 1-4, 19-21 Ekim.
- [29] **Soman, S., Sangeetha, T. S., Bindu, S.**,(2015) Development of Digital Controller for synchronous Buck Converter, *2015 International Conference on Signal Processing, Computing and Control (ISPCC)*, Wagnaghat, Solan, India, Sf. 30-35, 24-26 Eylül.
- [30] **Zhaksylyk, A.**, Implementation of a Phase Shifted Full bridge DC-DC ZVS converter with peak current mode control, *M.Sc. Thesis*, Universidad de Oviedo, Asturias, Spain, (2019).
- [31] **Li, K., Yang, Y., Tan, S. C., Hui, R. S. Y.**,(2019) Sliding-Mode-Based Direct Power Control of Dual-Active-Bridge DC-DC Converters, *2019 IEEE Applied Power Electronics Conference and Exposition (APEC)*, Anaheim, California, USA, Sf. 188-192, 17-21 Mart.
- [32] **Uğur, A.**, Digitally controlled buck converters for current regulated applications, *PhD Thesis*, İstanbul Teknik Üniversitesi Fen Bilimleri Enstitüsü, İstanbul, Türkiye, (2019).
- [33] **Nowakowski, R., Tang, N.**,(2019) Efficiency of synchronous versus nonsynchronous buck converters, Texas Instruments, Cilt 14, Sf. 15-18.
- [34] **Erickson, R. W., Maksimovic, D.**,(2007) *Fundamentals of power electronics*. Springer Science & Business Media.
- [35] **AL-Naqeeb, A. A., Badr, M. F., Hamad, A. M.**,(2015) Suggested Technique for Predicting Critical Inductor values of Controlled DC-DC Converters in Continuous and Discontinuous Conduction Mode Based on Constrain Simulation, *International Journal of Advanced Scientific and Technical Research*, Cilt 2, Sayı 5, Sf. 510-519.

- [36] <https://ewh.ieee.org/r10/malaysia/ie_ia_pel/pecon2008/taufik_tutorial.pdf>, alındığı tarih:10.04.2022.
- [37] <<https://www.ti.com/lit/an/slva477b/slva477b.pdf>>, alındığı tarih:10.04.2022.
- [38] **Trew, R. J.**,(2000) Wide bandgap semiconductor transistors for microwave power amplifiers, *IEEE Microwave Magazine.*, Cilt 1, Sayı 1, Sf. 46-54.
- [39] **Eastman L. F., Mishra, U. K.**,(2002) The toughest transistor yet [GaN transistors], *IEEE Spectrum*, Cilt 39, Sayı 5, Sf. 28-33.
- [40] <https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC8009_datasheet.pdf>, alındığı tarih:10.04.2022.
- [41] **Schemm, N.**,(2018) Optimizing Efficiency Through Dead Time Control With the LMG1210 GaN Driver, Application Note, Texas Instruments, SNVA815.
- [42] <<https://www.ti.com/product/SN74LVC2G17?qgpn=sn74lvc2g17>>, alındığı tarih:11.04.2022.
- [43] Biricha Digital Power Ltd., *Digital Power Supply Design Workshop Manuel*, Ismaning, Germany, (2019).
- [44] **Hallworth M., Shirsavar, S. A.**,(2011) Microcontroller-based peak current mode control using digital slope compensation, *IEEE Transactions on Power Electronics*, Cilt 27, Sayı 7, Sf. 3340-3351.
- [45] **Crovetti, P. S., Usmonov, M., Musolino, F., Gregoretti, F.**,(2020) Limit-Cycle-Free Digitally Controlled DC–DC Converters Based on Dyadic Digital PWM, *IEEE Trans. Power Electronics*, Cilt 35, Sayı 10, Sf. 11155-11166.
- [46] **Altinöz, Ö. T.**, Analysis and control of synchronous buck converter, *M.Sc thesis*, Başkent Üniversitesi Fen Bilimleri Enstitüsü, Ankara, (2009).
- [47] **Bogdan, A. I., Bizon, N.**,(2015) Voltage-mode control of the DC-DC power converter-a short review, *2015 7th International Conference on Electronics, Computers and Artificial Intelligence (ECAI)*, Sf. E-27, 25-27 Haziran.
- [48] **Mammano, R.**,(2001) Switching power supply topology voltage mode vs. current mode, *Elektron Journal-South African Institute of Electrical Engineers*, Cilt 18, Sayı 6, Sf. 25-27.
- [49] **Ki, W. H.**,(1998) Analysis of subharmonic oscillation of fixed-frequency current-programming switch mode power converters, *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, Cilt 45, Sayı 1, Sf. 104-108.
- [50] **Ridley, R.**, *A more accurate current-mode control model*, RIDLEY ENGINEERING Power Supply design book Current Mode, (Sf. A2-2), Camarillo, CA, USA, (2001).
- [51] <https://www.st.com/resource/en/application_note/an5496-buck-voltage-mode-with-the-bg474edpow1-discovery-kit-stmicroelectronics.pdf>, alındığı tarih:20.04.2022.

- [52] <<https://www.electrical4u.com/control-system-closed-loop-open-loop-control-system/>>, alındıđitarih:20.04.2022.
- [53] **Kazimierczuk, M. K.**, *Pulse-width modulated DC-DC power converters*, John Wiley & Sons, Dayton, Ohio, USA (2015).
- [54] <https://www.emo.org.tr/ekler/a8f19b3900fcc6c_ek.pdf>, alındıđitarih:20.04.2022.
- [55] **Shirsavar, A., Hallworth, M.**, “Understanding Bode Plots and Stability of Power Supplies”. Biricha Digital Power Ltd, (2016). Adres: https://www.biricha.com/uploads/8/9/8/0/89803127/%E2%80%8Bfoundations__part_1.a_.pdf , alındıđitarih:20.04.2022.
- [56] **Shirsavar, A., Hallworth, M.**, “Common Power Supply Compensators and Their Transfer Functions”. Biricha Digital Power Ltd, (2016). Adres: https://www.biricha.com/uploads/8/9/8/0/89803127/foundations__part_2.a_.pdf, alındıđitarih:20.04.2022.
- [57] **Hwu, K. I., Shieh, J.J., Jiang, W.Z.**, (2018) Analysis and design of type 3 compensator for the buck converter based on PSIM, *2018 13th IEEE Conference on Industrial Electronics and Applications (ICIEA)*, Sf. 1010-1015, 31 Mayıs- 2 Haziran.
- [58] **Rahimi, M., Parto, P., Asadi, P.**, “Application Note AN-1162 Compensator Design Procedure for Buck Converter with Voltage-Mode Error-Amplifier”, (2018).
- [59] <<http://ww1.microchip.com/downloads/en/devicedoc/50002330b.pdf>>, alındıđitarih:20.04.2022.
- [60] <<https://www.microchip.com/en-us/product/dsPIC33EP64GS502#document-table>>, alındıđitarih:20.04.2022.
- [61] **Sel, A.**, Sepic dönüřtürücünün ayrıık zamanlı çıkıř geri beslemeli dinamik kayan kipli kontrolcü ile kontrolü, *yüksek lisans tezi* , TOBB ETÜ Fen Bilimleri Enstitüsü, Ankara, (2019).

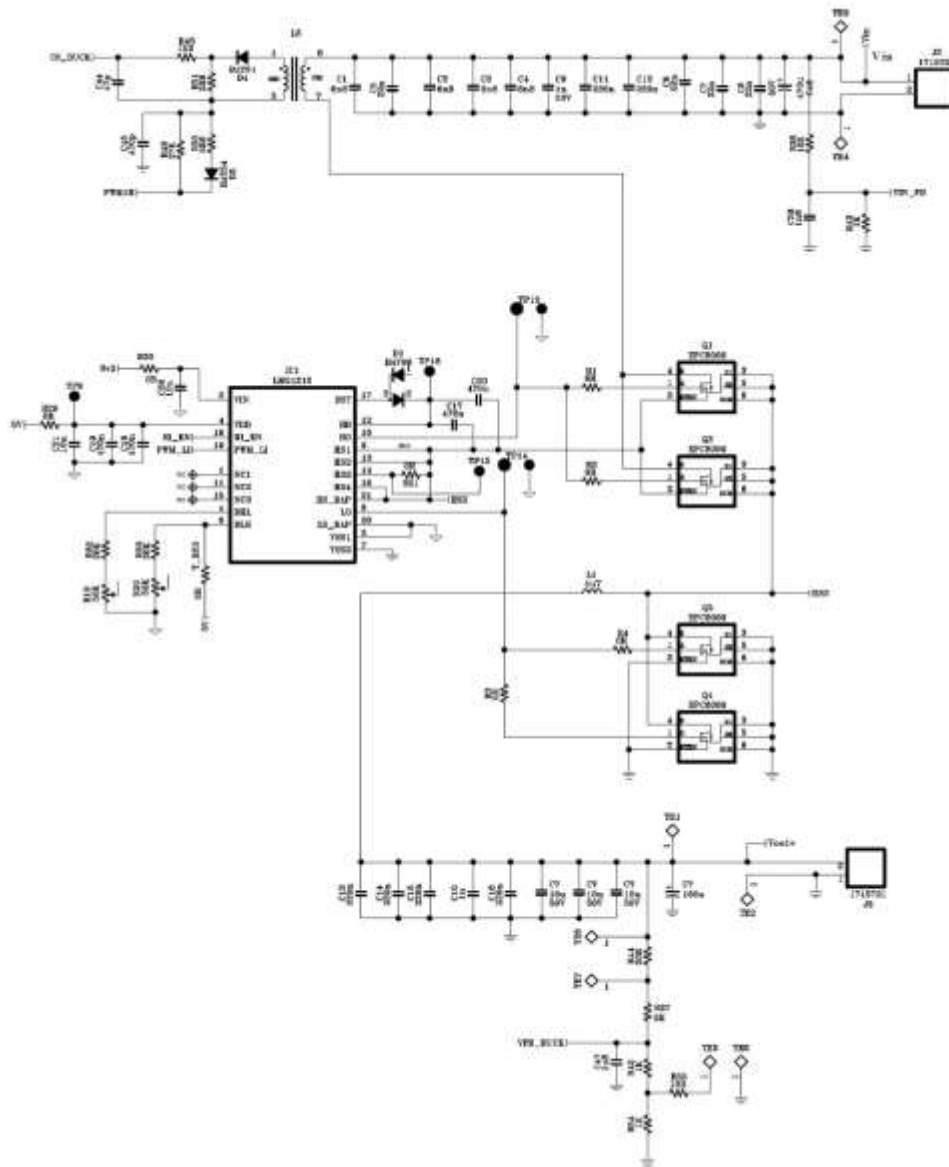


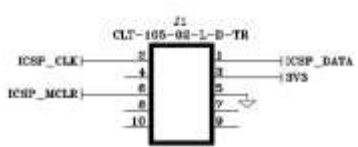
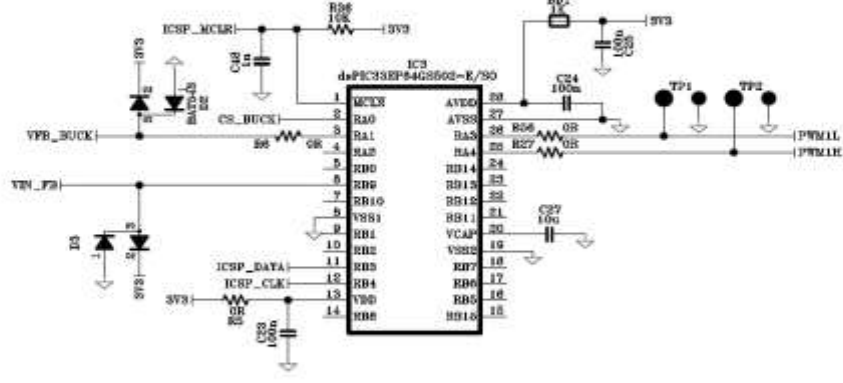
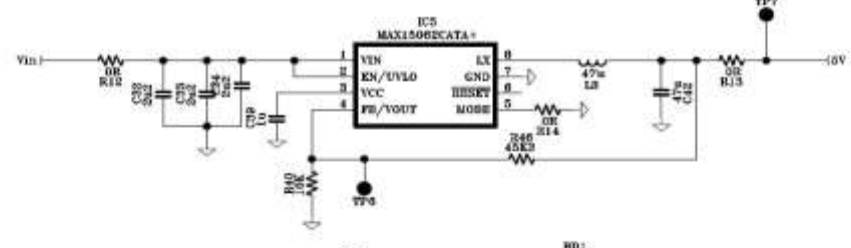
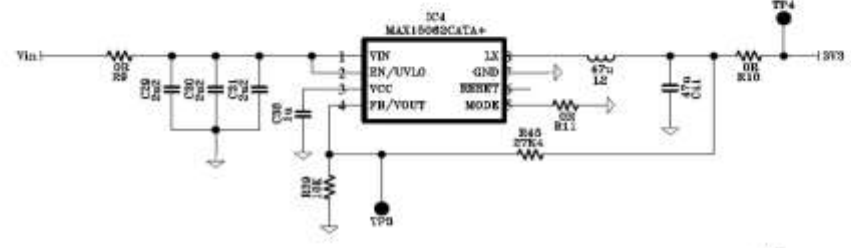
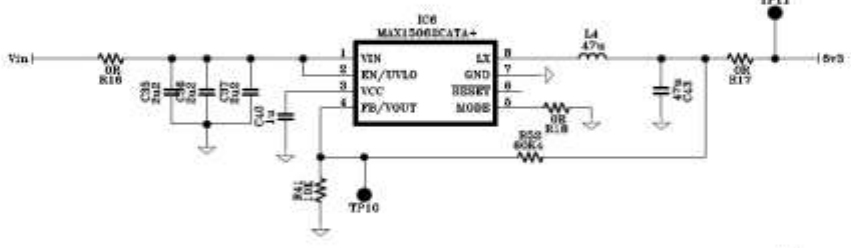
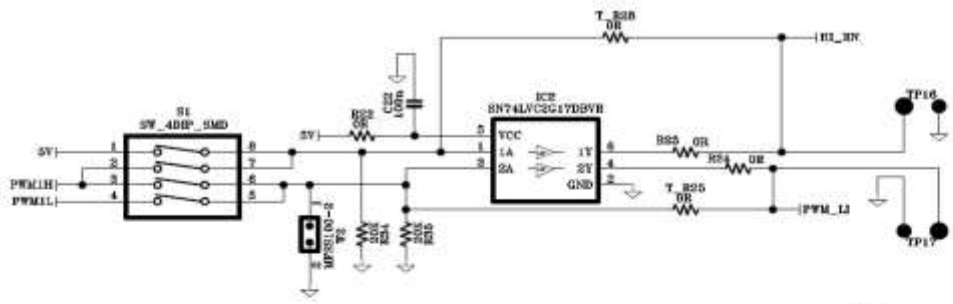
EKLER

EK 1: Devre Şeması



EK 1







ÖZGEÇMİŞ

Ad-Soyad : Melis Cansu AYDOĞMUŞ
Uyruğu : T.C.
Doğum Tarihi ve Yeri :
E-posta :

ÖĞRENİM DURUMU:

Lisans : 2016, TOBB Ekonomi ve Teknoloji Üniversitesi, Mühendislik Fakültesi, Elektrik ve Elektronik Mühendisliği (Yarı Burslu) (3,42/4,00)

Yüksek Lisans : 2022, TOBB Ekonomi ve Teknoloji Üniversitesi, Mühendislik Fakültesi, Elektrik ve Elektronik Mühendisliği

MESLEKİ DENEYİM VE ÖDÜLLER:

Yıl	Yer	Görevler
2014	Havelsan A.Ş	Stajyer
2015	Türk Havacılık ve Uzay Sanayii A.Ş.(TUSAŞ)	Stajyer
2016	Roketsan	Stajyer
2016	ASELSAN A.Ş.	Aday Mühendis
2016-Halen	ASELSAN A.Ş.	Tasarım Mühendisi

YABANCI DİL: İngilizce (İyi), Almanca (Başlangıç)

TEZDEN TÜRETİLEN YAYINLAR, SUNUMLAR VE PATENTLER:

Aydoğmuş, M.C., Kasnakoğlu, C.,(2022) Design of Digitally Controlled Envelope Tracking Power Supply with GaN Transistor for RF Power Amplifiers, *4th International Engineering Research Symposium (INERS'22)*, March 4-6, Düzce, Turkey.