

**TOBB EKONOMİ VE TEKNOLOJİ ÜNİVERSİTESİ**  
**FEN BİLİMLERİ ENSTİTÜSÜ**

**SÜPERİLETKEN ŞERİTÇİZGİ DEDEKTÖR YAPILARI İÇİN TEK AKI  
KUANTUMU TABANLI ÖN-OKUMA DEVRESİ TASARIMI**

**YÜKSEK LİSANS TEZİ**

**Kübra ÜŞENMEZ**

**Elektrik ve Elektronik Mühendisliği Anabilim Dalı**

**Tez Danışmanı: Doç. Dr. Ali BOZBEY**

**AĞUSTOS 2017**



Fen Bilimleri Enstitüsü Onayı

.....  
**Prof. Dr. Osman EROĞUL**  
Müdür

Bu tezin Yüksek Lisans derecesinin tüm gereksinimlerini sağladığını onaylarım.

.....  
**Doç. Dr. Tolga GİRİCİ**  
Anabilimdalı Başkanı

TOBB ETÜ, Fen Bilimleri Enstitüsü'nün 141211001 numaralı Yüksek Lisans Öğrencisi **Kübra ÜŞENMEZ** 'in ilgili yönetmeliklerin belirlediği gerekli tüm şartları yerine getirdikten sonra hazırladığı “**SÜPERİLETKEN ŞERİT ÇİZGİ DEDEKTÖR YAPILARI İÇİN TEK AKI KUANTUMU TABANLI ÖN-OKUMA DEVRESİ TASARIMI**” başlıklı tezi **18.08.2017** tarihinde aşağıda imzaları olan jüri tarafından kabul edilmiştir.

**Tez Danışmanı :** **Doç. Dr. Ali BOZBEY** .....  
TOBB Ekonomi ve Teknoloji Üniversitesi

**Jüri Üyeleri :** **Doç. Dr. Haluk KORALAY (Başkan)** .....  
Gazi Üniversitesi

**Doç. Dr. Arif Sanlı ERGÜN** .....  
TOBB Ekonomi ve Teknoloji Üniversitesi



## TEZ BİLDİRİMİ

Tez içindeki bütün bilgilerin etik davranış ve akademik kurallar çerçevesinde elde edilerek sunulduğunu, alıntı yapılan kaynaklara eksiksiz atıf yapıldığını, referansların tam olarak belirtildiğini ve ayrıca bu tezin TOBB ETÜ Fen Bilimleri Enstitüsü tez yazım kurallarına uygun olarak hazırlandığını bildiririm.

Kübra ÜŞENMEZ



## ÖZET

Yüksek Lisans

SÜPERİLETKEN ŞERİT ÇİZGİ DEDEKTÖR YAPILARI İÇİN TEK AKI

KUANTUMU TABANLI ÖN-OKUMA DEVRESİ TASARIMI

Kübra ÜŞENMEZ

TOBB Ekonomi ve Teknoloji Üniversitesi  
Fen Bilimleri Enstitüsü  
Elektrik Elektronik Mühendisliği Anabilim Dalı

Danışman: Doç. Dr. Ali BOZBEY

Tarih: Ağustos 2017

Süperiletken tabanlı elektronik devreler ve dedektörler ile elde edilen yüksek hassasiyet oranları, piko-saniye seviyelerindeki işlem hızları bu yapıların ilerleyen teknoloji içerisinde yer edinmeye başlamasını sağlamıştır. Tek Akı Kuantumu (Single Flux Quantum, SFQ) teknolojisi ile yüksek hızlı işlem yapabilen devreler tasarlanabilmekte ve pico-saniye periyot ile üretilen darbeler işlenebilmektedir. Süperiletken devreler, görüntü sensörleri gibi hız ve yüksek hassasiyet gereksinimi duyulan alanlarda da kullanılmaktadır. Bu çalışma kapsamında Süper iletken şerit çizgi dedektör (Superconducting Strip Line Dedector, SSLD) yapısına uyumlu ön okuma devresi (Quasi One-Junction SQUID, QOS) tasarlanmış ve 1-bit şerit çizgi dedektör pikselinin ön okuma devresi ile beraber performans ölçümleri gerçekleştirilerek deneysel sonuçlarla çalışma doğrulanmıştır. 1-piksel SSLD dedektör şeritleri ile birleştirilmiş ön okuma devresi yapısının doğrulanması, bu yapıların seri olarak birleştirilebilmesine ve oluşturulması hedeflenen dedektör matrisinin yatay ekseninin oluşturulmasına olanak sağlamaktadır. Süperiletken üretim teknikleri dikkate alındığında, katmanlı üretim bu matrisin yatay (x) ve

dikey (y) eksenli olarak yerleřtirilebilmesini ve dedektör matrisi yapısının tamamlanabilmesini mümkün kılmaktadır. Devre hassasiyetinin artırılabilmesi amacıyla, ön okuma devresi için Parçacık Sürü Eniyileme (Particle Swarm Optimization, PSO) yöntemi kullanılmış ve çalışma hassasiyeti olarak uygun devre parametreleri belirlenmiştir. Ön okuma devresi olarak, literatürde Kısmi Tek Eklemlı SQUID (Quasi One-Junction SQUID, QOS) olarak adlandırılan karşılařtırıcı devre yapısının kullanımına karar verilmiştir. Ön okuma devresi kutuplama akımları ile limit enerji deęerinde tutularak, parçacıkların veya fotonların süperiletken řeritleri üzerinde yaratacađı düşük enerji ile uyarılabilmektedir. Belirli bir eřik enerji deęeri üzerinde QOS girişinde oluřacak osilasyon ile QOS çıkışında tek akı kuantumu (Single Flux Quantum, SFQ) darbeleri meydana gelmektedir. Tasarlanan devre parametreleri çalışma hassasiyeti açısından oldukça kritik bir öneme sahiptir ve kullanılmış olan eniyileme yöntemi devre parametrelerinin hassasiyet açısından seğıilimine dayanmaktadır. Deney sonuçları simülasyon sonuçları ile uyum göstermiş olup, tasarım gelecekte kullanılması hedeflenen dedektör matrisine uyum açısından deneysel sonuçlar ile doğrulanmış ve sonuçlar çalışmanın ilgili bölümlerinde deęerlendirilip paylaşılmıştır.

**Anahtar Kelimeler:** Süperiletken řerit çizgi dedektörleri, Tek akı kuantumu, Kısmi tek eklemlı süperiletken kuantum girişim aygıtı, Parçacık sürü eniyilemesi.



## ABSTRACT

Master of Science

### DESIGN OF A SINGLE FLUX QUANTUM BASED FRONT-END READOUT CIRCUIT FOR SUPERCONDUCTING STRIPLINE DETECTORS

Kübra ÜŞENMEZ

TOBB University of Economics and Technology  
Institute of Natural and Applied Sciences  
Electrical and Electronics Engineering Science Programme

Supervisor: Assoc. Prof. Dr. Ali BOZBEY

Date: August 2017

High sensitivity and very high operation speed at pico-second levels of superconductor based electronic circuits provides a significant place for these structures in the advanced technology. Single Flux Quantum (SFQ) technology can be used to design high-speed operational circuits and to process the pico-second period pulses. Below critical temperature which superconductivity occurs, superconductor based integrated circuits, with their capacity for high circuit sensitivity and high operational speeds, start to take place among the subject of research to be used in image sensors. In this study, a front-end readout circuit (Quasi One-Junction SQUID, QOS) connected to Superconducting Strip Line Detector (SSLD) was designed and performance measurement of 1-pixel strip line detector together with front-end readout circuit was verified with experimental results. With the verification of 1-pixel front-end circuit connected to SSLD provides with a vision for serial integration of this verified structure and generation of the horizontal axis of the targeted detector matrix. In consideration of the production techniques for superconductor circuits, layered production allows this matrix to be place

horizontally (x) and vertically (y), so that the detector matrix structure can be completed. Particle Swarm Optimization (PSO) method was used for optimization of the front-end readout circuit parameters by taking into account the circuit sensitivity and suitable conditions have been obtained for circuit operation sensitivity. As the front-end readout circuit, we used the Quasi One-Junction SQUID (QOS) structure. The front-end readout circuit can be triggered with generated energy on SSLD by low energy particles or photons radiation. Single Flux Quantum (SFQ) pulses occur at QOS output with oscillation at the input of QOS over a certain threshold energy. Design parameters of circuit components have a very critical importance in terms of sensitivity. Preferred optimization method is based on the selection of suitable circuit parameter set. The experimental results matched with the simulation result, the design was verified by experimental results in terms of compliance with targeted detector matrix and the results were evaluated and shared in relevant parts of the study.

**Keywords:** Superconducting strip line detectors, Single flux quantum, Quasi one-junction SQUID, Particle swarm optimization

## TEŐEKKÜR

Çalıőmalarım boyunca deęerli yardım ve katkılarıyla beni yönlendiren hocam Ali BOZBEY'e, burs sağladıęı için TOBB Ekonomi ve Teknoloji Üniversitesi'ne, kıymetli tecrübelerinden faydalandıęım TOBB Ekonomi ve Teknoloji Üniversitesi Elektrik Elektronik Mühendislięi Bölümü öğretim üyelerine, çalıőmalarıma yapmış oldukları katkılarından dolayı Mustafa Eren ÇELİK, Sasan RAZMKHAH, Eren Can AYDOĞAN, Mustafa Altay KARAMÜFTÜOĐLU, Yięit TÜKEL'e ve destekleriyle her zaman yanımda olan aileme ve arkadaşlarıma çok teőekkür ederim.

Yapılan çalıőmalar, 111E191 ve 114E099 no'lu TÜBİTAK projeleri tarafından desteklenmiştir.



## İÇİNDEKİLER

	<u>Sayfa</u>
<b>ÖZET</b> .....	<b>iii</b>
<b>ABSTRACT</b> .....	<b>v</b>
<b>TEŞEKKÜR</b> .....	<b>vii</b>
<b>İÇİNDEKİLER</b> .....	<b>ix</b>
<b>ŞEKİL LİSTESİ</b> .....	<b>xi</b>
<b>ÇİZELGE LİSTESİ</b> .....	<b>xiii</b>
<b>KISALTMALAR</b> .....	<b>xiv</b>
<b>SEMBOL LİSTESİ</b> .....	<b>xv</b>
<b>RESİM LİSTESİ</b> .....	<b>xvi</b>
<b>1.GİRİŞ</b> .....	<b>1</b>
1.1.Tezin Amacı.....	2
1.2.Süperiletkenlik İle İlgili Temel Bilgiler .....	4
1.3.Süperiletken Tabanlı Işınım Dedektörleri .....	9
1.3.1.MKID .....	10
1.3.2.STJ .....	11
1.3.3.TES .....	12
1.3.4.SSPD .....	13
1.3.5.SSLD .....	15
1.4.Süperiletken Tabanlı Işınım Dedektörlerinde Okuma Yöntemleri.....	17
1.4.1.Rezonatör tabanlı okuma.....	17
1.4.2.DC-SQUID tabanlı okuma .....	18
1.4.3.Süperiletken yükseltici/ayırıştırıcı ile okuma.....	22
1.4.4.SFQ tabanlı okuma .....	23
1.5.RSFQ Dijital Devre Teknolojisi .....	26
1.5.1.Tezde kullanılan yonga üretim teknolojisi .....	28
<b>2.PARÇACIK SÜRÜ OPTİMİZASYON METODU İLE TASARIM</b> .....	<b>31</b>
2.1.PSO Algoritmasının Tanımlanması .....	31
2.2.Optimizasyon Algoritmasının SSLD Ön Okuma Devresine Uyarlanması.....	34
2.3.Devre Parametrelerinin Optimizasyonu .....	37
<b>3.DENEY DÜZENİĞİ</b> .....	<b>39</b>
3.1.Test Sistemleri .....	39
3.1.1.Elektriksel test sistemi.....	39
3.1.2.Optik test sistemi .....	41
<b>4.SSLD VE ÖN OKUMA DEVRESİ TASARIMLARI</b> .....	<b>43</b>
4.1.Çalışmanın Amacı .....	43
4.2.SSLD Tasarım Çalışmaları .....	43
4.3.Ön Okuma Devresi Tasarım Çalışmaları ve Simülasyon Sonuçları.....	45
4.4.Ön Okuma Devresi Elektriksel Test Sonuçları.....	50
<b>5.DEDEKTÖR DİZİLİMİNİN OLUŞTURULMASI</b> .....	<b>53</b>
5.1.Amaç .....	53
5.2.Dedektör Dizilimi Tasarım Çalışmaları.....	54
5.3.Optik Test Sonuçları .....	55

<b>6.SONUÇ VE ÖNERİLER.....</b>	<b>61</b>
<b>KAYNAKLAR.....</b>	<b>63</b>
<b>ÖZGEÇMİŞ.....</b>	<b>67</b>



## ŞEKİL LİSTESİ

### Sayfa

Şekil 1.1 : 4 Piksel'lik ölçeklenebilir dedektör eksenleri gösterimi.....	3
Şekil 1.2 : 32x32 Dedektör matrisi gösterimi. ....	4
Şekil 1.3 : Süperiletkenlik tanım aralığı.....	5
Şekil 1.4 : Manyetik alan çizgileri (a)normal iletkenlik durumunda, (b) süperiletkenlik durumunda ( meissner etkisi). ....	5
Şekil 1.5 : Cooper çifti ve kısmi parçacıklar için enerji seviyeleri. ....	6
Şekil 1.6 : Josephson eklemi temsili gösterimi. ....	6
Şekil 1.7 : Josephson eklemi, (a) eşlenik devre gösterimi, (b) yonga tasarımı. ....	7
Şekil 1.8 : SFQ darbesi gösterimi. ....	8
Şekil 1.9 : Josephson eklemi akım-voltaj eğrisi.....	9
Şekil 1.10 : MKID, (a) şematik gösterimi, (b) rezonans frekansı grafiği. ....	10
Şekil 1.11 : STJ türü dedektör ve okuma devresi ....	12
Şekil 1.12 : TES sıcaklık ve direnç ilişkisi grafiği.....	13
Şekil 1.13 : SSPD mikroşerit üzerinde ışınım etkisi.....	14
Şekil 1.14 : Rezonatör tabanlı okuma devresi gösterimi. ....	17
Şekil 1.15 : İki eklemli DC SQUID yapısı.....	18
Şekil 1.16: DC-SQUID tabanlı okuma blok şeması ....	19
Şekil 1.17 : TES tepki sinyallerinin TDMA metodu ile SQUID tabanlı okunması.....	21
Şekil 1.18 : Süperiletken yükseltici için, (a)elektriksel model, (b) sinyal grafiği.....	22
Şekil 1.19 : Geleneksel QOS devre şematiği. ....	24
Şekil 1.20 : Giriş akım değerine göre QOS periyodik çalışma aralığı.....	25
Şekil 1.21 : Akı bağlantılı QOS karşılaştırmalı periyodik çalışma aralığı.....	26
Şekil 1.22 : JTL devre şematiği. ....	27
Şekil 1.23 : DFF devre şematiği.....	27
Şekil 1.24 : DC/SFQ devre şematiği. ....	28
Şekil 1.25 : SFQ/DC devre şematiği. ....	28
Şekil 1.26 : STP2 üretim yönteminde katman yapısı yandan gösterimi ....	29
Şekil 2.1 : JSIM netlist dosyası çıktı tanımlama yapısı. ....	33

Şekil 2.2 : PSO algoritması görev akışı gösterimi. ....	33
Şekil 2.3 : PSO MATLAB kullanıcı grafik arayüzü .....	34
Şekil 2.4 : PSO algoritmasında temel alınan TES ışınım dedektörü şematığı .....	35
Şekil 2.5 : PSO kullanıcı arayüzü gri bölge grafik sonuçları .....	35
Şekil 2.6 : PSO sonucunda elde edilen devre parametre seti arayüzü.....	36
Şekil 2.7 : PSO ile optimizasyonu gerçekleştirilen SSLD ön okuma devresi elektriksel test tasarımı gösterimi.....	37
Şekil 3.1: 1.Bit ön okuma devresi için elektriksel test sistemi.....	40
Şekil 3.2 : 4-piksel ön okuma devresi için optik test sistemi. ....	42
Şekil 4.1 : Temel alınan SSLD modeli, (a) basit gösterim, (b) şematik gösterim.....	44
Şekil 4.2 : SSLD döngüsü L/R zaman sabitinde döngü direnci etkisi .....	45
Şekil 4.3 : Geleneksel QOS yapısında tasarlanan SSLD ön okuma devresi. ....	45
Şekil 4.4: 1.Bit'lik SSLD geleneksel QOS ön okuma devresi JSIM simülasyonu. ....	46
Şekil 4.5 : SSLD dedektörü ve SFQ tabanlı okuma elektronığı.....	47
Şekil 4.6 : Yonga üzerinde 1-piksel SSLD dedektör yapısı ile ön-okuma devresi konfigürasyonu .....	47
Şekil 4.7 : Ön okuma devresi tasarımında yeni yaklaşım. ....	48
Şekil 4.8: 1-bit dedektör pikseli ve ön okuma devresi tasarımı. ....	48
Şekil 4.9 : Yonga üretimi için elektriksel devre tasarım görüntüsü. ....	49
Şekil 4.10 : 1.Bit'lik SSLD ön okuma devresi JSIM simülasyonu. ....	50
Şekil 4.11 : 1-bit SSLD bağlantılı ön okuma devresi elektriksel test sonucu. ....	51
Şekil 5.1 : Dedektör seri dizilim modeli .....	53
Şekil 5.2 : Tez kapsamında uygulanan dedektör dizilim modeli. ....	54
Şekil 5.3 : 4-Piksel SSLD ve ön okuma devreleri yonga tasarım görünümü. ....	55
Şekil 5.4 : Katman yapısında şeritlerin yerleşimine göre tepki sinyali genlikleri.....	56
Şekil 5.5 : Pozitif ve negatif çalışma aralığı için akım yönleri. ....	57
Şekil 5.6 : JSIM simülasyon sonucu ile negatif çalışma mantığı gösterimi.....	58
Şekil 5.7 : Optik testler ile elde edilen dedektör dizilimi çıktı grafikleri. ....	59
Şekil 5.8 : Pozitif çalışma mantığı optik test sonucu. ....	60



## ÇİZELGE LİSTESİ

### Sayfa

Çizelge 1.1 : Farklı süperiletkenlerden yapılmış kinetik indüktans dedektörlerinin parametrik değerlendirilmesi .....	16
Çizelge 2.1 : PSO sonuçlarına göre elde edilen devre parametre değerleri .....	38
Çizelge 4.1 : Ön okuma devresi elektriksel test sistemi sinyal değerleri.....	52
Çizelge 5.1 : Optik testler için uygulanan test sistemi parametreleri.....	58



## KISALTMALAR

<b>BER</b>	: Bit Error Rate (Bit Hata Oranı)
<b>CLK</b>	: Clock (Saat Darbesi)
<b>DC</b>	: Direct Current (Doğru Akım)
<b>DFF</b>	: D Flip Flop (Delay Flip Flop)
<b>FDM</b>	: Frequency Division Multiplexing (Frekans Dönüşümlü Çoğullama)
<b>GZ</b>	: Gray Zone (Gri Bölge)
<b>H<sub>c</sub></b>	: Critical Magnetic Field (Kritik Manyetik Alan)
<b>I<sub>B</sub></b>	: Bias Current (Besleme Akımı)
<b>I<sub>c</sub></b>	: Critical Current (Kritik Akım)
<b>JJ</b>	: Josephson Junction (Josephson Ekleme)
<b>JTL</b>	: Josephson Transmission Line (Josephson İletim Hattı)
<b>LPF</b>	: Low Pass Filter (Alçak Geçirgen Filtre)
<b>MKID</b>	: Microwave Kinetic Inductance Detector (Mikrodalga Kinetik İndüktans Dedektörü)
<b>PSO</b>	: Particle Swarm Optimization (Parçacık Sürü Optimizasyonu)
<b>RSFQ</b>	: Rapid Single Flux Quantum (Hızlı Tek Akı Kuantumu)
<b>QOS</b>	: Quasi One Junction SQUID (Tek Eklemlili SQUID Benzeri Devre)
<b>SFQ</b>	: Single Flux Quantum (Tek Akı Kuantumu)
<b>SQUID</b>	: Superconducting Quantum Interference Device (Süperiletken Kuantum Girişim Aygıtı)
<b>SSLD</b>	: Superconducting Stripline Detector (Süperiletken Şeritçizgi Dedektörü)
<b>SSPD</b>	: Superconducting Single Photon Detector (Süperiletken Tek Foton Dedektörü)
<b>STJ</b>	: Superconducting Tunnel Junctions (Süperiletken Tünel Eklemleri)
<b>T<sub>c</sub></b>	: Critical Temperature (Kritik Sıcaklık)
<b>TES</b>	: Transitional Edge Sensor (Geçiş Kenarı Sensörü)



## SEMBOL LİSTESİ

Bu çalışmada kullanılmış olan simgeler açıklamaları ile birlikte aşağıda sunulmuştur.

### Simgeler

### Açıklama

A	Akım Birimi (Ampere)
e	Elektron Yüğü
f	frekans
L	İndüktans
n	nano
p	piko
$\mu$	mikro
m	mili
$\Phi$	Akı Kuantası
$\hbar$	Plank sabiti
$\delta$	İki Süperiletken Katmandaki Elektrotların Faz Farkı
$\Psi$	Makroskopik Dalga fonksiyonu Sembölü
I	Akım
s	saniye
t	Zaman
T	Sıcaklık
V	Potansiyel Fark (Voltaj)
x	Yatay Koordinat Ekseni
y	Dikey Koordinat Ekseni
$\tau$	Dalganın Sönümlenme Zaman Sabiti



## RESİM LİSTESİ

### Sayfa

- Resim 4.1 : Üretilmiş yonga üzerinde 1.bit'lik SSLD ve SFQ tabanlı ön okuma devresi mikroskopik görüntüsü..... 49







## 1. GİRİŞ

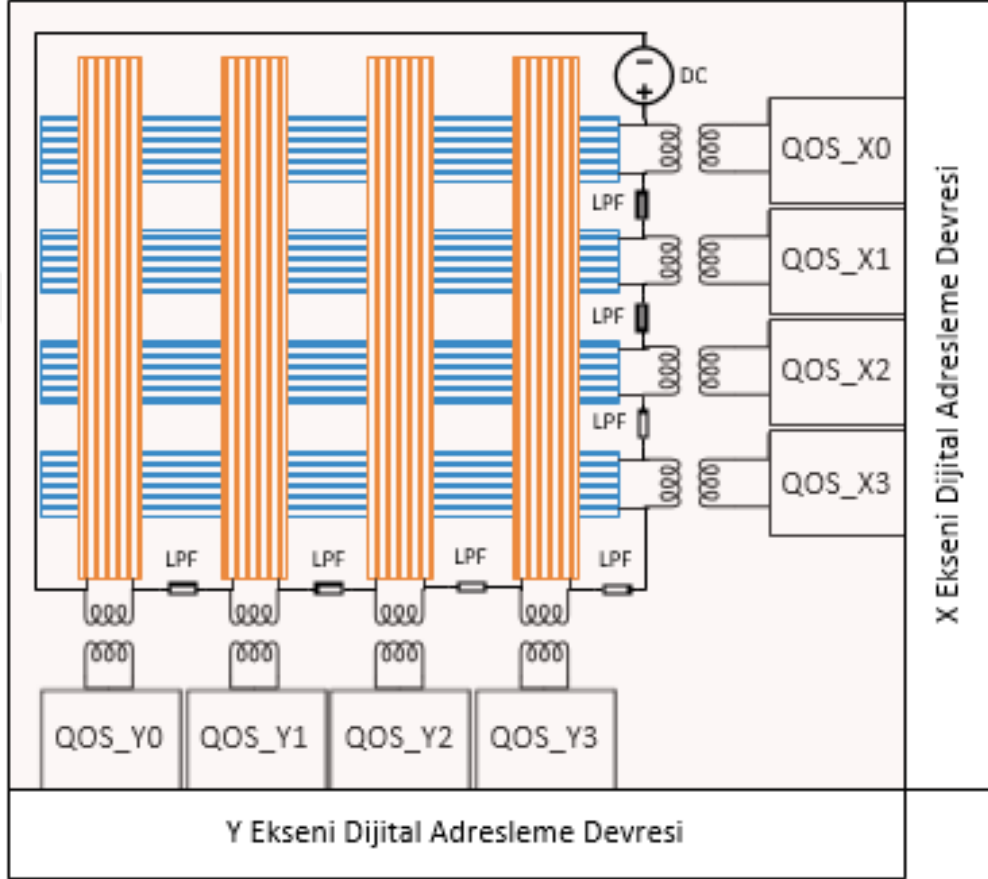
Süperiletken filmlerin nano-fabrikasyon yöntemlerindeki gelişmeler, son derece gelişmiş dedektörler için yeni bir yol oluşturmuş ve boyutlarının küçülmesine rağmen süperiletken entegre devrelerin yüksek hassasiyet ve yüksek işlem hızları sayesinde süperiletken dedektörler öne çıkmaya başlamışlardır [1]. Süperiletken cihazlar, hassas ve hızlı tespit için en uygun seçimlerden birisidir çünkü süperiletken enerji aralığı bir yarı iletkenin yaklaşık üç derece daha düşüktür. Bu nedenle bir süperiletken dedektörde radyasyon emilimi, aynı ışın enerjisi için iki veya üç derece büyüklükte bir çığ elektron yükü oluşturur [1]. Bu avantajlar sayesinde süperiletken foto-dedektörler için duyarlılık ve algılanan enerji aralığı daha geniş olur ve süperiletken dedektörlerin yarıiletken dedektörlere oranla daha tercih edilir bir teknoloji olmasını sağlar. Bunların yanı sıra, olağan üstü zamanlama karakteristikleri ve tek foton algılama hassasiyetleri ile son zamanlarda kuantum bilgi işleme ve algılama alanlarında süperiletken şerit çizgi dedektörleri çok dikkat çekmektedir [2]. Süperiletkenlerdeki uyarılmış elektronların enerji sönmelenme zaman sabitleri piko saniye aralığındadır ve süperiletken foton sayaçları için gigahertz tekrar hızı ile moleküler dedektörler için gerekli zaman çözünürlüğünü garanti ederler [1]. Yüksek işlem hızlarının yanı sıra, süperiletken dedektörler için algılanabilecek enerji genliği de oldukça düşüktür ve bu nedenle süperiletken şerit çizgi dedektörleri molekül, foton, iyon, elektron, nötron gibi düşük enerjili parçacıkların algılanmasında yaygın olarak kullanılmaktadır. Düşük enerjili parçacıklar, süperiletken şerit çizgiler üzerinde oluşan foton ışınması ile meydana gelen enerji sayesinde algılanabilmektedirler. Enerjinin saptanması ve ışınım algılama da kullanılabilmesi için şerit çizgi yapısının, RSFQ teknolojisine dayandırılarak oluşturulan tümleşik devre yapıları ile okunmasının ve işlenmesinin sağlanması gerekmektedir. Böylece süperiletken dedektör yapısının ilk pikseli oluşturulabilmekte ve bu yapıların uygun seri bağlantılı olarak birleştirilmesi ile dedektör matrisleri oluşturulabilmektedir. Süperiletken entegre devre üretimi için göz önünde bulundurulması gereken özelliklerden biri de kritik sıcaklık değerlerinin uyumluluk göstermesidir. Aynı

yonga üzerinde üretilmesi hedeflenen süperiletken yapıların çalışma sıcaklık değerlerinin ve çalışma mekanizmalarının uygunluk gösteriyor olması gereklidir. Böylece entegre devrelerin üretilebilmesi ve birleştirilerek kullanılabilmesi aynı yonga üzerinde sağlanabilmektedir.

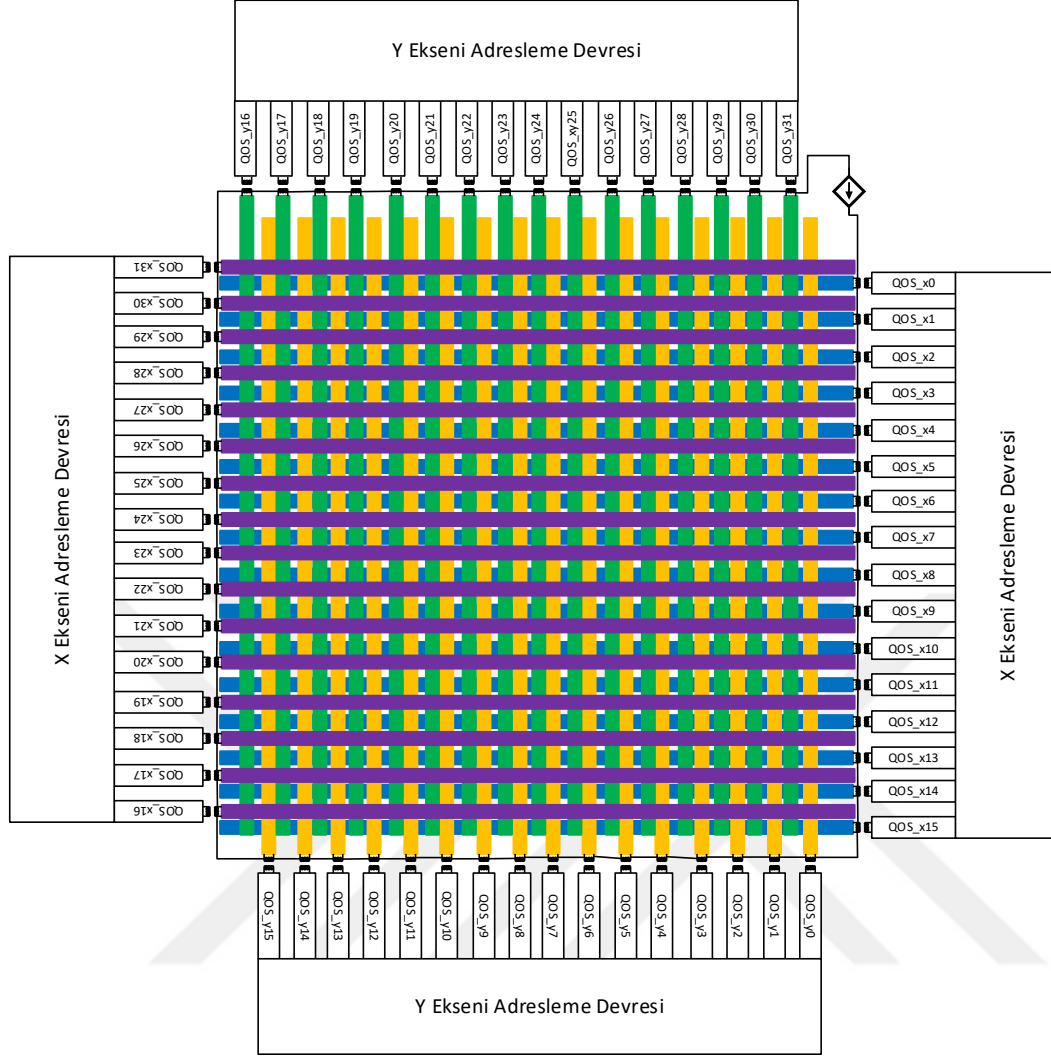
### **1.1. Tezin Amacı**

Düşük enerjili parçacıkların algılanmasında kullanılması amacıyla, SSLD yapısı ile 1-bit'lik ön okuma devresi olarak kullanılan akım algılayıcı devre birleştirilerek, dedektör pikseli oluşturulmuştur. Bu yapı ile şerit çizgiler üzerindeki ışınma algılanarak, ışınma ile oluşan enerji değişimi entegre devre çıkışında SFQ darbesi olarak gözlemlenebilmektedir. Bu entegre devrenin düşük enerjileri algılama hassasiyeti, ön okuma devre yapısının içerisinde bulunan devre parametreleri ile doğrudan ilişkili olduğu için ön okuma devre simülasyonu yapılması ve Parçacık Sürü Optimizasyonu (PSO) metodu kullanılarak devre parametrelerinin optimizasyonun gerçekleştirilmesi amaçlanmıştır. Optimize edilmiş simülasyon sonuçlarının deneysel yöntemlerle kanıtlanması ve deney sonuçlarının simülasyon sonuçları ile uygunluğunun gözlemlenmesi hedeflenmiştir. Böylece süperiletken dedektör matrisinin 1-pikselli yapısı tasarlanmış ve doğrulanmıştır. Doğrulanmış yapılar uygun yöntemlerle birleştirilerek küçük ölçekli dedektör matrisi oluşturulması ile daha büyük entegre dedektör piksellerinin kurulabilmesine temel oluşturulabilecektir. Dedektörlerde ışınım algılama ve okuma amacıyla oluşturulan dedektör pikseli tasarımı ve bu yapıların birleştirilmesinden oluşan dedektör dizini, ışınım algılama durumunda, ışınımın düştüğü pikselin ön-okuma devresinde çıktı oluşturmaktadır. Fakat çok pikseli 1000x1000 dedektör yapılarında 2000 ön-okuma devresi çıkışının ve şerit çizgilerin kesişim noktaları düşünüldüğünde  $10^6$  tane ışınım belirleme alanının olduğunu düşünürsek, bu dedektörler için adresleme devrelerinin kullanımı kaçınılmaz olacaktır. Tez çalışmaları 114E099 numaralı TUBİTAK projesi kapsamında yapılmıştır. RSFQ tabanlı dijital devre tasarımları ile gerçekleştirilebilen adresleme devreleri tasarımı proje kapsamında başka bir araştırma konusunu oluşturmaktadır ve gerçekleştirilen tez içeriğinde yer almamaktadır. Dedektör pikselinin oluşturulması, dedektör dizininin oluşturulması, bu yapılar için performans değerlendirilmesi, optimizasyon, test ve deney sonuçları ile doğrulama çalışmaları gerçekleştirilmiştir. Proje hedeflerinin bir bölümünün

tamamlanmasını sağlamış olan bu tez çalışması sonrasında, başka bir akademik çalışma kapsamında adresleme devreleri oluşturulması ve ışınım yeri belirleme sonucunda büyük ölçekli dedektör yapılarının elde edilebilirliğinin gösterilmesi hedeflenmektedir. Şekil 1.1 proje hedefi olan küçük ölçekli dedektör matrisi kurulumunu temsil etmektedir. Şekil 1.2’de paylaşılan gösterim 32x32 büyük ölçekli dedektör matrisini göstermektedir.



Şekil 1.1 : 4 Piksel'lik ölçeklenebilir dedektör eksenleri gösterimi.

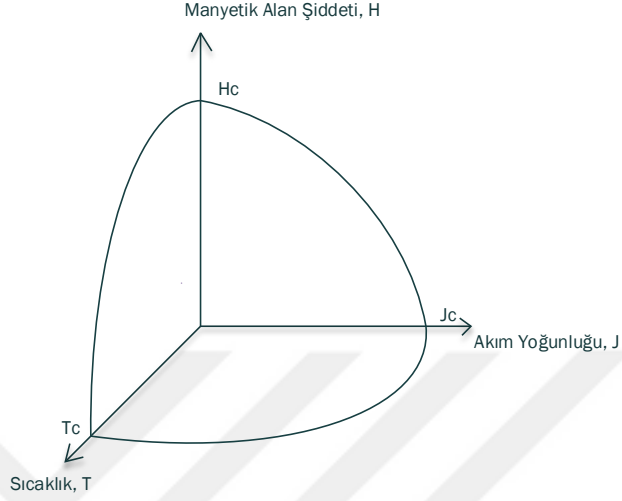


Şekil 1.2 : 32x32 Dedektör matrisi gösterimi.

## 1.2. Süperiletkenlik İle İlgili Temel Bilgiler

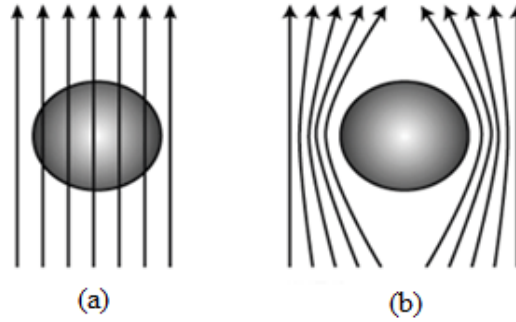
1908 yılında Kamerlingh Onnes tarafından Helyum gazının sıvılaştırılması ile metallerin düşük sıcaklıklarda sergiledikleri özellikler incelenmeye başlandı. 1911 yılında Onnes yaklaşık 4 K (Kelvin) sıcaklıklara kadar inildiğinde elektriksel direncin, cıvanın kritik sıcaklık değeri altında sıfıra düştüğünü gözlemledi. Araştırmalarıyla 1913 yılında Onnes Nobel fizik ödülünü kazandı. 1931 yılında Wander Johannes de Hass ve Willem Keesom bir alaşım içerisinde süperiletkenliği gözlemledi. Süperiletkenliğin sağlanabilmesi için, metalin kritik sıcaklığın altına inmenin yanı sıra uygulanan manyetik alan şiddetinin ve akım yoğunluğunun belirli bir değer altında tutulması gerekmektedir. Süperiletkenlik, malzemenin kritik sıcaklık değeri, kritik manyetik alan şiddeti ve kritik akım yoğunluğu seviyelerinin

altında gerçekleşmektedir. Bu durum Şekil 1.3'deki küresel şekil altında kalan alan olarak temsil edilmiştir. Malzemelerin herbirinde süperiletkenlik gözlemlenemediği gibi, süperiletkenlik gözlemlenebilen malzemeler için de kritik sıcaklık, kritik manyetik alan ve kritik akım yoğunluğu değerleri farklılık göstermektedir.



Şekil 1.3 : Süperiletkenlik tanım aralığı.

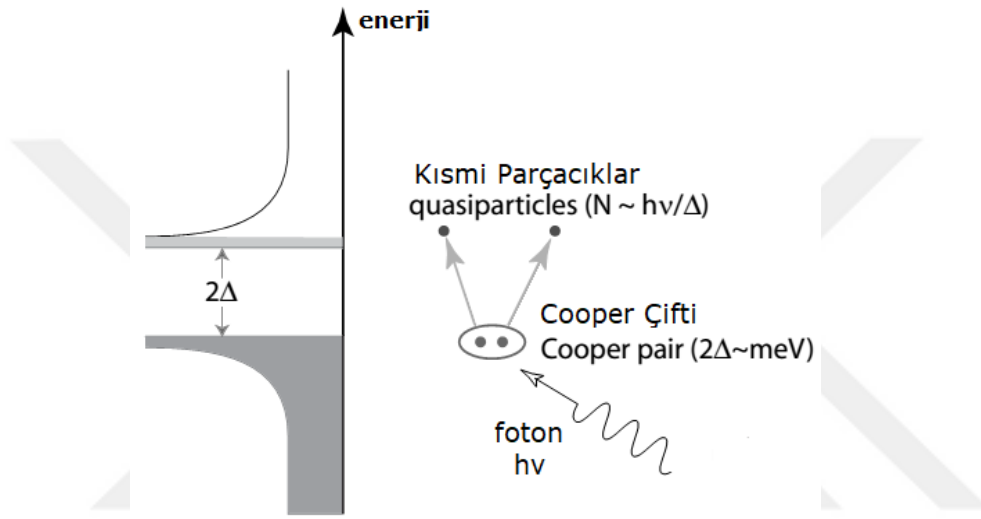
Süperiletkenliğin kritik sıcaklık seviyesi altında sıfır direnç göstermesinin yanında, ikinci temel özelliği de manyetik alanı dışarlama özelliğidir. 1933 yılında Walther Meissner ve Robert Orhsenfeld süperiletken durumda bulunan malzemelerin manyetik alanı dışarlama özelliğini keşfederek, bu özelliğe Meissner etkisi (Diamanyetizma) ismini vermiştir [3]. Meissner etkisi Şekil 1.4'de gösterilmiştir.



Şekil 1.4 : Manyetik alan çizgileri (a)normal iletkenlik durumunda, (b) süperiletkenlik durumunda ( Meissner etkisi).

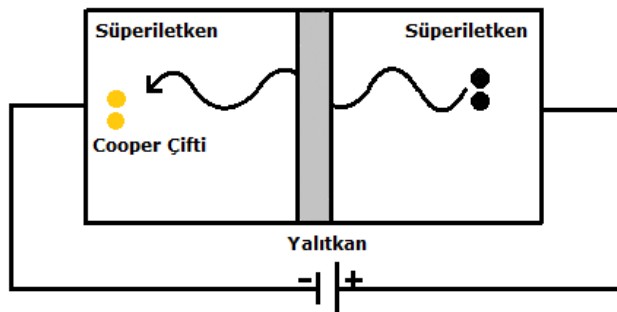
Bu etkilerin yanısıra süperiletken enerji seviyeleri ve parçacık etki analizi çalışmaları sonucunda Fritz ve Heinz London uzun zamandır beklenen yeniliği gerçekleştirerek 1935 yılında London Teoremi adını verdikleri iki denklem sayesinde süperiletkenlerin elektromanyetik alan ile etkileşimlerini tanımlamışlardır . 1957

yılında John Bardeen, Leon Cooper ve Robert Schrieffer süperiletkenlerin içerisinde enerji taşıyan parçacıkları ve elektron hareketlerini “Cooper Çiftleri” kavramı altında dalga fonksiyonu olarak tanımladılar [4]. Yarıiletkenlerdeki eV seviyelerinde bulunan bant genişliğine karşılık gelen Cooper çifti kırılma enerjisi meV seviyelerindedir. Yani çok düşük enerjili ışınımlar bile süperiletkenliği sağlayan Cooper çiftlerini kırabilir ve malzemenin normal iletkenlik durumuna geçmesine neden olabilir. Cooper çifti ve kısmi parçacıklar için enerji seviyeleri Şekil 1.5’de paylaşılmıştır.



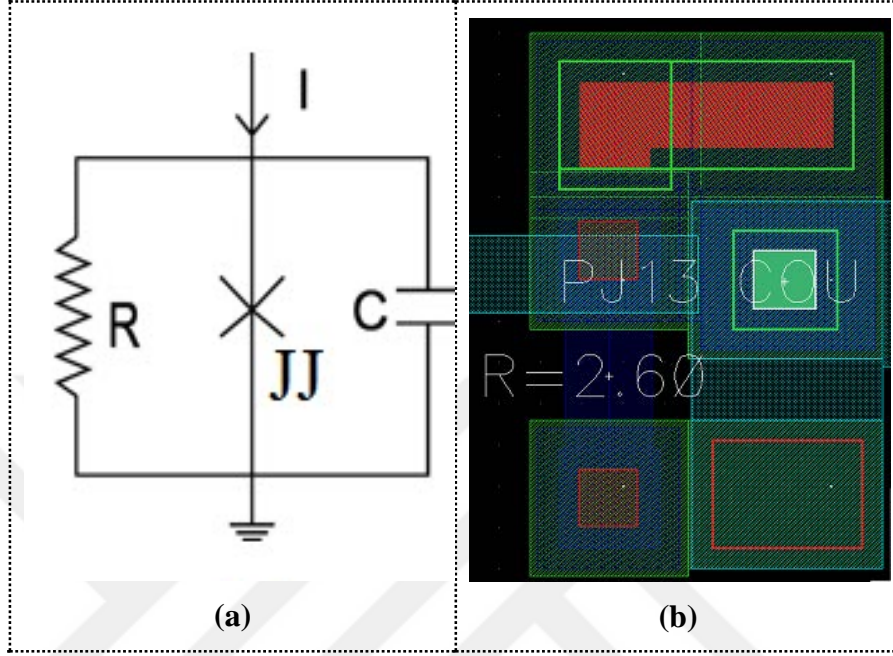
Şekil 1.5 : Cooper çifti ve kısmi parçacıklar için enerji seviyeleri.

1962 yılında Brian David Josephson Şekil 1.6’da gösterildiği gibi iki süperiletken katman arasında bulunan ince bir yalıtkan yüzeyden akımın iletilmesini tanımlayarak gerçekleşen olayı “Josephson Junction (JJ)” (Josephson Ekleme) olarak adlandırmıştır [4].



Şekil 1.6 : Josephson eklemi temsili gösterimi.

Josephson eklemi, Schrödinger denklemlerine uygun olarak çalışmaktadır. Josephson eklemi için eşlenik devre gösterimi Şekil 1.7’de ve çalışma prensibini açıklayan Denklemler (1.1-1.2-1.3)’de paylaşılmıştır.



Şekil 1.7 : Josephson eklemi, (a) eşlenik devre gösterimi, (b) yonga tasarımı.

Josephson eklemi üzerinde Cooper çiftleşmiş elektronlarının yalıtkan bariyeri aşarak iki süperiletken katman arasındaki hareketine Josephson tünellemesi adı verilmiştir. Bu elektron akışından kaynaklanan akım denklemi Denklem (1.1)’de gösterilmektedir. Denklem içerisinde yer alan  $\delta$ , iki süperiletken katmandaki elektrotların faz farkını ve  $I_0$  kritik akım değerini temsil etmektedir [5].

$$I = I_0 \sin \delta \quad (1.1)$$

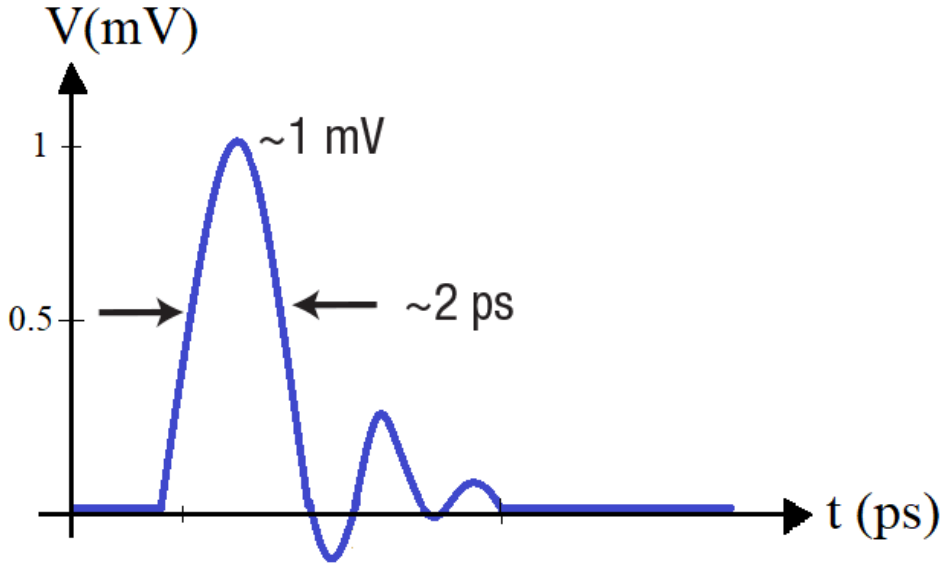
Josephson eklemi üzerinde  $V$  voltajı varlığında,  $\delta$  zamana bağlı olarak Denklem (1.2)’e göre değişim göstermektedir [5].

$$\frac{d\delta}{dt} = 2e \frac{V}{\hbar} = \frac{2\pi V}{\Phi_0} \quad (1.2)$$

$$I = I_0 \sin \frac{2eV}{\hbar} t \quad (1.3)$$

DC Josephson etkisi olarak adlandırılan, Josephson eklemi üzerindeki iki süperiletken katman arasında herhangi bir voltaj farkı uygulanmadan kritik akım

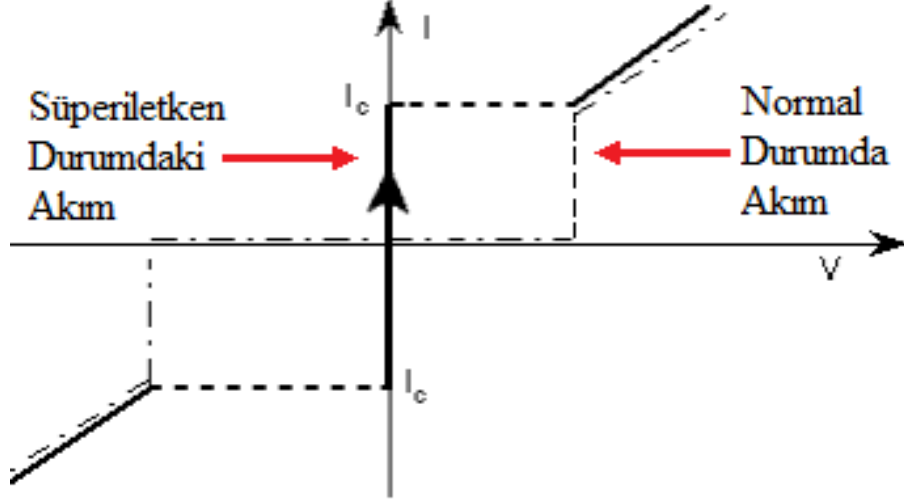
değeri altındaki akımların geçebileceğini gösteren temel ifade Denklem (1.1)'de gösterilmektedir. Statik DC Josephson ilişkisine göre, sıfır voltaj altında taşınabilecek akım değeri,  $I_0$  ile limitlenmektedir. Bu  $I_0$  değeri, süperiletken katmanlar arasındaki etkileşim ve aralarında yer alan ince yalıtkan katmanın kalınlığına bağlı olarak değişim göstermektedir. Bunun yanı sıra AC Josephson etkisinde ise, eklem üzerine bir V voltajı uygulandığında veya kritik akım değerinden daha yüksek bir akım uygulandığında Josephson eklemi üzerindeki akım Denklem (1.2-1.3)'de açıklanan faz farkı değişimine göre salınım göstermektedir. Bu prensiplere bağlı olarak oluşan pikosaniye mertebelerinde genişliğe sahip olan eklem voltajının SFQ darbesi Şekil 1.8'de gösterilmiştir. Josephson eklemlerine, kritik akım değerinin üzerinde bir akım uygulandığında,  $2\pi$ 'lik bir faz kayması meydana gelmektedir ve bu faz kayması  $\sim 2$ ps gibi bir süre içerisinde süperiletken durumun bozulmasına ve eklem üzerinde voltaj oluşmasına neden olmaktadır. Eklemin anahtarlanması sonucu oluşan voltaj SFQ darbesi olarak adlandırılır ve bu darbe SFQ devrelerinin mantık 0-1 yapısını oluşturur.



Şekil 1.8 : SFQ darbesi gösterimi.

Josephson ekleminin akım-voltaj karakteristik eğrisi Şekil 1.9'de verilmiştir. Süperiletken durumda kritik akım değeri aşıncaya kadar direnç oluşmaksızın akım artışı gözlemlenirken, kritik akım değerinin geçilmesi ile süperiletkenliğin bozulması sonucunda akım-voltaj eğrisi normal durumdaki akım ile paralellik göstermektedir.





Şekil 1.9 : Josephson eklemi akım-voltaj eğrisi.

Süperiletkenliğin üçüncü önemli özelliği ise akı kuantalama (flux quantization) olarak adlandırılan ve akı içeren kapalı döngü süperiletken bir yüzey akı kuantasının birimleri oranında nicelenmesini tanımlayan durumdur. Akı kuantası Denklem (1.4)'de ifade edildiği gibi, denklem içerisinde yer alan  $h=2\pi\hbar$  Plank sabitini,  $e$  ise elektron yükünü temsil etmektedir ve akı kuantası birimi Weber (W) olarak ifade edilmektedir

$$\Phi_0 = \frac{h}{2e} \approx 2.07 \times 10^{-15} \text{ Wb} \quad (1.4)$$

Akı kuantalama Denklem (1.5)'de paylaşılan makroskopik dalga fonksiyonu ile oluşmaktadır [5]. Eğer kapalı halka süperiletken üzerine uygulanan bir akım ya da alan bulunmuyorsa,  $\varphi(\vec{r}, t)$  süperiletken içerisinde bulunan,  $2e$  elektron yüküne sahip olan, tüm Cooper çiftleri için aynı değere sahip olmaktadır. Manyetik akı uygulandığında ise süperiletken halka etrafındaki faz  $2\pi n$  katsayıları ile değişim göstermektedir,  $n$  kapalı akı kuantasının sayısını ifade etmektedir [5].

$$\Psi(\vec{r}, t) = |\Psi(\vec{r}, t)|^{i\varphi(\vec{r}, t)} \quad (1.5)$$

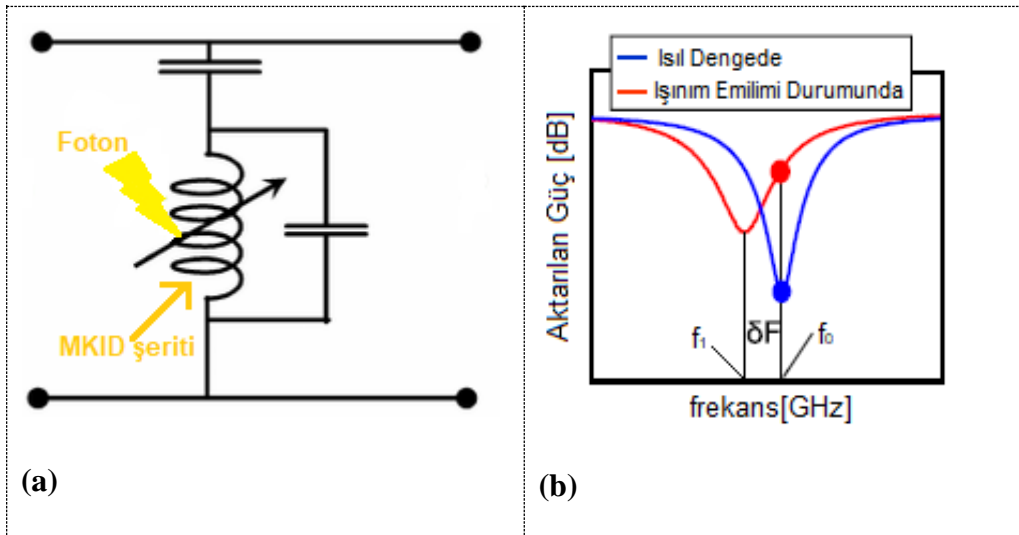
### 1.3. Süperiletken Tabanlı Işınım Dedektörleri

Süperiletken Tabanlı Işınım Dedektörleri foton, iyon, elektron, molekül gibi düşük enerjili parçacıkların algılanmasında kullanılarak yüksek algılama hassasiyetleri

sunmaktadırlar. Süperiletken Tabanlı Işınım Dedektörleri kullanım amaçlarına göre farklı türler içerisinde sınıflandırılmaktadır.

### 1.3.1. MKID

X-ray dalga boyundan mm dalga boyutlarının altındaki elektromanyetik spektruma kadar, iyi bir hassasiyet sağlamaları nedeniyle Mikrodalga Kinetik İndüktans Dedektörleri (MKIDs) olarak adlandırılan dedektör türü, ışınım algılama dedektörleri arasında yerini almıştır. MKID türünde de tepkinin kaynağı kinetik indüktans değişimine dayanmaktadır. Kinetik İndüktans, süperiletken malzemenin içindeki yük taşıyıcıların eylemsizliğinden kaynaklanmaktadır [6]. Süperiletken durumdaki şerit üzerine ışınım düşmesi cooper çiftlerinin kırılmasına ve kısmi parçacıklar ile Cooper çiftleşmiş elektronlarının oranının değişmesine neden olmaktadır. Kritik sıcaklık altında süperiletken durumda bulunan bir şerit üzerinde kısmi parçacık sayısı oldukça azdır. Süperiletkenin yüzey empedansı, çiftleşmiş Cooper elektronlarından kaynaklı kinetik indüktans tarafından belirlenmektedir. Rezonans devresi eklenerek şerit üzerindeki ışınım kaynaklı yüzey empedansında meydana gelen değişim mikrodalga iletimi olarak gözlenebilmektedir. Genel olarak süperiletken mikro-şerit okuma elektroniği olan rezonatörün içine indüktif bir değer olarak yerleştirilir ve şerit üzerinde oluşan tepki ölçülmeye çalışılır. Şekil 1.10'da gösterildiği gibi ön-okuma devresi ile mikro şerit yapısının iç içe yer aldığı bir tasarım oluşturulmaktadır.



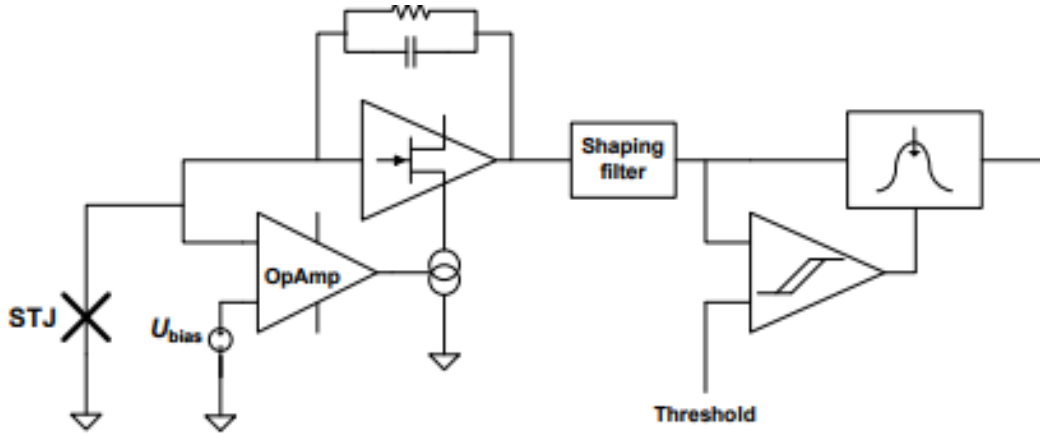
Şekil 1.10 : MKID, (a) şematik gösterimi, (b) rezonans frekansı grafiği.

MKID dedektörlerinin temel emilim mekanizması, ışınım enerjisinin kısmi parçacık (quasi particle) oranını artırmasına dayalıdır. Yüzey empedansı kısmi parçacık sayısının malzeme içerisinde artışına bağlı olarak artarken, kinetik indüktans değeri Cooper çiftleşmiş elektronlarına bağlıdır. MKID dedektörlerinde temel amaç yüzey empedansı değişiminin ve rezonans devresi ile ışınım algılama sonrası meydana gelen frekans kaymasının ölçülebilmesidir. MKID çalışma prensibi de Cooper çiftlerinin kırılmasına dayandığından oluşan ısı gürültünün kabul edilebilir limit değerlerini aşmaması ve süperiletkenliğin bozulmaması için kullanılan malzemenin kritik sıcaklık değerinin oldukça altında çalıştırılırlar [6]. Foton enerjisinin MKID'lere verimli bir şekilde aktarılabilmesi için X-ray dedektörleri tasarımında, tantalum foton emici şeridin her iki yanında alüminyum MKID yapıları kullanılabilir [7].

### 1.3.2. STJ

Süperiletken Tünel Eklemleri (Superconducting Tunnel Junctions, STJs) kriyojenik dedektörler arasındadır ve ışınım dedektörleri olarak bir çok uygulamada kullanılmaktadırlar. Özellikle THz görüntüleme dedektörlerinde STJ türü uygulamalara sıklıkla rastlanmaktadır [8]. STJ dedektörleri Josephson eklemlerinden oluşur ve diğer dedektör yapıları gibi şeritler halinde tasarlanmazlar. Foton veya düşük enerjili parçacıkların algılanabilmesi için, STJ dedektörlerine DC Josephson etkisini baskılamak için manyetik alan uygulanır ve bu yöntemle kısmi parçacıkların tünellenme akımı değişimi ölçülebilir [9]. STJ eklemi kritik akım değerine yakın akım değerlerinde beslenir ve kritik akım değeri limitinde termal olarak uyarılan kısmi parçacıklar çalışma sıcaklık değeri süperiletkenlik geçiş sıcaklığının oldukça altına düşürülerek baskılanır [9]. Süperiletken enerji aralığından daha fazla enerjiye sahip foton ya da parçacığın süperiletken elektrot bölgeye düşmesiyle Cooper çiftleşmiş elektronları arasındaki bağlar kopar ve kısmi parçacıklar oluşur. Kısmi parçacıkların fazlalaşması, kısmi parçacıkların tünelleme akımında artışa neden olur. Kısmi parçacıkların tekrar Cooper çiftlerine dönüşme zaman sabiti  $\sim \mu\text{s}$  mertebelerinde olduğundan, ışınımına sebep olan her foton veya parçacık için  $\sim \mu\text{s}$  zaman aralıklı akım darbesi oluşturulur [9]. STJ yapısı Josephson eklemine benzemesine rağmen, eklem boyutu açısından SQUID ve SFQ mantık devrelerinde kullanılan  $\sim \mu\text{m}$  boyutlarındaki eklemlerden farklıdır. STJ yaklaşık 100-200  $\mu\text{m}$

eklem boyutlarına sahiptir [9]. STJ ışınm dedektörleri doğrudan safir gibi katı, alt katman üzerinde geliştirilirler. Bu nedenle fabrikasyon yönteminde karmaşık mikroüretim sistemlerine gerek duyulmamaktadır [10]. Klasik bir STJ yapısı, Josephson eklemlerinde olduğu gibi süperiletken-yalıtkan-süperiletken katmanları ile üretilir. STJ içerdiği iki süperiletken katmanı ışınm emici olarak kullanmaktadır ve pratik uygulamalarda  $T$  çalışma sıcaklığı,  $T_c$  süperiletken malzemenin kritik sıcaklığı olmak üzere  $T=0.1xT_c$  düzeyinde çalıştırılır [10]. Şekil 1.11’de STJ türü dedektörler için gerçekleştirilmiş bir okuma elektroniği yapısı paylaşılmıştır.

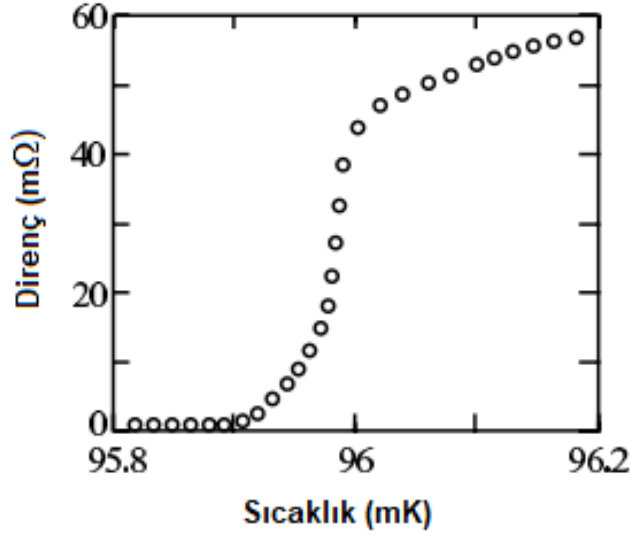


Şekil 1.11 : STJ türü dedektör ve okuma devresi [10].

### 1.3.3. TES

Kinetik indüktans dedektörlerinin performansları sıcaklığa bağlıdır ve daha iyi ölçüm performansı elde etmek amacıyla kritik sıcaklık değerinin oldukça altında çalıştırılırlar. Geçiş Kenarı Sensörü (transition edge sensör, TES) TES veya bolometre (bolometer) olarak adlandırılan ve direnç değişimine bağlı olarak şerit üzerinde potansiyel fark oluşan süperiletken dedektörlerde ise  $T_c$  değeri etrafında dedektör çalıştırılır. Bolometre ışınm dedektörleri McDonald tarafından ilk kez 1987 yılında geliştirilmiştir [11]. TES dedektör çizgileri üzerinde ışımaya bağlı olarak bölgesel direnç oluşan bölgeye sıcak bölge (hotspot) adı verilmektedir. Gelen ışıma kaynaklı olarak süperiletkenlik, sıcak bölge üzerinde kısmi olarak bozulur. TES dedektör türünde çalışma sıcaklık aralığı, kritik sıcaklık değeri civarında tutulduğundan tepki okuma işlemi de aynı sıcaklık değerine yakın çalışabilen elektronik devreler ile ya da oda sıcaklığı elektroniği ile gerçekleştirilebilmektedir. Aynı yonga üzerinde monolitik kurulumun gerçekleştirilebilmesi için dedektör

şeritleri ve okuma elektroniğinin çalışma sıcaklık aralıklarının uyumlu olması gerekmektedir. Bu nedenle, TES dedektörleri SFQ okuma yöntemi ile monolitik kurulumu uygun değildir. Şekil 1.12’de gösterildiği gibi gelen ışımaya bağlı olarak kritik sıcaklık değerinin üzerine çıkılmaktadır ve bu nedenle bölgesel olarak bozulan süperiletkenlik ile direnç değeri artış göstermektedir.



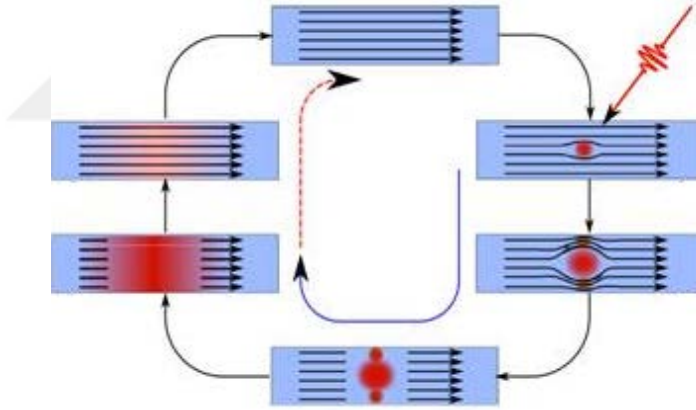
Şekil 1.12 : TES sıcaklık ve direnç ilişkisi grafiği [12].

TES süperiletken şeritleri dar bir sıcaklık aralığında süperiletkenlik durumundan normal duruma geçerek yüksek elektriksel tepki oluştururlar ve bu nedenle ölçüm hassasiyetleri yüksektir. TES şeritlerine sabit besleme voltajı uygulanmaktadır ve bu voltaj şerit üzerindeki elektronların kritik sıcaklık değerine yakın tutulmasını sağlar. Foton emilimi gerçekleşmesiyle şerit üzerindeki ısı artışına bağlı olarak direnç artışı gözlemlenir, ancak şerit üzerindeki akım iletimi direnç etkisi ile azalır. Şerit üzerinde azalan akım Joule ısınmasını azaltır ve şerit kısa sürede eski sıcaklık değerine geri döner. TES üzerindeki tepki, şerit üzerindeki akım değişimi ile ölçülebilmektedir.

#### 1.3.4. SSPD

Süperiletken Tek Foton Dedektörü (Superconducting Single Photon Detector, SSPD) adlandırması ilk kez Dr Gol'tsman tarafından yapılmıştır [6]. Fakat bu adlandırmadaki problem, neredeyse tüm süperiletken dedektörlerin tek foton algılama kapasitesine sahip olması ve böylece bu SSPD adlandırmasının türüne özgü olmaktan çıkmasıydı. Süperiletken Nanotel Tek Foton Dedektörü (Superconducting

Nanowire Single Photon Detector, SNSPD), Nanotel Süperiletken Tek Foton Dedektörü (Nanowire Superconducting Single Photon Detector, NSSPD), Süperiletken Nanotel Dedektör (Superconducting Nanowire Detector, SND), Süperiletken Büklüm Dedektörü (Superconductor Meander Detector, SMD) gibi aynı türe ait bir çok isimlendirme meydana gelmiştir [13]. İsmi geçen bu dedektörlerin hepsi aynı türe ait olarak kabul edilmektedir ve bu aşamadan itibaren SSPD dedektör türleri olarak anılacaktır. SSPD dar bir süperiletken şerit ile temsil edilmektedir. Şeritin kalınlığı yonga tasarımı üzerinde, elektronun termalizasyon uzunluğundan daha dar olarak çizilmektedir ve dedektör süperiletkenin kritik sıcaklığının oldukça altında çalıştırılmaktadır [14]. Şekil 1.13’de gösterildiği gibi SSPD türü dedektör şeritleri kritik akım değerlerinin altında çalıştırılarak, foton emiliminin meydana gelmesi ile şerit üzerinde direnç oluşan sıcak bölgeler meydana gelmektedir. Bu direnç etkisi ile şerit üzerinde potansiyel fark oluşmaktadır. Oluşan voltaj, şeritin indüktif değerine bağlı olarak belirli bir süre sonra sönümlenir ve şerit başka bir foton ışınımını algılamaya hazır hale gelir.



Şekil 1.13 : SSPD mikroşerit üzerinde ışınım etkisi [15].

SSPD’lerin TES türü dedektörlerden farkı, SSPD süperiletken şerit kritik sıcaklığının oldukça altında bir değerde çalıştırılmasına karşın, TES şeritleri kritik sıcaklık değerine yakın değerlerde çalıştırılarak süperiletkenliğin ışınım emilimi ile kısmi olarak bozulması sağlanır. SSPD nano şeritinin NbN tabanlı üretildiği düşünüldüğünde yaklaşık 10 K kritik sıcaklık değerine karşın, şeritin çalışma sıcaklığı yaklaşık 4 K civarlarında tutulur. Ama SSPD şeritlerinde çalışma kritik akım değeri, şeritin kritik sıcaklık değerine oldukça yakın değerlerde tutularak gelen ışınım ile elektronlar arasında ışınım enerjisi kaynaklı ısı meydana gelmesi sağlanır.

Bu elektron ısıısının kritik sıcaklığın üstüne çıkması ile yerel olarak dirençli bölge oluşumu gözlenir. Isınan elektronun ısı alışverişi nedeniyle sıcak bölge belirli oranda genişleme gösterse de besleme akımı uygulanıyor olması nedeniyle oluşan dirençli bölge üzerinde potansiyel fark gözlemlenebilir. TES kızıl ötesi dalga boylarına yakın değerlerde ışınım algılama hassasiyeti bakımından SSPD türü dedektörlerden daha önde bulunmaktadır. SSPD ise tepki hızı ile TES dedektörlerinin önüne geçmektedir.

### 1.3.5. SSLD

Süperiletken Işınım Dedektörleri içerisinde elektron, iyon, X-ray ve biyomolekül gibi düşük enerjili parçacıkların tespit edilebilmesi için kullanılan tür süperiletken şeritçizgi dedektörleri olarak adlandırılmaktadır [13]. SSLD yapısı SSPD yapısına benzerlik göstermektedir, ancak SSLD şeritleri SSPD şeritlerine göre çok daha büyüktür. SSLD yaklaşık 20keV değerlerine kadar parçacıkları algılayabilir [1]. SSLD, kullanım amacına göre direnç etkili veya kinetik indüktans etkili olarak çalıştırılabilmektedir. Işınım etkisine maruz kalan süperiletken ince filmler bolometre türü dedektörlerde gözlemlenen direnç oluşumunun yanı sıra farklı bir tür tepki daha oluştururlar. Bu tepki anlık kinetik indüktans değişimine göre oluşmaktadır ve bu tepki türüne bağlı kalarak çalışan dedektörlere kinetik indüktans dedektörleri veya kinetik indüktans modunda çalışan SSLD denilmektedir. 1990 yıllarının başında keşfedilen Kinetik İndüktans Dedektörleri [16] [17], 2002 yılında yeni bir çoklama metodu ile çok pikseli dedektör matrisleri yapılabilmesinin ve kullanılmaya başlamasının önünü açmıştır. Bu dedektörler özellikle uzay araştırmalarında kullanım kolaylığı sağlamıştır [18]. Kinetik indüktans modlu SSLD'lerde, Denklem (1.6) ile süperiletken ince film üzerinde oluşan voltaj değeri hesaplanabilmektedir. Denklem içerisinde yer alan  $V_L$  indüktans değişimine bağlı olarak oluşan voltajı,  $I_B$  uygulanan bias akımını, ve  $(dL(t)/dt)$  terimi de süperiletken şeritleri üzerinde ışımaya bağlı olarak meydana gelen kinetik indüktans değişimini ifade etmektedir [19].

$$V_L = I_B \times \frac{dL(t)}{dt} \quad (1.6)$$

Işınım sonrası meydana gelen tepkinin kaynağı, süperiletken şeritler üzerine düşürülen ışımının cooper çiftlerini kırması ve kısmi parçacıklar (quasiparticles)

denilen normal elektronları oluşturmaktadır. Kinetik indüktans bu süperiletken malzeme üzerinde bulunan Cooper çifti ve kısmi parçacıklardan oluşan yük taşıyıcılarının eylemsizliğinden kaynaklanan indüktans değerine verilen terminolojik bir isimdir. Cooper çiftleri herhangi bir direnç oluşmasına sebep olmadan akım taşıyan eşleşmiş elektronları temsil ederken, kısmi parçacıklar akım taşıırken direnç oluşumuna sebep olan normal elektron yapılarını temsil etmektedirler. Cooper çiftlerinin kırılarak normal metalleri oluşturması, hem süperiletken ince filmin yüzey empedansının hem de kinetik indüktans değerinin değişmesine neden olmaktadır. Bu kinetik indüktansa bağlı oluşan enerji ölçümü ve buna bağlı olarak çalışan dedektörlerin yapılabileceği 2003 yılında yayınlanan bir makale ile gösterilmiştir . Kinetik indüktansa bağlı olarak dedektör şeritlerinde voltaj oluşturmak ve dedektör kurulumunu bu temelde gerçekleştirmek amacıyla şeritler için kullanılan süperiletken malzemenin kritik sıcaklık değerlerinden daha düşük sıcaklıklarda tutulması uygun görülmektedir [20]. Gelen ışımanın sıcaklık artışına bağlı olarak süperiletkenlik durumunu bozmaması sağlanmaya çalışılmakta ve eğer süperiletkenlik bozulup normal duruma geçilirse, şerit üzerinde direnç oluşumu gözlemlenebilmektedir [20]. Gerçekleştirilmiş olan teorik bir çalışmada üç farklı malzeme kullanılarak bunlar için farklı parametre setleri oluşturulmuş ve sonucunda kinetik indüktans değerlerine bağlı olarak oluşan voltaj değerleri ölçülerek çizelge haline getirilmiştir [20]. Sonuçların karşılaştırılması Çizelge 1.1’de paylaşılmıştır.

Çizelge 1.1 : Farklı süperiletkenlerden yapılmış kinetik indüktans dedektörlerinin parametrik değerlendirilmesi [20].

Malzeme	$T_c(K)$	$V(0)$ $10^{22}eV^{-1}cm^{-3}$	$W \times L$ $\mu m \times \mu m$	T(K)
NbC	10	2.6	1.5x3.0	1.6
Nb	6.5	16	1.0x4.0	1.0
MoRe	6.1	8.7	1.3x0.8	1.0

Tabloda yer alan verilere göre kinetik indüktans şeritlerinden elde edilen potansiyel farklarda, çalışma sıcaklığına ve şeritin fiziksel yapısına bağlı olarak farklılık gözlemlenmektedir. Şeritlerin boyutları ve test edildikleri sıcaklık değerleri paylaşılmıştır, bu veriler ışığında kinetik indüktans dedektörlerinin kullanılan süperiletken malzemenin kritik sıcaklık değerinden yaklaşık olarak 10 kat daha az sıcaklık değerlerinde çalıştırıldığı görülmektedir. SSLD dedektör şeritleri ile ön-



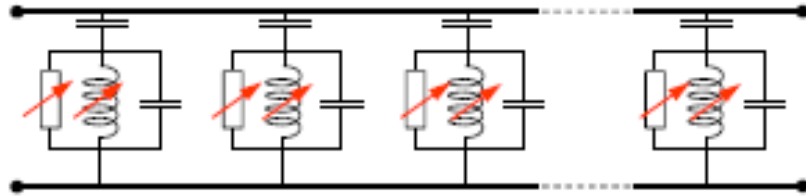
okuma devresinin aynı yonga üzerinde monolitik kurulumu için çalışma sıcaklıkları dikkate alınarak kritik sıcaklık değerinin oldukça altında çalışması ve entegre süperiletken dijital devreler ile çalışma sıcaklığı açısından kurulumda kolaylık sağlayacak olması nedeniyle kinetik indüktans modunda çalışan SSLD'ler tercih edilmektedir.

#### 1.4. Süperiletken Tabanlı Işınım Dedektörlerinde Okuma Yöntemleri

Süperiletken tabanlı ışınım dedektörlerinde kullanım amacına uygun olarak tercih edilen dedektör tepkisi okuma yöntemleri, dedektör şeritlerinde oluşan tepkinin ölçülme yöntemine göre sınıflandırılmaktadır.

##### 1.4.1. Rezonatör tabanlı okuma

MKID dedektörlerinde olduğu gibi frekans kayması ve transfer edilen sinyal genliğinin düşmesi gibi tepkiler oluşturan dedektör türleri için rezonatör okuma devresi, kurulum kolaylığı sağlamasının yanı sıra yeterli ölçüm hassasiyetini sağlayabilmesi nedeniyle tercih edilmektedir. Rezonans devresinin giriş ve çıkış sinyal seviyesinin ölçülmesi, bu yöntemde ışınım algılama için yeterli olduğundan test edilme ve kullanım kolaylığı sağlamaktadır. Bu okuma yöntemi Frekans Bölüşümlü Çoğullama (FDM) metodunu temel alarak ön-okuma fonksiyonunu gerçekleştirmektedir. FDM metodunda her seferinde aynı giriş ve aynı çıkış üzerinden ölçüm yapıldığı için, aynı anda sinyal ölçüm hattının sadece tek rezonans devresi tarafından kullanılması gerektiğinden birden fazla tepkinin aynı anda ölçümü pratik bir yöntemle gerçekleştirilmeye uygun değildir. Şekil 1.14'de rezonatör tabanlı okuma devresi örneği gösterilmektedir.

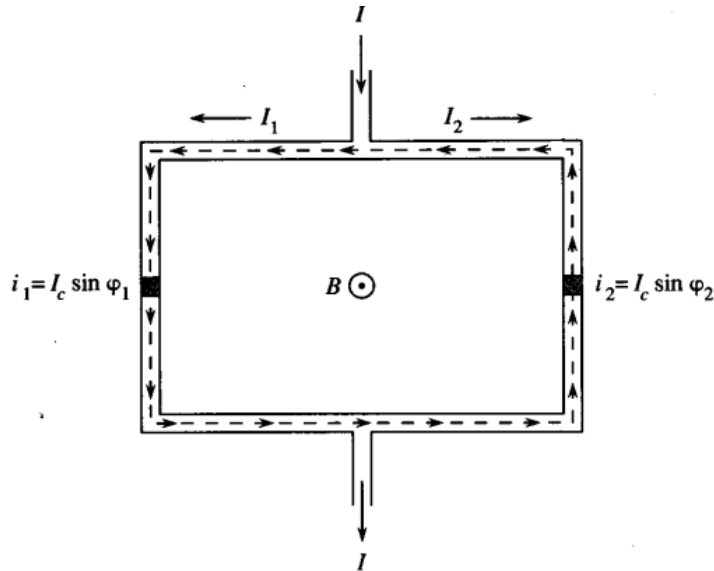


Şekil 1.14 : Rezonatör tabanlı okuma devresi gösterimi.

Rezonatör tabanlı okuma yönteminde kullanılan FDM yöntemi [6], daha çok analog sistemlerde kullanılır. Dijital entegre devrelerin sağlamış olduğu avantajlardan tamamen faydalanabilmek için FDM tekniği uygun bir çözüm sağlamaz. Bu yöntemde, dijital entegre devrelerde gerek duyulan eşleme ya da zaman kontrolü sağlanamamaktadır. Giriş ve çıkış hattının analog fark sinyali olarak ölçülüyor olması da bu ön-okuma devresinin sonuna Analog/Dijital Dönüştürücü devrelerin eklenmesi ve dijital olarak işlenebilir anlamlı sinyallerin üretilmesi gerekliliğini ortaya çıkarmaktadır. Bu durum dijital devre kontrolü gerektiren devre tasarımlarında rezonatör tabanlı okuma tekniğinin yaygın olarak tercih edilmeme nedenlerindedir.

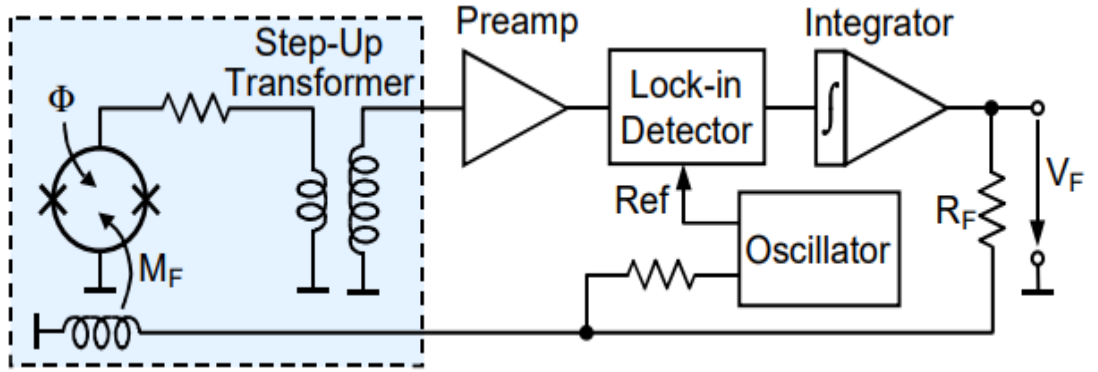
#### 1.4.2. DC-SQUID tabanlı okuma

SQUID adı verilen Süperiletken Kuantum Girişim Aygıtı bir süperiletken halka üzerine yerleştirilen, türüne göre bir veya iki Josephson eklemi ile elde edilmektedir. Bu süperiletken halka üzerinde meydana gelen akı kuantizasyonu sayesinde manyetik alan algılayıcısı olarak kullanılmaktadır. Eklem sayısına ve kullanım yöntemine göre RF SQUID, DC SQUID, dijital SQUID gibi türleri bulunmaktadır. RF SQUID yüksek frekanslı sinyaller ile sürülürken, DC SQUID için doğru akım (DC) besleme uygulanmaktadır. Genel hali ile iki eklemli SQUID gösterimi Şekil 1.15’de paylaşılmıştır.



Şekil 1.15 : İki eklemli DC SQUID yapısı.

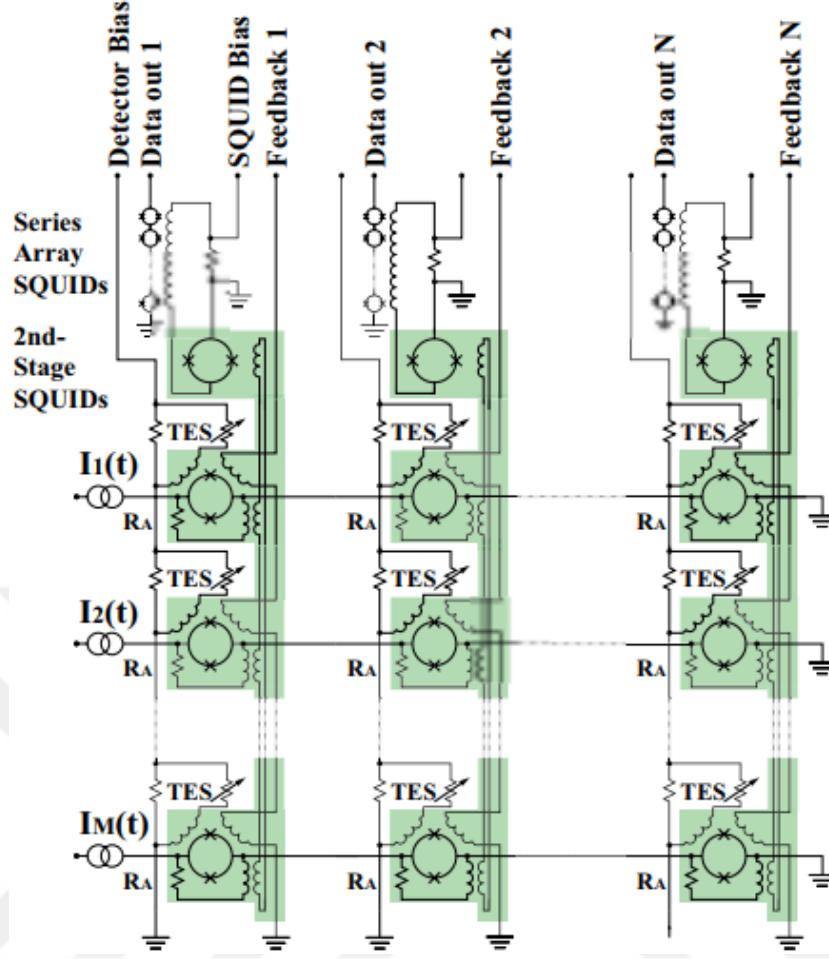
Süperiletken halkanın taşıyabileceği maksimum akım, taşıdığı Josephson eklemlerinin kritik akım değerinin toplamı ile sınırlandırılmıştır [5]. Halkaya uygulanan manyetik akının yaratmış olduğu akım, halka üzerinde bulunan Josephson eklemleri üzerindeki elektronların dalga fonksiyonlarına bağlı olarak akı kuantizasyonuna maruz kalır. Dışarıdan halka üzerine uygulanan manyetik akı, SQUID üzerinde besleme akımı uygulanması nedeniyle oluşan akımı değiştirecektir. Halka üzerinde oluşan akım, dışardan uygulanan manyetik akının yönü ve şiddetine de bağlıdır. SQUID devresi çıktısı, Josephson eklemlerine paralel direnç bağlanarak veya doğrudan ölçülebilir. DC-SQUID tabanlı okuma yöntemi genel olarak akım değişimi ölçümüne dayanması nedeniyle TES dedektör şeritlerinin tepkilerini okumak için yaygın olarak kullanılmaktadır. DC-SQUID tabanlı okuma tek bir TES tepkisinin okunması için de, TES matrisi kurulumunda piksellerin tepkilerinin okunması için de kullanılabilir. TES türü gibi ışımaya bağlı olarak sıcak bölge oluşturan dedektör tepkilerinin okunmasında, çoğunlukla ön okuma devresi olarak DC-SQUID kullanımı tercih edilmektedir [21]. Şekil 1.16'da gösterilen DC SQUID okuma şeması, doğrudan DC SQUID üzerinden ölçüm yapılması yöntemine alternatif olarak oda sıcaklığı elektronüğünün kullanılması ile DC SQUID tepkisinin ölçülme yöntemini göstermektedir.



Şekil 1.16: DC-SQUID tabanlı okuma blok şeması [22].

Şemada mavi renk ile gösterilen bölüm kriyojenik ortamda çalıştırılan bölümü temsil etmektedir. Kriyojenik ortamda çalıştırılan DC SQUID yapısında termal gürültü etkisi azaltılmış olur ve manyetik akı değişimi ile oluşan tepki sinyali yükseltici transformatör aracılığı ile kriyojenik ortam çıkışına aktarılır. Kullanılan yükseltici düşük-gürültü yükseltici olarak adlandırılmaktadır. “Lock-in Detector” olarak

adlandırılan blok içerisinde PLL (Faz Kilitlemeli Döngü, Phase Locked Loop) veya FLL (Akı Kilitlemeli Döngü, Flux Locked Loop) gibi yöntemler kullanılarak sinyalin faz ya da akısına bağlı olarak hata sinyali üretilir. Referans girişi ile üretilen sinyal karşılaştırılarak hata sinyali elde edilir ve integratör ile referans değerindeki sinyal üretilmeye çalışılır. DC-SQUID tabanlı blok şeması, oda sıcaklığı elektroniğine taşınarak okunan DC-SQUID sinyalleri için kullanılan yöntemlerden birini içermektedir. DC-SQUID tabanlı okuma yönteminde, doğrudan SQUID eklem kolları üzerinden akı değişimi ölçülerek de okuma işlemi gerçekleştirilebilmektedir. DC SQUID tabanlı okumanın yanı sıra SQUID tabanlı okuma yöntemlerinde kullanılan farklı yöntemler de bulunmaktadır. SQUID tabanlı çoğullama (multiplexing) yöntemleri olarak adlandırılan okuma yöntemleri, süperiletken dedektörlerin tepkilerinin okunması işleminde bir çok akademik çalışmada yer almaktadır. Temelde kullanılmakta olan üç çeşit çoğullama yöntemi bulunmaktadır. Bu çoğullama yöntemlerinden Frekans Bölmeli Çoklu Ulaşım'da (Frequency Division Multiple Access, FDMA) farklı sinyaller farklı frekans değerlerine bağlı olarak ayrıştırılır. FDMA yöntemi, rezonatör tabanlı okuma yöntemi içerisinde de yer almaktadır. Zaman Bölmeli Çoklu Ulaşım (Time Division Multiple Access, TDMA) ve Kod Bölmeli Çoklu Ulaşım (Code Division Multiple Access, CDMA) teknikleri RSFQ tabanlı ışıyım dedektörü okuma yöntemlerindedir ve ışıyım dedektör şeritlerinden alınan sinyallerin tek kolda toplanmadan okunabilmesini sağlayarak uzamsal çözünürlüğün artırılmasına katkı sağlamaktadırlar [23]. Günümüz okuma yöntemlerinde, dedektör şerit tepki sinyallerinin birleştirilerek okunması ve kablo sayısının azaltılması dedektör kurulumunda yerleşim kolaylığı sağlayacağı için çözüm olarak düşünülmektedir [36]. SQUID tabanlı TDMA ve CDMA metodları daha önce TES dedektör tepkilerinin okunabilmesi için kullanılmıştır [24] [25]. SQUID tabanlı TDM yöntemi kullanımı ile TES dedektör matrisi oluşturulmuş ve tepkisi okunabilmiştir [26]. TES tepkisi algılama yöntemi DC-SQUID tabanlı okuma elektroniği ile aynı olmasına karşın, okuma elektroniği metodu çoğullama yöntemine dayandırılmaktadır. Bu durum dedektör için kullanılan ek araçların kullanımını zorunlu kılmaktadır. Şekil 1.17'de TES tepki sinyallerinin TDMA metodu ile SQUID tabanlı okunmasına örnek oluşturan yapı paylaşılmıştır.

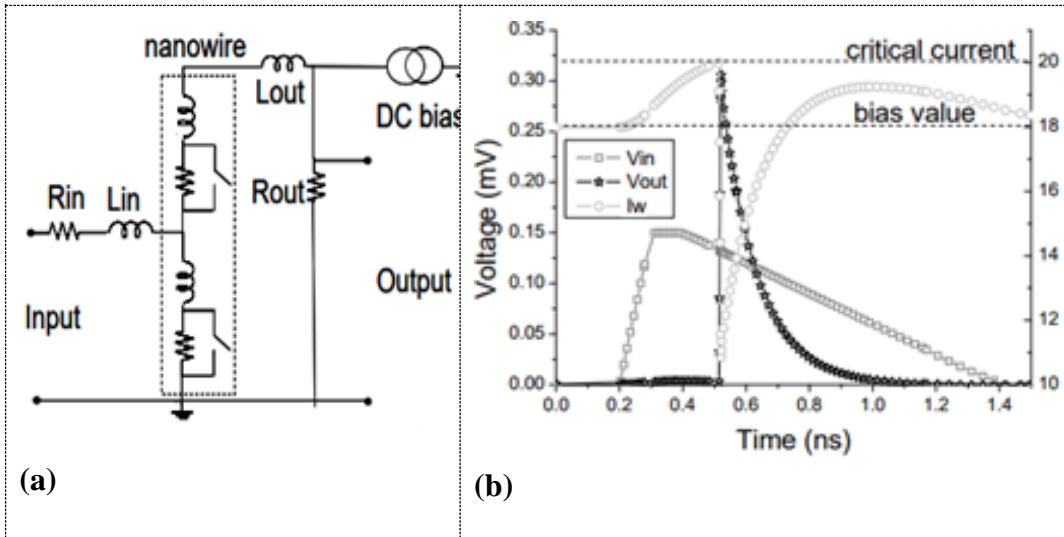


Şekil 1.17 : TES tepki sinyallerinin TDMA metodu ile SQUID tabanlı okunması [26].

TES SQUID tabanlı TDM okuma yönteminde, geribildirim (feedback) hattı, her çoklanmış sütun için bir analogdan dijitale çevirici (ADC), alan programlanabilir bir kapı dizisi (FPGA) ve bir dijital-analog dönüştürücü (DAC) bulunan oda sıcaklığı elektroniği ile uygulanır. Bir pikselle bağlantılı SQUID açık olduğunda, çıkışı ADC tarafından ölçülür [26]. Çoğullama yöntemlerinde, TDMA tüm dedektör piksellerinin ayrıık kurulumunu gerektirir ve her seferinde sadece bir dedektör şeritinin çalıştırılması ile, her şerit sıra ile besleme akımı verilerek çalıştırılmaktadır. Bu yöntemde dedektör şeritinin ölçüm zaman aralığı,  $n$  dedektör piksel sayısını ifade etmek üzere  $1/n$  ifadesi ile tanımlanır [23]. TDMA yönteminde sinyaller farklı zaman aralıklarında aktarılmasına göre ayrıştırılırlar. CDMA yönteminde ise her bir sinyalin farklı kodlandırılması gerekmektedir ve okuma devresi bu sinyalleri özel kodlar sayesinde tanımaktadır.

### 1.4.3. Süperiletken yükseltici/ayırıştırıcı ile okuma

RSFQ teknolojisi düşük gürültülü ve yüksek hızlı okuma tasarımlarını dedektör matrisleri için mümkün kılmasına rağmen, RSFQ devrelerinden elde edilen sinyallerin oda koşullarına taşınması daha gelişmiş bir yükseltici ihtiyacına neden olmaktadır [15]. Süperiletken yükseltici/ayırıştırıcı ile okuma yönteminde yeterli genliğe sahip olan akımın nano-tellerden herhangi birine uygulanması sonucunda bağlantılı tüm nano-teller normal iletkenlik durumuna geçer. Bunun yanı sıra girdi sinyali belirli bir eşik değerinin üzerinde uygulandığında büyük genliklere sahip çıktı sinyali oluşmaktadır. Daha büyük genlik değerlerinde sinyal darbeleri üretebilen süperiletken yükseltici/ayırıştırıcı ile okuma işlemi, RSFQ okuma yöntemine alternatif olarak değerlendirilmektedir [27]. Bu yöntemde Şekil 1.18'de gösterildiği gibi süperiletken nano-tel modeli indüktör ve akım kontrollü anahtara paralel olarak bağlanmış direncin seri bağlanmasından oluşmaktadır. İndüktör nanotelin kinetik indüktans değerini temsil ederken, indüktöre seri bağlı direnç ise normal iletken durumuna geçen nano-tellerin direnç oluşumunu temsil etmektedir. İndüktör üzerinden geçen akım nano-telin kritik akım değerinden büyük olduğunda anahtar açılır ve akımın direnç üzerinden iletimi sağlanır. Akım değeri nano-telin geri dönüş akım değerinin altına düştüğünde anahtar kapanır ve süperiletken duruma tekrar geçiş sağlanır.



Şekil 1.18 : Süperiletken yükseltici için, (a)elektriksel model, (b) sinyal grafiği[27].

Kritik akım değerine yakın tutularak besleme akımı uygulanan süperiletken şeritler, giriş akımı uygulanması ya da ışınlım algılanması durumunda normal iletkenlik durumuna geçer ve dedektör şeritinin alt kısmı dalga ayırıcı olarak kullanılır [27]. Şekil 1.18’de gösterilen devrenin girişinden uygulanan akım nano-tele ulaştığında, eğer nano-tel kritik akım değerine yakın bir kutuplama akımına sahip ise nano-telin alt kısmında normal iletkenlik durumuna geçiş gözlemlenir. Bu devreye belirli bir genlik değerinin üzerinde sinyal darbeleri uygulandığında, devre sinyal genliği ayrıştırıcısı gibi davranır ve çıktı sinyali oluşturur. Süperiletken nano-telin dirençli konuma geçmesi ile giriş ve çıkış portları arasında voltaj dağılımı tekrardan gerçekleşmektedir. Giriş ve çıkışlarda bulunan direnç değerleri aynı tutularak, indüktansların voltaj dağılımına etki etmesi sağlanmaktadır.

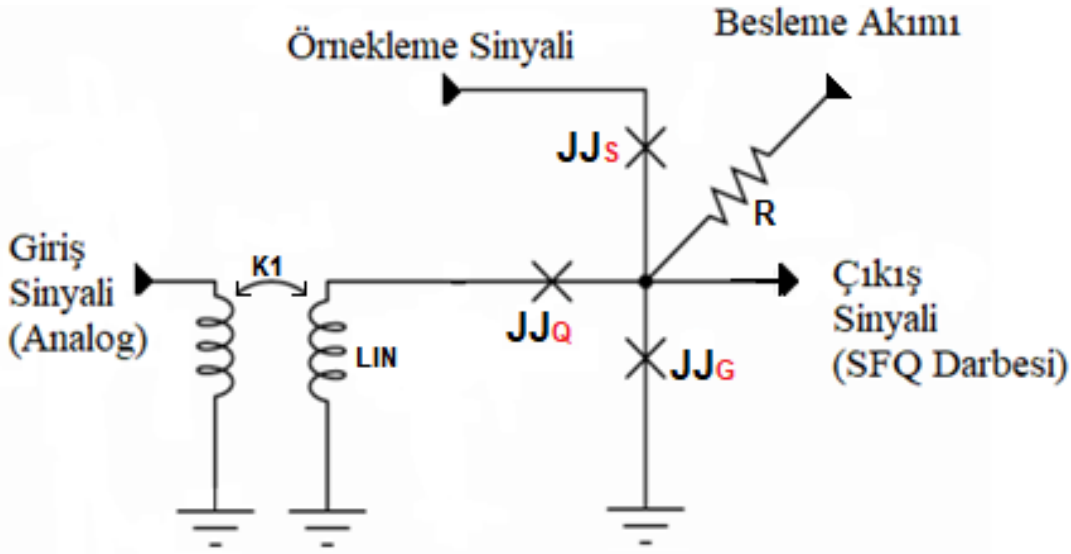
$$V_{out} \approx R_{OUT} (I_C - I_R) \frac{L_{IN}}{L_{OUT} + L_{IN}} \quad (1.7)$$

Bu okuma sisteminde çıktı voltajı Denklem (1.7) ile ifade edilirken, giriş indüktansının çıkış indüktansından büyük olduğu durumda okuma yönteminde üretilecek sinyal en yüksek değerine ulaşabilmektedir [27].

#### 1.4.4. SFQ tabanlı okuma

SFQ devreleri 40GHz’den büyük saat darbesi frekanslarında çalışabilmekte ve buna karşılık güç tüketimleri birkaç mW değerini geçmemektedir [28]. SFQ tabanlı okuma yönteminde tepkinin analog sinyal girdisi olarak alınması ve RSFQ dijital devrelerinde işlenebilecek dijital sinyal çıktısına (SFQ darbe çıktısı) dönüştürülebilmesi en yaygın kullanım nedenlerinden birisidir. SFQ tabanlı okuma yönteminin tercih sebeplerinden bir diğeri ise ışınlım dedektör şeritleri ile aynı kriyojenik ortamlarda çalışabilmesi [14], ~1mV seviyelerindeki tepki sinyalinin SFQ devreleri için doğrudan algılanabilir olması [29], böylece tepki okuma elektronigi ile dedektör şeritlerinin aynı yonga üzerine kurulumuna olanak sağlamasıdır. SSPD dedektörleri genellikle yüksek algılama verimliliği için optimize edilmiştir ve çok zayıf elektriksel darbeler üretirler. Düşük enerjili tepki sinyalinin uzun mesafeler boyunca taşınması ışınlım algılama oranını kötü etkilemektedir. Bu nedenle dedektör şeritleri ve okuma elektroniginin olabildiğince yakın kurulması önerilmektedir [14]. SFQ tabanlı okuma, aynı kriyojenik ortam koşullarında çalışabilen dedektör şerit

tepkilerinin okunmasında, algılama hassasiyetini de artıran bir etki sunmaktadır. SFQ tabanlı okuma yönteminde, dedektör şeritlerinden iletilecek tepkinin ölçülmesi ve algılanması tek eklemli SQUID benzeri QOS akım karşılaştırıcı devreleri tarafından gerçekleştirilebilmektedir. Ön-okuma devresi olarak kullanılabilen QOS yapısı bir DC-SQUID türüdür [30]. QOS ön okuma devresinin temel amacı analog sinyallerin dijital sinyallere çevirilmesidir. Dijital sinyal olarak adlandırılan olgu, süperiletken RSFQ teknolojisinde SFQ darbesi ile temsil edilmektedir. Üç temel Josephson eklemi ile kurulan geleneksel QOS devre şeması Şekil 1.19'da paylaşılmıştır.

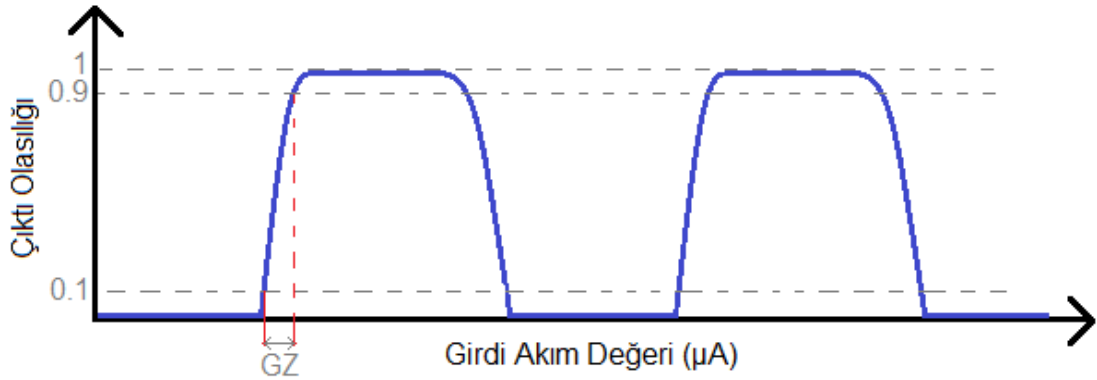


Şekil 1.19 : Geleneksel QOS devre şeması.

Josephson eklemine, kritik akım değerinin üzerinde bir akım uygulandığında,  $2\pi$ 'lik bir faz kayması meydana gelmektedir [31] ve bu faz kayması  $\sim 2$ ps gibi bir süre içerisinde süperiletkenlik durumunun bozulmasına ve eklem üzerinde voltaj oluşmasına neden olmaktadır. Eklem anahtarlanması sonucu oluşan voltaj SFQ darbesi olarak adlandırılan karakteristik süperiletken dijital darbesidir. G Josephson eklemi, besleme akımı tarafından anahtarlanma seviyesinde tutulmaktadır. Girişten eşleşmiş bobinler aracılığı ile, anahtarlama eşik değerini geçecek akım uygulanması sonucunda, örneklemme saat darbeleri ile tetiklenir ve G eklemi çıkışta bir SFQ darbesi oluşturur. Eğer besleme akımı ve giriş akımı G eklemine anahtarlama yetecek kadar büyük değilse, S eklemi anahtarlanır ve SFQ darbesi S ekleminden serbest kalır ama çıkış sinyali oluşmaz. Bu özellikleri ile eşik değerinin üzerindeki akım değerinde çıktı oluşturularak, analog sinyalden dijital sinyale dönüştürücü olarak

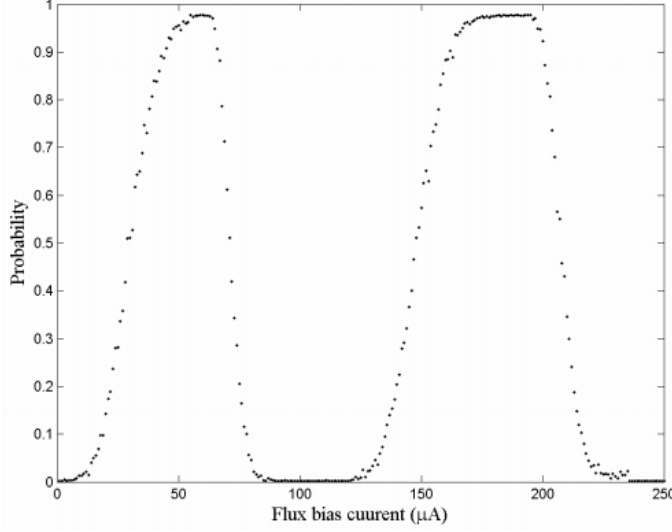


kullanılabilirler [31]. TES, SSPD ve SSLD dedektör türünde ön okuma devresi olarak kullanılabilirler, fakat çalışma sıcaklık aralıkları düşünülerek aynı yonga üzerine kurulumları TES dedektör şeritleri ve SFQ tabanlı okuma yöntemi için uygun değildir. DC-SQUID yapısında olduğu gibi QOS devresinde de indüktans ve iki Josephson eklemine ait kritik akım değeri asimetriktir. JJ yapısında eklemeye paralel olarak bağlanan şönt direnci GHz değerlerinde işlemler için gerekli olmasına karşın üzerinde meydana gelen ısı gürültü QOS hassasiyetini etkilemektedir [30]. Şönt dirençlerinden kaynaklı olan ısı gürültü nedeni ile SFQ darbesini üreten Josephson eklemelerindeki anahtarlanma durumunun net olarak belirlenemediği girdi akımı aralığına gri bölge adı verilmektedir [30]. QOS karşılaştırma devrelerinde hassasiyet belirteci olarak kabul edilen gri bölge (grayzone), girdi voltajının eşik değere yakın olduğu aralıklarda devrenin çıktı üretilip üretmemesinin belirli bir olasılığa bağlı olduğu kararsız bir aralıktır. Şekil 1.20’de paylaşıldığı gibi çıktı olasılığı grafiği, giriş akımına göre periyodik karakteristik göstermektedir.



Şekil 1.20 : Giriş akım değerine göre QOS periyodik çalışma aralığı.

Çıktı olasılığı ise QOS devresine uygulanan her bir saat darbesi için, QOS çıktısının oluşma olasılığı için yapılan tanımlamadır. QOS girişindeki akım değeri artırıldıkça, QOS belirli giriş akım değeri aralıklarında her saat darbesi tetiklemesinde bir çıktı SFQ sinyali üretirken, belirli aralıklarda hiç çıktı üretmez. Yani giriş akım değerinin sadece eşik değerinin üzerinde olması değil, aynı zamanda QOS çalışma aralığına da denk geliyor olması gerekmektedir. Giriş akımının linear artırıldığı aralıkta QOS devresi periyodik olarak çalışmaktadır [32] [33]. Şekil 1.21’de akademik bir araştırmada elde edilen QOS devre yapısına ait giriş akımına bağlı periyodik çalışma aralığı gösterilmiştir.



Şekil 1.21 : Akı bağlantılı QOS karşılaştırıcı periyodik çalışma aralığı [33].

Çıktı olasılığının doğru hesaplanabilmesi için giriş akımı sabit tutularak, bu girdi değerindeyken uygulanan saat darbesi sayısına göre devre çıkışında oluşan SFQ darbesi sayısı belirlenmektedir. Çıktı olasılığı Denklem (1.8) ile hesaplanmaktadır.

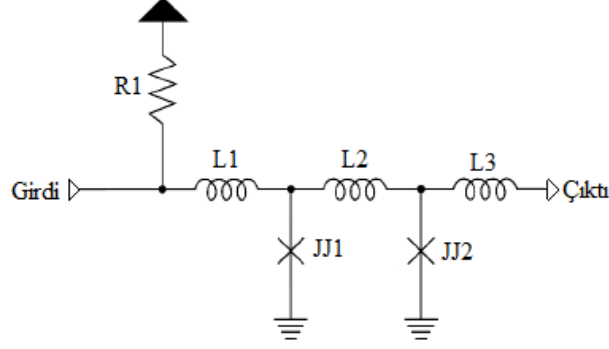
$$\text{Çıktı Olasılığı} = \frac{\text{Çıktı Sinyali Sayısı}}{\text{Saat Darbesi Sayısı}} \quad (1.8)$$

Gri bölge genişliğinin hesaplama yöntemlerinden bir diğeri de bit hata oranı (Bit Error Rate, BER) adı verilen hatalı sinyallerin sayılmasına dayanan yöntemdir. Bu yöntemde saat darbeleri arasında bulunması beklenen ama eklemlerin anahtarlanmamasına bağlı olarak oluşturulamamış hatalı çıktılar sayılmaktadır. Sonuç ise “1-(Çıktı Olasılığı)” değeri ile aynı ifadeye denk gelmektedir. BER oranındaki 0.1-0.9 değerleri arasındaki giriş akım değeri farkı veya çıktı olasılığı değerindeki 0.1-0.9 değerleri arasındaki giriş akım değeri farkı gri bölge genişliği olarak tanımlanabilmektedir.

### 1.5. RSFQ Dijital Devre Teknolojisi

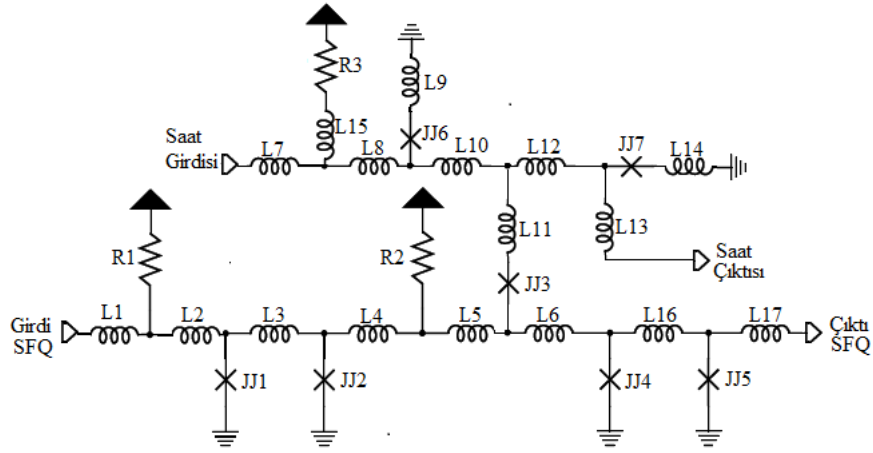
RSFQ dijital devre teknolojisi [34], bir çok mantık kapısının süperiletken devreler ile oluşturulmasına ve standart bir dijital devre kütüphanesi oluşturulmasına olanak sağlamaktadır. Bu dijital devre teknoloji içerisinde Josephson eklemleri kullanılarak oluşturulan temel devre elemanları bir çok entegre devrede ortak olarak kullanılmaktadır. Gerçekleştirilen bu çalışmada kullanılan RSFQ temel devreleri, CONNECT kütüphanesinden alınmıştır [35]. JTL (Josephson Transmission Line)

olarak adlandırılan Josephson iletim hattı devresi sinyal iletimi için kullanılmaktadır. Şekil 1.22’de devre şematiği gösterilen Josephson iletim hattında, iki Josephson eklemi ve bu eklemler üzerinden sinyal iletiminin sağlanabilmesi için  $L \times I_c < \Phi_0$  kuralına göre seçilmesi gereken indüktanslar yer almaktadır. Besleme akımı DC akımdır.



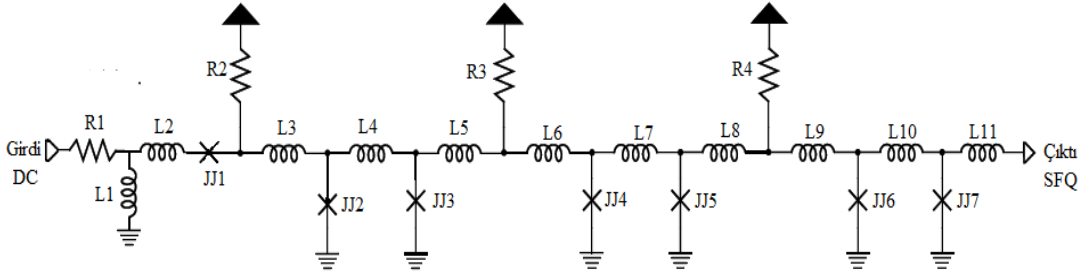
Şekil 1.22 : JTL devre şematiği.

Şekil 1.23’de gösterilen DFF devresi içerisinde depolanan bir bitlik veri saat darbesi tetiklemesi ile çıktı sinyali olarak dışarı verilir. Giriş ve çıkış sinyalleri SFQ darbesidir ve standart DFF devresine, saat sinyalinin doğru iletilebildiğinin gözlemlenmesi için Saat Çıktısı bölümü eklenerek devre çıkışına paralel bir kol oluşturulmuştur. Depolanan SFQ girdi sinyali, saat darbesi tetiklemesi olmadığında çıktı oluşturmaya yeterli değildir, aynı yönde akım oluşturmaları nedeni ile saat darbesi tetiklemesi ile beraber çıktı sinyali serbest kalır. Herhangi bir girdi olmadığı durumda ise saat darbesi çıktı sinyalini oluşturmak için yetersiz kalır.



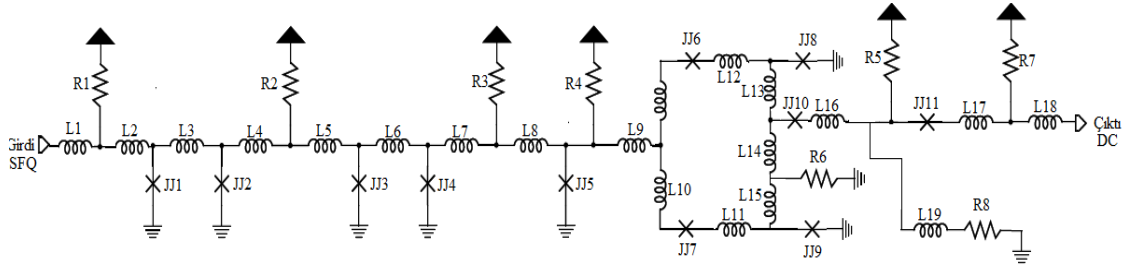
Şekil 1.23 : DFF devre şematiği.

Şekil 1.24’de gösterilen DC/SFQ dönüştürücü devresi ise RSFQ süperiletken devrelerin SFQ darbe tetiklemeli olarak çalışması ve çalıştıkları yüksek frekanslarda sinyal tetiklemesinin sağlanabilmesi için günümüz test cihazlarının yetersiz kalması nedeniyle süperiletken devrelerin girişlerinde kullanılmaktadır. Kare sinyalin SFQ sinyaline dönüştürülerek RSFQ mantık kapılarına girdi olarak verilmesini sağlamaktadırlar.



Şekil 1.24 : DC/SFQ devre şematığı.

Şekil 1.25’de gösterilen SFQ/DC dönüştürücü devresi, RSFQ mantık kapıları içerisinde işlenen SFQ darbesinin DC çıktı haline dönüştürülmesini sağladığı için entegre devrelerin çıktı kısımlarına eklenirler. Besleme akımının çıktı kolu üzerinde daha fazla olmasından dolayı kare dalga benzeri bir sinyal oluşur ve bu sinyal SFQ/DC devresi sonundaki bir filtre aracılığı ile kare sinyale dönüştürülür.

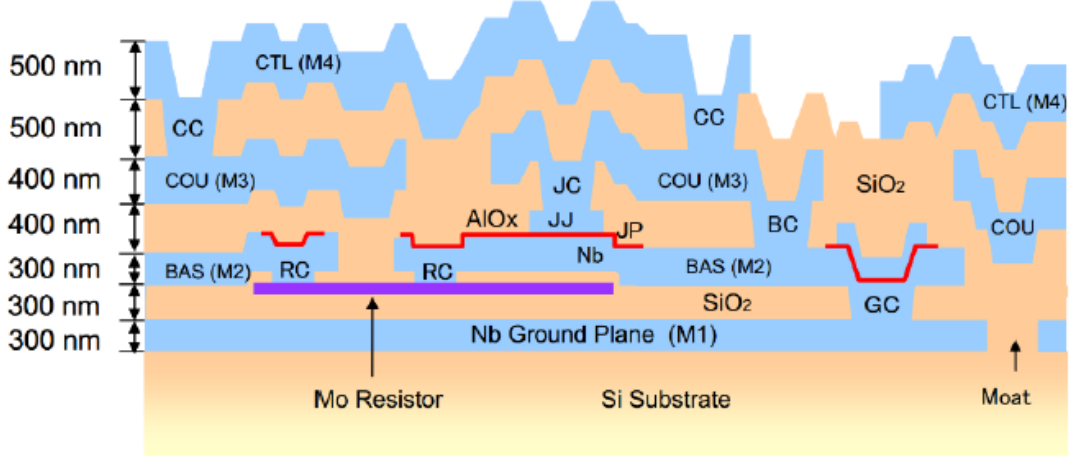


Şekil 1.25 : SFQ/DC devre şematığı.

### 1.5.1. Tezde kullanılan yonga üretim teknolojisi

Yonga üretimi içerisinde hem dedektör şeritleri hem de okuma devre şematığı ile monolitik kurulum gerçekleştirilebilmesi için üretim süreci ve kullanılacak katman malzemelerinin ortak sıcaklıklarda kullanılabilmesi önem taşımaktadır. Bu çalışma kapsamında tasarımı yapılan yongalar AIST STP2 (standard process 2) ile Japonya’da üretilmiştir. AIST STP2 yönteminde eklemlerin kritik akım yoğunlukları

2.5 kA/cm<sup>2</sup> değeriyle tanımlanmaktadır. Bu üretim yöntemi RSFQ analog ve dijital devrelerin üretimi için geliştirilmiştir. CTL, COU, BAS gibi isimlerle adlandırılan katmanlar Nb (Niobium, Group 5, Atomic Number: 41) elementinden üretilmişlerdir



Şekil 1.26 : STP2 üretim yönteminde katman yapısı yandan gösterimi [36].

RSFQ devreleri için kullanılabilen katman yapıları SSLD dedektör şeritlerinin oluşturulması için de kullanılabilir. Bu yöntem kinetik indüktans türü SSLD dedektör şeritleri ile RSFQ tabanlı ön okuma devresinin aynı yonga üzerinde monolitik kurulumuna olanak sağlamaktadır. Yonga tasarım parametreleri, üretim tekniklerinin uygulanabilirliği göz önüne alınarak limitlendirilmektedir. Direnç oluşturmak amacıyla kullanılmakta olan Mo (RES) katmanı kalınlığı 80nm, topraklama katmanı GP ve direnç katmanı RES arasında yer alan yalıtkan SiO<sub>2</sub> kalınlığı 200nm olarak üretim parametrelerinde ayrıca tanımlanmaktadır. Üretim terminolojisine hakim olma, tasarımın optimizasyon ve simülasyon evrelerinden sonra yonga üzerine çizilmesi aşamasında tasarımcı için önemli bir gereksinimdir. Devre şematikleri üzerinde yer alan indüktans, direnç, Josephson eklemleri gibi devre parametrelerinin yonga üzerine aynı devre parametre değerleri elde edilerek çizilmesi gereklidir ve katmanların yonga modellenmesi yapılırken kullanım amaçları farklılık göstermektedir. Bu nedenle katmanların kullanım amaçlarının bilinmesi tasarımcı açısından önem taşımaktadır. Niobium (Nb) elementinden üretilen, COU adı verilen katman yonga üzerinde üst katman iletim hattı olarak kullanılabilir. RES adı verilen ve Mo elementinden üretilen katman direnç çizimi için kullanılmaktadır. CTL katmanı ve BAS katmanı da Nb elementinden

üretir ve CTL en üst katman iletim hattı olarak kullanırken, BAS en alt katman iletim hattı çizimi için kullanılmaktadır. CTL, COU ve BAS katmanları yonga üzerinde iletim hattı olarak kullanılırken, boyutlarına göre indüktif değerler almaktadırlar. Bu nedenle üç katman da indüktans çizimi için kullanılabilir. Bu katmanlar arasındaki geçişi tanımlayan aracı katmanlar da bulunmaktadır. RC adı verilen aracı katman RES ile BAS arasında, GC katmanı BAS ile topraklama katmanı olan GP arasında, BC katmanı BAS ile COU arasında ve CC katmanı COU ile CTL katmanı arasında bağlantı oluşturmak amacıyla kullanılmaktadır. Josephson eklemlerinin çizimi yonga üzerinde Nb elementinden üretilen JJ katmanı kullanılarak gerçekleştirilir. Alüminyum (Al) ve  $AlO_x$  kullanılarak üretilen JP katmanı ise JJ katmanının korunması için kullanılmaktadır. Bu üretim türünde, yonga üzerine çizilebilecek en dar hat kalınlığı  $1.5\mu m$  ve katmanların birbirlerine yatay uzaklıkları en az  $1\mu m$  olarak belirlenmiştir. Bu üretim limitlerinin geçilerek yonga çizimi gerçekleştirilmesi, yongaların üretimi sırasında hatların ve devre elemanlarının doğru üretilmemesi riskini ortaya çıkarmaktadır. Üretilen tasarımlar yapmak, özellikle yonga üzerinde gerçekleştirilen devre çizimi aşamasında oldukça önem taşımaktadır ve elde edilecek sonucu doğrudan etkileyen bir durumdur. Yonga üzerindeki tasarım çizimine ait parametrelerde, yonga üretim sürecinde  $\pm \% 10$  aralıkla farklılık görülebilmektedir.

## 2. PARÇACIK SÜRÜ OPTİMİZASYON METODU İLE TASARIM

### 2.1. PSO Algoritmasının Tanımlanması

Parçacık Sürü Optimizasyonu (PSO) 1995 yılında Kennedy ve Eberhart tarafından keşfedilen bir hesaplama tekniğidir [37]. PSO yönteminde koloni halinde yaşayan arı kolonisi örneğine uyan canlıların iş birliği örnek alınmış ve geliştirilen algoritma ile mühendislik, bilgisayar bilimleri gibi alanlarda geliştirme faaliyetlerinde kullanılması hedeflenmiştir. PSO ilk olarak rastgele bir çözüm aralığında çalışır ve bu durumda belirlenen lokasyon bilgileri ve elde edilen sonuçlar karşılaştırılır. Elde edilen en iyi sonuçlar depolanır ve depolanan en iyi sonuçlar için iki ayrım söz konusudur. Parçacığın elde etmiş olduğu en iyi lokasyon bilgisi parçacık en iyisi anlamında “pbest” adı ile saklanırken, çalışılan bölgedeki diğer parçacıkların elde etmiş olduğu en iyi sonuçlar değerlendirilerek elde edilen lokasyon bilgisi genel en iyi anlamında “gbest” adı ile saklanmaktadır [37]. PSO algoritması zaman turları içerisinde çalışır ve her zaman turunda parçacığın en iyi lokasyon bilgisi ile genel koloni en iyi lokasyon bilgisini değerlendirerek, popülasyon parçacıklarının hız verisini belirli katsayılar ile çarpar ve parçacıkları en iyi lokasyonlara doğru yönlendirir [37]. PSO algoritması özellikle doğrusal olmayan fonksiyonların optimizasyonunu amaçlamaktadır. Algoritma temel olarak popülasyon içi bilgi paylaşımını örnek almaktadır [38]. Popülasyonun tanımlanan bölgede rastgele dağılması ile başlayan PSO sürecinde popülasyon içerisindeki parçacıklardan birinin hedef fonksiyon açısından en iyi değeri elde etmesi sonucu, bilgi paylaşımı sayesinde tüm parçacıklar birbirine yakınsamaya başlamaktadır. Sonuç olarak tüm arıların aynı bölgede veri örnekleme sağlanarak, en iyi hedef fonksiyon sonucu elde edilmeye çalışılır. Bu yöntemin devre optimizasyonu açısından tanımlanması, elimizde deneyerek bulmaya çalışacağımız durumdan çok daha geniş bir deneme aralığı sunmaktadır. Tez çalışmalarında kullanılan PSO kodu, daha önce bolometre dedektörü ön okuma devresi için kullanılan geleneksel QOS yapısı için geliştirilen akademik bir çalışmaya dayanmaktadır [39]. Daha önce geliştirilen PSO algoritması, devre hassasiyeti olarak görülen gri bölge genişliğinin dar olmasını hedef fonksiyon

olarak tanımlamaktadır. Böylece parçacıkların gerçekleştirdiği her döngüde, en dar gri bölge en iyi sonuç olarak kabul edilecektir. Bunun sonucunda belirli yön ağırlık değerlerine göre parçacıkların x ve y koordinat eksenini hızları katsayılar ile çarpılarak parçacıkların en iyi sonucun elde edildiği bölgeye yönlendirilmesi sağlanacaktır [36].

MATLAB ile geliştirilen bu algoritma sayesinde ön okuma devresinin parametrelerine bağlı olan gri bölge genişliğinin en az olduğu parametre seti bulunmaya çalışılmıştır. Bu durum için devre parametre değişkenleri; uygulanan girdi voltajı, ön okuma devresinin giriş indüktansı, ön okuma devresi temel Josephson eklemelerinin  $J_C$  değerleri ve ön okuma devresine uygulanan besleme akımı olarak kabul edilmiş ve çıktı hedef fonksiyonu olarak gri bölge darlığı gösterilmiştir. Lokasyon bilgisi olarak tanımlanan terim aslında devre parametre değerlerine karşılık gelmektedir. Her turda değiştirilen devre parametrelerinin değerleri bir dosya üzerine yazılarak simülatör programı aracılığı ile simülasyonu gerçekleştirilir. Tez çalışmaları kapsamında kullanılmış olan devre parametreleri simülasyon programı, Josephson Simulator (JSIM) adı verilen simülatördür [40]. JSIM programı içerisinde işletilen devre dosyaları, devre bağlantılarını da numaralandırarak içermesi nedeniyle ağ yapısı anlamına gelen netlist adı ile adlandırılmaktadırlar. Netlist dosyası temelde direnç, indüktans, eklem değerleri  $J_C$ , girdi sinyalleri ve bunlarının birbirine bağlantı numaralarından oluşmaktadır. Çalışma sıcaklık aralığına göre gürültü parametreleri, her bir eklem için şönt direnci için eklenebilir ve bu durum devrenin gerçek çalışma performansına daha yakın değerler üretilmesini mümkün kılar. Netlist dosyalarından üretilen, gürültü eklenmiş yeni netlist dosyalarına netlist\_n adı verilmektedir ve PSO algoritmasında bu dosyalar üzerinden işlem yapılmaktadır. JSIM programı, netlist dosyası üzerinden gerçekleştirdiği simülasyon ile bir çıktı dizini oluşturmaktadır. Netlist dosyaları sonunda tanımlanan, çıktı dosyası içerisinde hangi devre parametrelerinin, hangi değer türünde dizine basılması gerektiğini gösteren örnek yapı Şekil 2.1'de gösterildiği gibidir. Netlist dosyası içerisinde simülasyon zamanlaması için tanımlama, sonuçların kaydedileceği çıktı dosyasının adı ve ölçüm alınmasını ve kaydedilmesini istediğimiz çıktı türleri ve ölçümün gerçekleştirileceği çıkış sinyallerinin taşındığı devre elemanlarının adları yazılmalıdır. PSO algoritması faz değişimine göre hesaplama yapması nedeniyle, oluşturulan netlist dosyasında çıktılar faz değerlerine göre yazdırılmıştır.



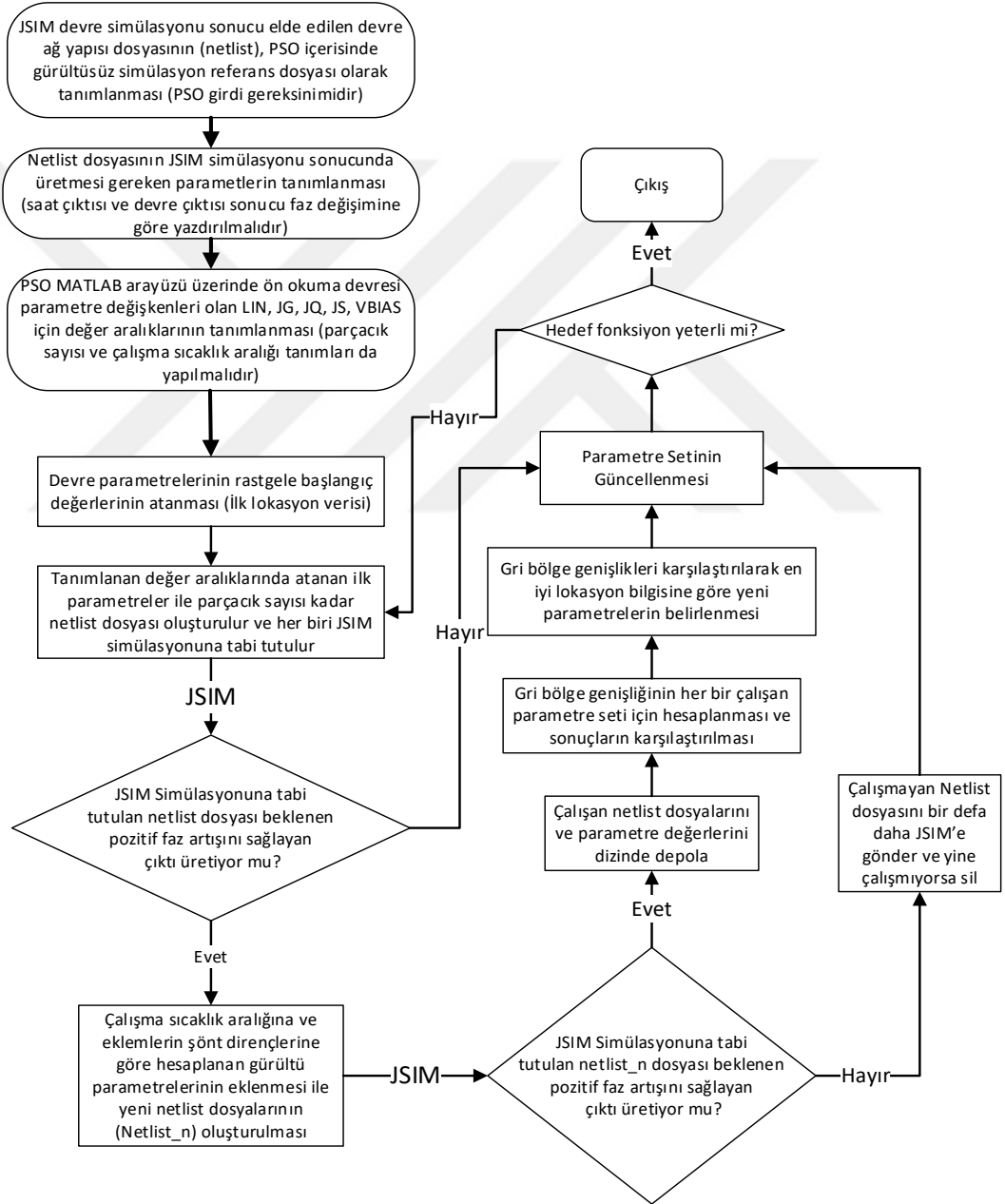
```

*** jsim input file ***
.tran 0.5ps 50ns 10ns 0.2ps → Simülasyon zamanlaması
.OPTIONS NUMDGT=6|
.file OUT1.DAT → JSIM Çıktı Dosyası'nın adı
.print phase XICLKOUT_B2 } Saat Çıktısı ve DFF Çıktısı'nı
.print phase XIDFFOUT_B2 } faz değerlerine göre yazdır

```

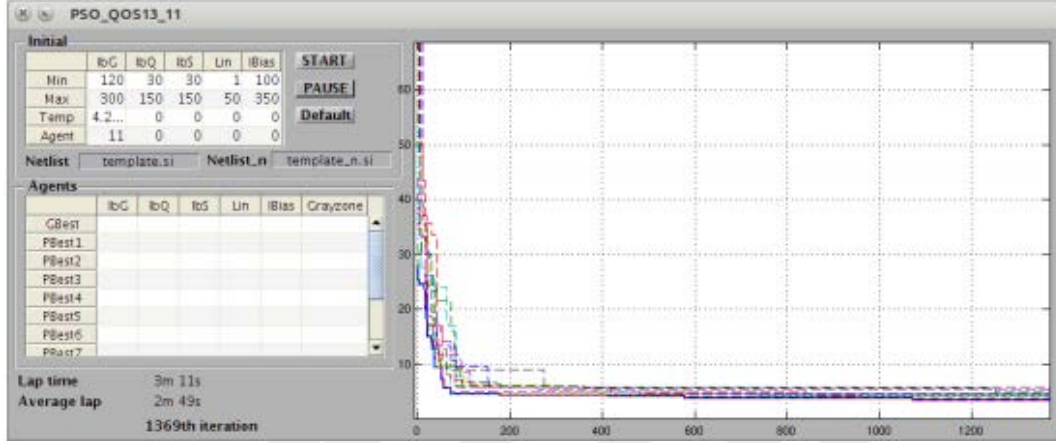
Şekil 2.1 : JSIM netlist dosyası çıktı tanımlama yapısı.

PSO algoritması temelinde kullanılmakta olan görev akışı Şekil 2.2'de paylaşılmaktadır.



Şekil 2.2 : PSO algoritması görev akışı gösterimi.

Bu algoritma içerisinde kullanılan MATLAB kullanıcı arayüzü Şekil 2.3’de paylaşılmıştır. Bu görüntüye göre optimizasyon sonrası populasyon parçacıklarının belirli bir bölgeye yakınsadığı, sağ tarafta bulunan grafik ile gösterilmiştir [36]. Sol taraftaki “Initial” parametre değerlerinin, sınır değerlerinin tanımlanması için PSO algoritması başlatılmadan önce kullanıcı tarafından devreye özel olarak girilmesi beklenmektedir.



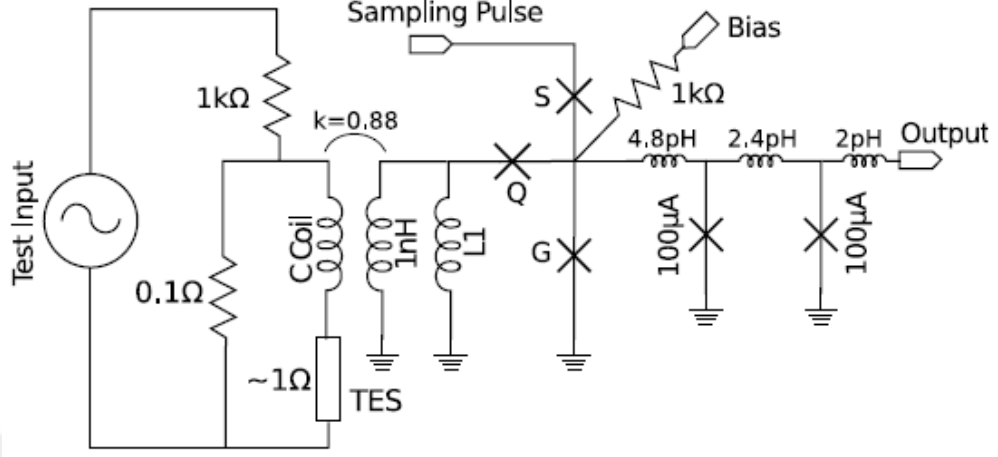
Şekil 2.3 : PSO MATLAB kullanıcı grafik arayüzü [36].

SSLD ön okuma devre parametleri LIN 1-80pH aralığında, JQ eklemi kritik akım değeri 50-300  $\mu$ A aralığında, JG eklemi kritik akım değeri 50-300  $\mu$ A aralığında, JS eklemi kritik akım değeri 50-300  $\mu$ A aralığında ve QOS besleme voltajı 1k $\Omega$  direnç üzerinden verilerek 50-600 mV aralığında taranmıştır.

## 2.2. Optimizasyon Algoritmasının SSLD Ön Okuma Devresine Uyarlanması

TES ön okuma devresi için geliştirilen algoritmadan farklı olarak, uygulanan girdi voltaj aralığı SSLD ile birleştirilen SFQ tabanlı ön okuma devresi konfigürasyonunda daha az olarak görülmüştür ve ilk değiştirilen özellik, girdi voltaj aralığı ve uygulama adım aralığının MATLAB algoritması üzerinde daraltılması olmuştur. TES devresinde temel alınan girdi değer aralığı -3V ve 3V arasında doğrusal artırılarak taranmıştır ve bu değer aralığında periyodik olarak çalışan QOS çıktılarının oluşumu gözlenmiştir. Ancak SSLD dedektörlerinin girdi çalışma aralığı mV seviyelerinde bulunmaktadır ve eski konuma geçme süresi yani oluşan dalganın sönümlenmesi TES devrelerine göre daha kısadır. Bu nedenle elektriksel girdi sinyalinin uygulanma aralığı ve uygunlama aralığı boyunca değişecek olan adım aralığı daha kısa olarak tanımlanmıştır. TES türü ışınım dedektörlerinin ön okuma

devresi parametrelerinin optimizasyonu için geliştirilen çalışmada, Şekil 2.4’de paylaşılan devre şeması kullanılmıştır [39].



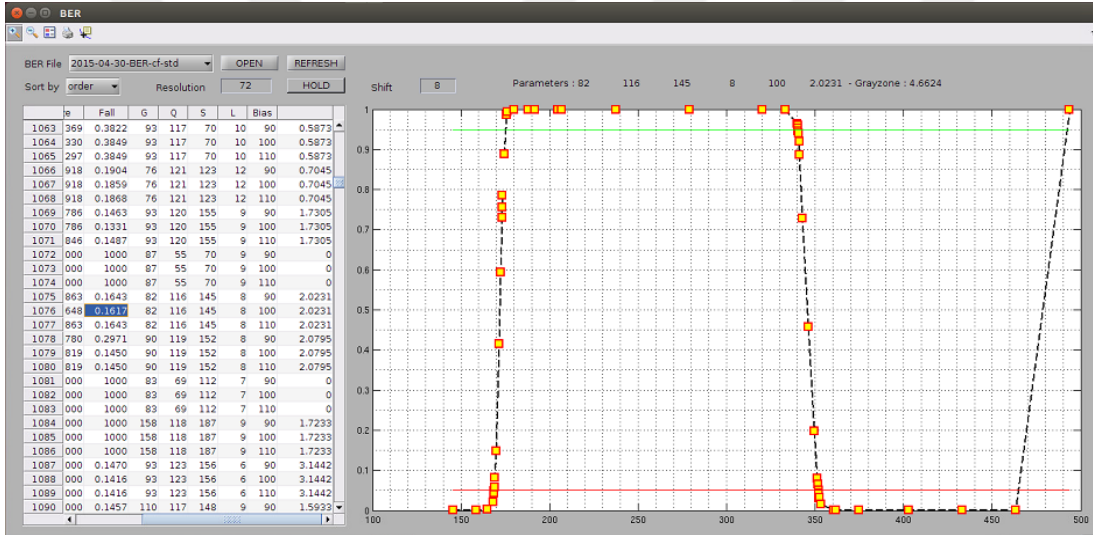
Şekil 2.4 : PSO algoritmasında temel alınan TES ışınım dedektörü şematığı[39].

TES ışınım dedektörü türünün 1-bit’lik devresine ait bazı parametreler, devreye özgü olarak PSO algoritmasında yer almaktadır. Bobinler aracılığı ile QOS girişine aktarılan akım, PSO algoritmasının QOS devre girdi değeri olarak kabul edilmiş ve gri bölge genişliğinin hesaplanmasında bu QOS girdi değeri kullanılmıştır. TES ışınım dedektörü için gerçekleştirilen PSO işlemi sonrasında elde edilen parametre setlerinden bir tanesi için PSO MATLAB kodu ile çizilen BER-QOS giriş akımı grafiği Şekil 2.5’de gösterilmektedir.



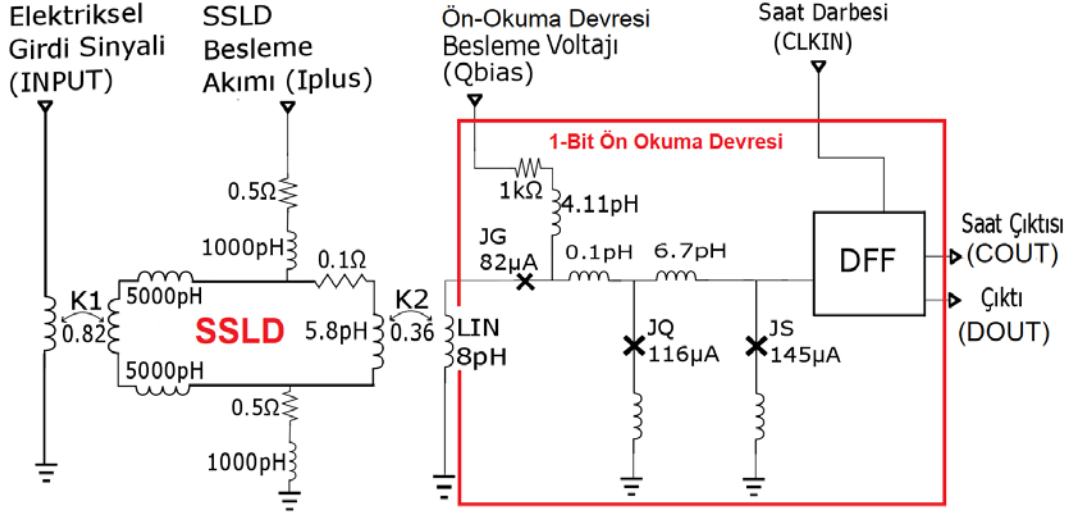
Şekil 2.5 : PSO kullanıcı arayüzü gri bölge grafik sonuçları [36].

Bu grafiğe göre y eksenini 0-1 aralığında deęişim gösteren BER deęerlerini, x eksenini ise  $\mu\text{A}$  mertebelerindeki QOS giriř akımını temsil etmektedir. BER deęerinin 1 seviyelerinde bulunması, QOS ön okuma devresinin bit-hata-oranının en üst seviyesini, yani hiçbir çıktıının doęru üretilmedięi durumu temsil etmektedir. BER grafiğinin sıfır deęerleri ise çıktıların doęru üretildięi durumu temsil etmektedir. QOS ön okuma devresi artan giriř akımı için periyodik sonuç ürettiğinden uygulanan akım aralığı boyunca birkaç tane çalışma aralığı gözlemlenmesi mümkündür. Gri bölge genişliği artış gösteren ya da azalış gösteren grafik kenarlarında 0.05-0.95 BER deęerlerine karşılık gelen x eksenini deęerlerinin farkı alınarak tek bir periyot için hesaplanmaktadır [36]. Şekil 2.6’da ise tez kapsamında elde edilen ön okuma devresi parametre seti için BER-Ön okuma devresi giriř akımı grafięi paylaşılmıştır.



Şekil 2.6 : PSO sonucunda elde edilen devre parametre seti arayüzü.

Şekil 2.6’da BER deęerleri 0-1 aralığında y eksenini ile temsil edilirken, ön okuma devresi giriř akımı x eksenini ile temsil edilmiştir. Gri bölge genişliği BER-Ön okuma devresi giriř akımı grafięine göre belirlenmiştir. Giriř akımına göre gri bölge genişliği  $4.66\mu\text{A} \approx 5\mu\text{A}$  olarak hesaplanmıştır. Bu deęer ön okuma devresinin çıktı ürettięi ve çıktı üretmedięi giriř akım deęerlerinin farkını temsil etmektedir ve grafikteki artan kenar (rising edge) üzerinden hesaplanmıştır. Bu optimizasyon algoritma özelliklerinin SSLD ön okuma devresine uyarlanması ardından PSO sonuçlarına göre Şekil 2.7’de paylaşılan devre parametre deęerleri LIN, JG, JQ, JS ve QOS besleme voltajı için PSO algoritması çalıştırılmıştır.



Şekil 2.7 : PSO ile optimizasyonu gerçekleştirilen SSLD ön okuma devresi elektriksel test tasarımı gösterimi.

JSIM simülatörü hiçbir direnç değeri bulundurmayan ve sadece indüktanslardan oluşan döngü varlığında simülasyon işlemi gerçekleştirmediğinden Şekil 2.7’da devre şematiği gösterilen 1-piksel dedektör yapısı içerisindeki 0.1Ω SSLD döngü direnci, PSO simülasyon devresine eklenmiştir. Fakat elektriksel testlerde gri bölge genişliği ölçümü için kullanılmış olan bu devre yapısı için yonga üzerinde oluşturulan tasarımdaki SSLD döngü direnci, sinyal sönümlenme zaman sabiti değerini daha da artırarak test edilebilirliği kolaylaştırmak amacıyla tümüyle çıkarılmıştır. Elektriksel testler sırasında aynı yapının SSLD döngü direnci bulunmayan ve tümü ile indüktif şeritten oluşan versiyonu kullanılarak ölçümler gerçekleştirilmiştir. Optik olarak test edilecek dedektör dizini için ise bu devre yapısından elektriksel girdi bobini çıkarılarak, 0.1Ω SSLD döngü direnci ile beraber modellenmiştir ve dizinin 1-pikselli oluşturulmuştur.

### 2.3. Devre Parametrelerinin Optimizasyonu

PSO algoritması sonuçlarına göre belirlenen devre parametre değerleri ve bu değerlere bağlı gri bölge aralığı Çizelge 2.1’de paylaşılmıştır. PSO algoritması ile optimizasyon sonucunda elde edilen grafik BER-Giriş Akımı formatındadır. Devre parametre seti ile gerçekleştirilen simülasyon sonuçlarının dizinde tutuluyor olması nedeniyle, grafik değerlerine göre Çıktı Olasılığı-Giriş Akımı formatında da grafik çizdirilebilmesi mümkündür.

Çizelge 2.1 : PSO sonuçlarına göre elde edilen devre parametre değerleri.

Parametre	Değeri
JG	82 $\mu$ A
JQ	116 $\mu$ A
JS	145 $\mu$ A
LIN	8 pH
Ön-Okuma Devresi Besleme Akımı	100 $\mu$ A
Gri Bölge Genişliği	$\approx$ 5 $\mu$ A

Gri bölge genişliğinin her iki grafik türünde de elde edilebiliyor olması nedeniyle, tez çalışmaları süresince her iki grafik türü de kullanılmıştır. PSO optimizasyonları sırasında, SSLD şeritleri ile birleştirilmiş ön okuma devresi optimize edilmiştir. PSO optimizasyonu içerisinde, ön okuma devresi parametrelerinin bir kısmının değiştiriliyor olmasına rağmen, sadece bu parametrelere bağlı etkiler olduğu düşünülmemelidir. SSLD üzerinde giriş akımının takip edeceği yolun da çalışma mantığına etki edebileceği düşünülmüş ve ön okuma devresine doğrudan giriş akımı verilerek optimizasyon başlatılması uygun bulunmamıştır. Tasarım ve kullanım amacına uygun olarak, SSLD üzerinden girdi sinyalini okuyacak olan ön okuma devresi, PSO işlemine SSLD ve ön okuma devresinin birleştirilmiş hali ile dahil edilmiş ve sonuçlar bu 1-piksel dedektör yapısı için elde edilmiştir. Ön-okuma devresi besleme akımı  $1k\Omega$  direnç değeri üzerinden 100mV olarak PSO sonucunda belirlenmiş olmasına karşın, doğrudan akım değeri  $100\mu$ A olarak parametre setine tanımlanmıştır.

### **3. DENEY DÜZENEĞİ**

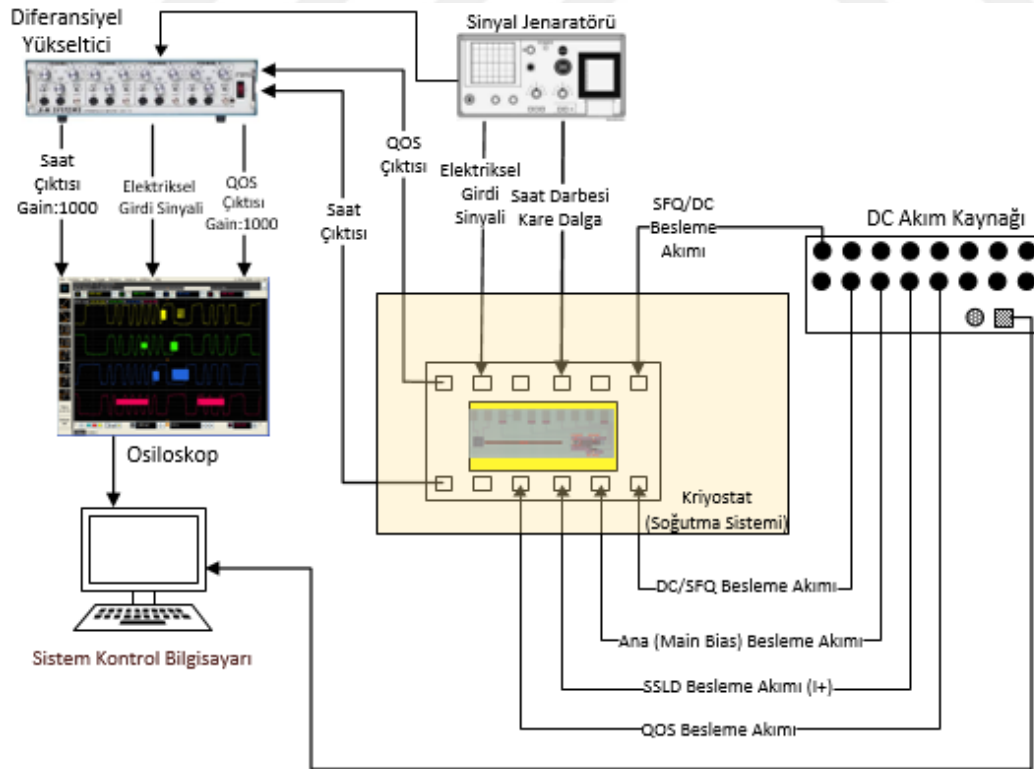
#### **3.1. Test Sistemleri**

Tez çalışmaları kapsamında iki farklı test sistemi kurulumu kullanılmıştır. Birinci test sistemi konfigürasyonu olan elektriksel test sisteminde amaç 1-bit'lik ön okuma devresinin gri bölge genişliğinin ölçülmesi ve bu sonuçlara göre hassasiyet analizinin gerçekleştirilebilmesidir. İkinci test sistemi konfigürasyonunda ise dedektör şeritlerine lazer ışınımı düşürülmesi ile gerçek kullanım amacına uygun olarak test edilebilmesi ve dedektör diziliminin modellenerek gerçek kullanım ortamında testin gerçekleştirilebilmesi amaçlanmıştır. Testler sırasında SSLD ve SFQ ön okuma devresinin bulunduğu yonga, kriyostat içerisinde bir taşıyıcı yardımı ile bağlanır. Yonga ve kriyostat yonga taşıyıcısı arasındaki sinyal bağlantıları “wire bond” ile sağlanmaktadır. Bütün deneyler vakum altında ve 4.2 K sıcaklık değerinde gerçekleştirilmiştir. Testler sırasında düşük gürültülü voltaj kaynağı ile test edilen devreye besleme akımları uygulanmıştır.

##### **3.1.1. Elektriksel test sistemi**

Elektriksel Test Sistemi, 1-bit'lik SSLD ön okuma devresinin gri bölge genişliğinin ölçülebilmesi amacıyla kullanılmıştır. SFQ/DC, ana besleme ve DC/SFQ akımlarının devreye uygulanması için düşük gürültülü voltaj kaynağından sağlanması durumu, gri bölge genişliği ölçümü sırasında değiştirilmiştir. Kolaylık yaratması nedeniyle diğer girdi sinyalleri ile besleme akımları aynı akım kaynağından verilerek testler gerçekleştirilmiştir. DC/SFQ besleme akımı, ön okuma devresinin saat girdisinin uygulandığı ve kare dalga fonksiyonun SFQ darbelerine dönüştürülerek devreye uygulanmasını sağlayan DC/SFQ mantık kapısına uygulanmaktadır. SFQ/DC besleme akımı ise saat çıktısı ve ön okuma devre çıktısının gözlemlenebilmesi için işlenen SFQ darbe şeklini DC kare dalgaya dönüştüren SFQ/DC çıkış kapısına uygulanır. SFQ/DC besleme akımının yonga üzerindeki devreye uygulanması ile testler sırasında çıktı sinyallerinde DC değer artışı görülmeye başlanmıştır. Henüz hiç ön okuma devresi girdisi uygulanmadan meydana gelen bu DC değer artışı,

testin gerçekleştirilebilir olduğunu ve devrede kısa devreye neden olan herhangi bir bozulma gerçekleşmediğini anlamamızı sağlar. Aksi halde ön okuma devresinin çalışıyor olması durumunda dahi giriş ve çıkış kapılarının doğru çalışmaması nedeniyle çıktı gözlemlenemez ve test gerçekleştirilemez. Ana besleme akımı ise SFQ/DC besleme akımının uygulanmasından sonra devreye verilir ve belirli bir değerin üzerine çıkarılarak çıktı sinyallerinin osilasyona girip girmediği, daha genel bir ifade ile ana besleme akımının devre üzerinde fark yaratıp yaratmadığı gözlemlenir. DC/SFQ besleme akımı ana besleme akımından sonra uygulanır ve saat darbesi gibi girdi sinyallerinin devreye iletilmesi sağlanır. Elektriksel testler için her test başlangıcında SFQ/DC besleme akımı ile çıktı sinyallerinde DC değer artışı ve ana besleme akımının uygulanması ile de belirli bir değerden sonra devre çıktılarının osilasyona girdiğinin gözlemlenmesi gerçekleştirilir. Devrenin test edilebilirliğinin sınanmasının ardından SSLD besleme akımı ve ön okuma devresi beslemesi uygulanır. Devre çıktılarının üzerinde tüm besleme akımlarının etkin olduğu gözlemlendikten sonra, saat darbesi girdisi ve elektriksel girdi sinyali devreye uygulanarak, saat darbesi çıkışı ile ön okuma devresi çıkışı gözlemlenir. Şekil 3.1’de elektriksel test sistemi blok şeması paylaşılmıştır.



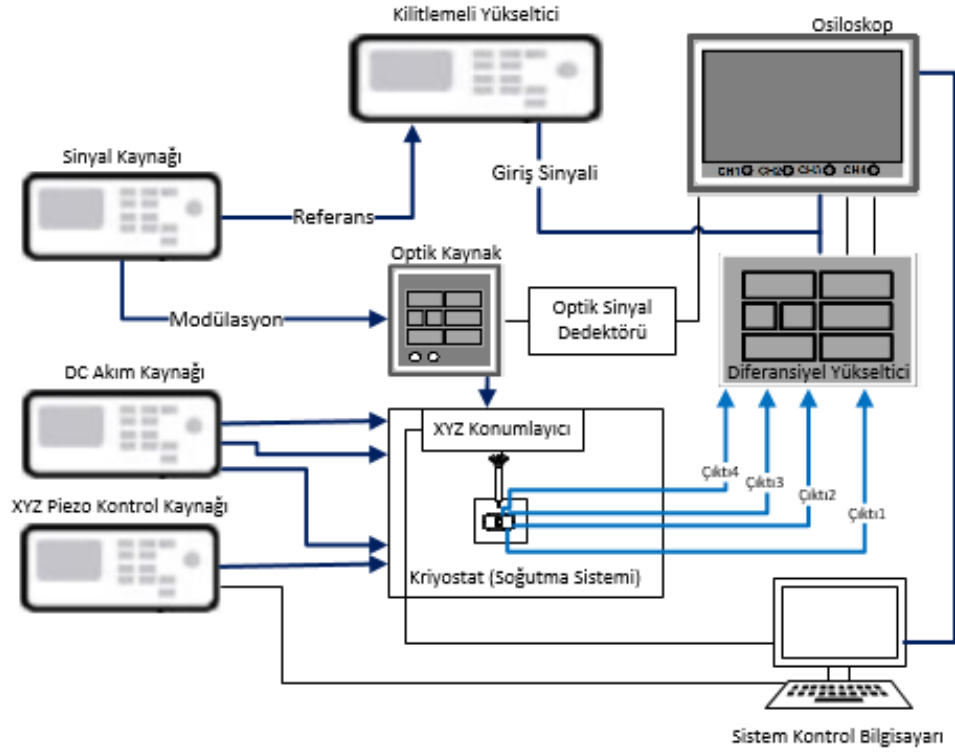
Şekil 3.1: 1.Bit ön okuma devresi için elektriksel test sistemi.



Yapılan tasarımda ön okuma devresi çıktısının, saat darbesi çıktısı ile senkronize olması gerekmektedir. Bu senkronizasyonun sağlanması, her saat darbesine karşılık bir çıktı elde edilip edilemediğinin değerlendirilmesi açısından önem taşımaktadır. Belirli bir eşik değerinin üzerinde giriş akımı uygulanması ile saat darbesi çıktısına senkronize bir çıktı serisinin oluşması, gri bölge ölçümü için uygun test durumunu ifade etmektedir. Bu durumda akım kaynağı kanallarının yanı sıra yükseltici kanallarından ölçülen saat ve devre çıktı kanallarının bağlı olduğu NI Labview programı test şematiği çalıştırılarak, gri bölge hesaplaması gerçekleştirilmektedir. Besleme akımları ve saat girdi sinyali, gri bölge ölçümüne geçilmeden manuel olarak ayarlanırken, giriş akım değeri için Labview arayüzünde girdi sinyali tarama aralığı tanımlanır ve bu aralıkta belirli bir adım aralığı ile DC sinyal değerleri artırılarak uygulanır. Her bir DC girdi sinyali için gri bölge hesaplaması gerçekleştirilir ve bir dosyada çıktı olasılığına karşı uygulanan girdi sinyal değeri tutulur. Girdi aralığının tamamlanması ile veri dosyası kullanılarak çıktı olasılığına karşılık girdi akım değeri grafiği çizilir ve gri bölge genişlik değerlendirmesi gerçekleştirilir.

### **3.1.2. Optik test sistemi**

Optik test sistemi 4-piksel SSLD ön okuma devresinin lazer ışınımı düşürülerek test edilebilmesi amacıyla kullanılmıştır, tez kapsamında kullanılan optik test sistemi Şekil 3.2’de paylaşılmıştır. Optik test sisteminde kullanılan tasarımda K1 katsayılı elektriksel sinyal girişi kaldırılarak, lazer ışını doğrudan SSLD şeritleri üzerine düşürülerek tepki oluşturulmaktadır. CW Lazer ışınımı olarak adlandırılan sürekli dalga formu, modülasyona maruz bırakıldıktan sonra dedektör üzerine düşürülmektedir. Modülasyon sonrasında “on”-“off” durumlarına bağlı olarak kare dalga formunda lazer ışınımı oluşmaktadır. Optik test sisteminde modülasyon, optik girdi sinyalinin ışınımın varlığı ve yokluğu durumlarını aynı dalga üzerinde elde etme gereksinimini karşılamaktadır. Aynı optik sinyal ile ışınım varlığı ve yokluğu kare dalga formu ile dedektör üzerine uygulanırken, ön okuma devresinin ışınım varlığında ve yokluğunda oluşturduğu cevap gözlemlenebilmektedir. Lazer sisteminin kriyostat soğutma sistemine giren sinyal hatları optik fiber yapıdadır. Bu nedenle girdi sinyalinde kayıp ya da kablo kaynaklı gürültü meydana gelmemektedir.



Şekil 3.2 : 4-piksel ön okuma devresi için optik test sistemi.

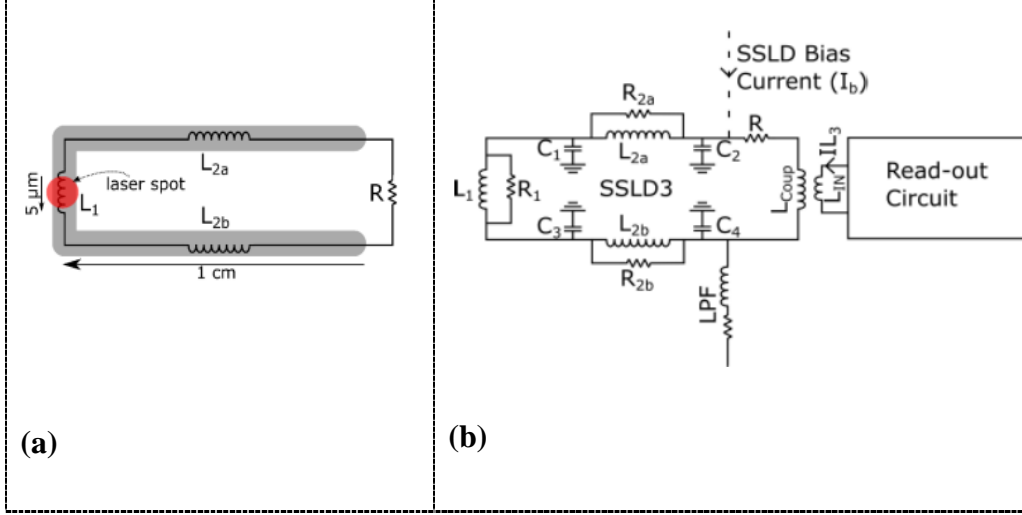
## 4. SSLD VE ÖN OKUMA DEVRESİ TASARIMLARI

### 4.1. Çalışmanın Amacı

SSLD dedektörlerinde tepkinin okunabilmesi için geleneksel QOS yapısı ve DFF mantık devresi birleştirilerek clock tetiklemesinden bağımsız QOS ön okuma devresi oluşturulmuş ve bu yapıda SSLD şeritçizgileri üzerine düşen düşük enerjili parçacıklardan kaynaklanan ısımanın yarattığı analog potansiyel farkın ön okuma devresi ile dijital SFQ darbesine dönüştürülmesi sağlanmıştır. Bileşik ön okuma devresinin parametrelerinin eniyileme sürecinin daha kolay olması, ön okuma devresini tek devre haline getirerek kontrol kolaylığı sağlaması ve daha az alan kaplaması sayesinde yonga üzerinde dedektör dizini oluşturulurken yerleşim kolaylığı oluşturması gibi avantajlar sağlamaktadır. Ön okuma devresinin hassasiyet analizi yapılmış ve oluşturulan ön okuma devresinin deneysel sonuçları ile gösterilmiştir

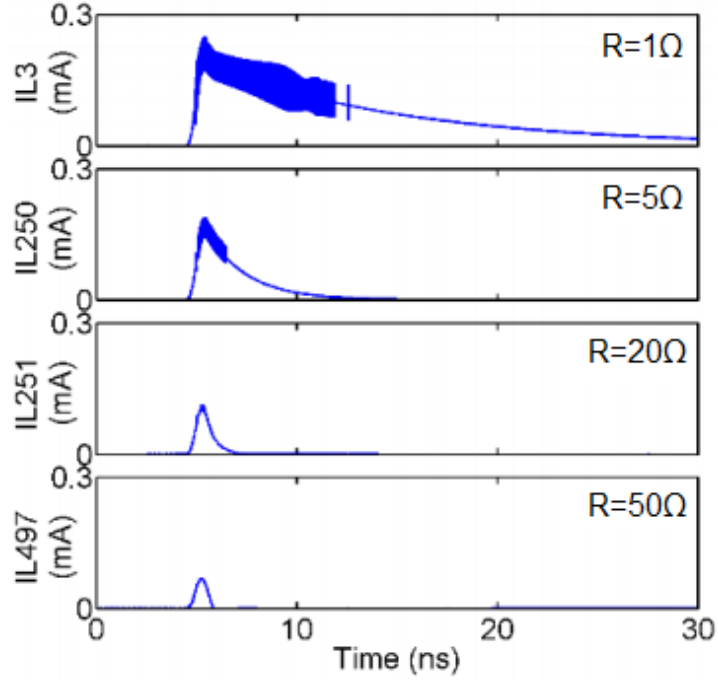
### 4.2. SSLD Tasarım Çalışmaları

Süperiletkenlerin 1-bit'lik ön okuma devresine tepki oluşturulabilmesi için SSLD modeli ve şeritlerin optik karakterizasyonu konusunda akademik bir çalışma örnek alınmıştır [41]. Gerçekleştirilen çalışmada temel bir SSLD modeli oluşturulmuş ve bu SSLD şeritleri için optik ölçüm testleri gerçekleştirilmiştir. Elde edilen veriler ışığında dedektör şeritlerinin seri olarak birleştirilmesi ve tek DC besleme kaynağından beslenmesinin, sistemde kablo sayısı kaynaklı oluşan gürültüyü gidermek açısından daha uygun olduğu değerlendirilmektedir. Şekil 4.1'de temel alınan SSLD modeli gösterimi paylaşılmıştır. Bu model temel alınarak SSLD parametrelerinde tasarım ve ölçüm sistemlerinde daha uygun olduğu düşünülen değişiklikler gerçekleştirilmiştir. İlk olarak optik test sonuçlarına göre SSLD döngüsünde yer alan direnç değerinin  $0.1\Omega$  olması kararı bu aşamada ele alınmıştır. Gerçekleştirilen optik testler kapsamında  $0.1\Omega$  döngü direnci, döngü içerisinde yer alan dalgaın sönümlenme oranının en küçük olduğu değer olarak nitelendirilmiştir.



Şekil 4.1 : Temel alınan SSLD modeli, (a) basit gösterim, (b) şematik gösterim [41].

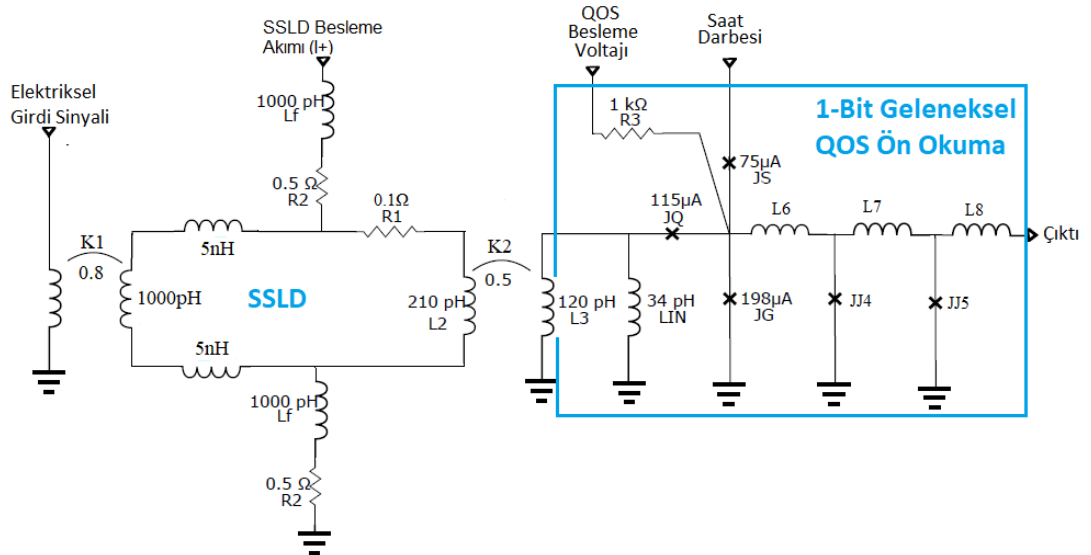
SSLD parametrelerinde  $L$  indüktans boyutu dedektör şeritinin boyutunu temsil ederken döngü içerisinde yer alan  $R$  direnç değeri oluşan dalga'nın sönümlenmesini ve bir sonraki dalga için hazır hale gelmesini sağlar. SSLD zaman sabiti  $L/R$  değeri üzerinden belirlenmektedir ve bu değer azalan direnç değeri ile artış göstermektedir. Zaman sabitinin artması, oluşan SSLD tepkisinin daha uzun sürede sönümleneceği anlamını taşımaktadır. SFQ tabanlı okuma devrelerinde dalga zaman genişliği ps mertebelerinde olabilirken, dışardan uygulanan saat darbe tetiklemesi günümüz test sistemlerinde SFQ girdi sinyallerine senkronize hale getirilememektedir. Bu nedenle döngü direncinin değeri, saat darbe girdisine senkronize olacak bir büyüklükte sönümlenmeyi sağlamalıdır. Bu durum dedektör şeriti zaman sabitinin, veri kaybının olmaması açısından önemini göstermektedir. Şekil 4.2'de gösterildiği gibi gerçekleştirilen optik testler sonucunda  $1\Omega$ ,  $5\Omega$ ,  $20\Omega$  ve  $50\Omega$  döngü direnç değerlerinde tasarımlar denenmiştir [41]. Direnç değerinin küçültülmesinin zaman sabitini artırdığı değerlendirilmiştir. Üretilbilir bir tasarımın oluşturulabilmesi amacıyla, STP2 üretim tekniğinde üretilebilecek en küçük direnç değeri olan  $0.1\Omega$ , tez çalışması kapsamında geliştirilecek SSLD şerit döngüsü direnç değeri olarak seçilmiştir. Tez çalışmaları kapsamında kullanılan SSLD tasarımında, örnek alınan tasarım içerisinde yer alan döngü kapasitörleri ve döngü indüktanslarına paralel bağlanan dirençler JSIM simülasyonları sonucunda fark yaratmaması nedeniyle tasarımdan çıkartılmıştır. Bu değişimler sonucunda 1-bit ön okuma devresi ile birleştirilmesi amaçlanan SSLD tasarım faaliyetleri sonuçlandırılmıştır.



Şekil 4.2 : SSLD döngüsü L/R zaman sabitinde döngü direnci etkisi [41].

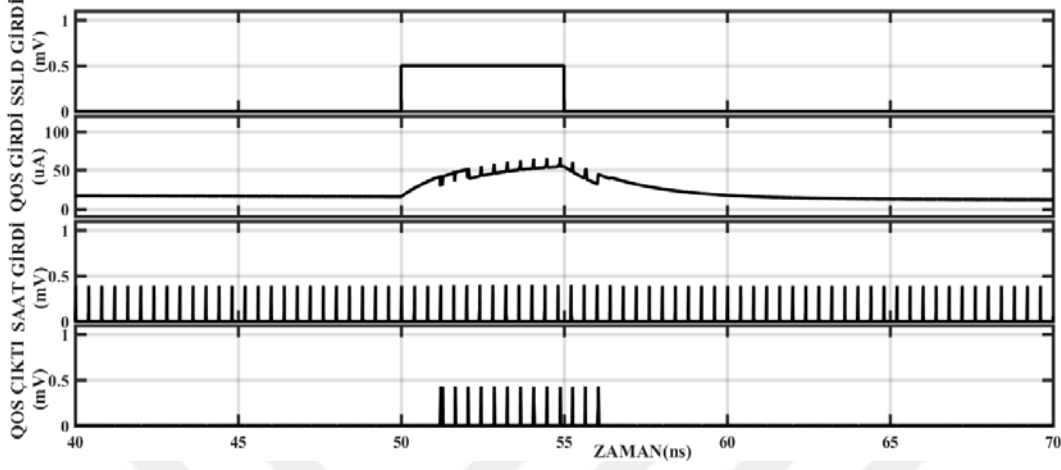
#### 4.3. Ön Okuma Devresi Tasarım Çalışmaları ve Simülasyon Sonuçları

Test edilmesi ve hassasiyet karşılaştırmasının yapılabilmesi amacıyla tasarlanan geleneksel QOS yapısı devre şematığı Şekil 4.3’de paylaşılmıştır.



Şekil 4.3 : Geleneksel QOS yapısında tasarlanan SSLD ön okuma devresi.

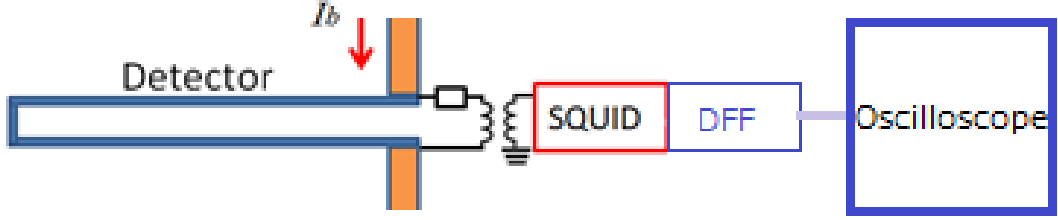
Bu yapıdaki bir devrede, elektriksel sinyal girdisi, SSLD besleme akımı, QOS besleme akımı ve saat darbesi girdisinin devreye verilmesi sonrasında beklenen çıktı Şekil 4.4'deki grafikte gösterildiği gibi olmalıdır.



Şekil 4.4: 1.Bit'lik SSLD geleneksel QOS ön okuma devresi JSIM simülasyonu.

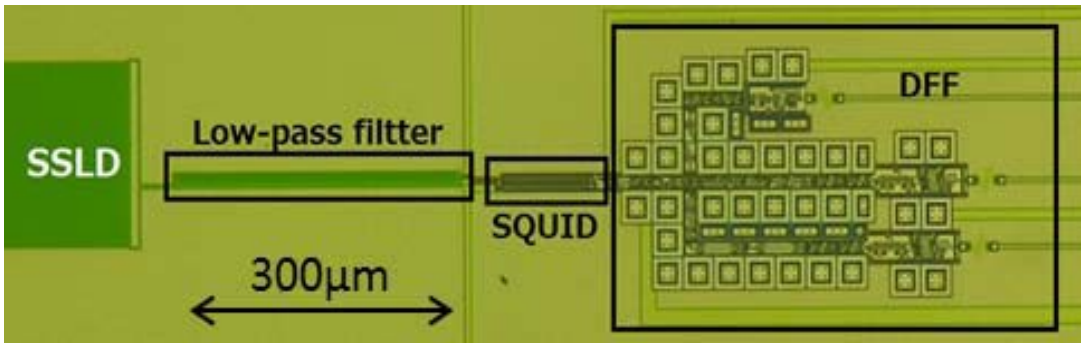
Geleneksel QOS karşılaştırıcı ön okuma devresi haricinde dijital okuma elektroniği için daha kontrollü bir yapı oluşturulacağı düşünülerek ikinci bir tür ön okuma devresi tasarımı daha gerçekleştirilmiştir. İki tasarımın performans olarak değerlendirilmesinin sağlanması ve tasarımda doğru seçim yapılabilmesi için geleneksel QOS yapısı ve ikinci ön okuma devresi tasarımı olarak kullanılan saat darbe tetiklemez tek eklemlı SQUID benzeri devrenin karşılaştırması yapılmıştır. Geleneksel QOS ön okuma devresi gri bölge genişliğinin 1-bit yeni tasarım ön okuma devresinden daha geniş çıkması nedeniyle geleneksel QOS ön okuma devresinden vazgeçilmiştir ve tasarım çalışmalarına yeni tasarlanan ön okuma devresi ile devam edilmiştir. Çalışmada kullanılan ön okuma devresi tasarım fikrinin çıkış noktası, bir başka akademik makalede gerçekleştirilmiş olan SQUID ve DFF devreleri ile ön okuma devresinin modellenmesine dayanmaktadır [42]. Bu ön okuma devresinin geleneksel üç eklemlı QOS türünden farkı devre sonuna DFF (Delay Flip Flop) mantık kapısının eklenmesi ve QOS saat darbe tetiklemesinin devreden çıkarılması ile sadece DFF yapısından tümleşik devrenin kontrolünün sağlanmasıdır. Bu yöntemle SSLD şeritlerinden ışınım emilimi sonrası oluşan tepki ön okuma devresinin girişinde sinyal salınımı meydana getirir ve bu sinyal salınımı DFF yapısı içerisinde depolanır. DFF saat darbe tetiklemesinin verilmesi durumunda, girişte

sinyal salınımı da varsa DFF çıktısı oluşturulabilir ve veri depolanabilmesinin sağlanması nedeni ile veri kaybı yaşanmaması için daha iyi bir ön okuma devre performansı sağlamaktadır. Şekil 4.5’de paylaşılmış olan yapı içerisinde SQUID tabanlı okuma gerçekleştirilmektedir. SQUID yapısı sonrasında yer alan DFF mantık kapısında depolanan 1-bit’lik veri belirli bir frekansta saat darbesi uygulanarak okunabilmektedir.



Şekil 4.5 : SSLD dedektörü ve SFQ tabanlı okuma elektroniği [42].

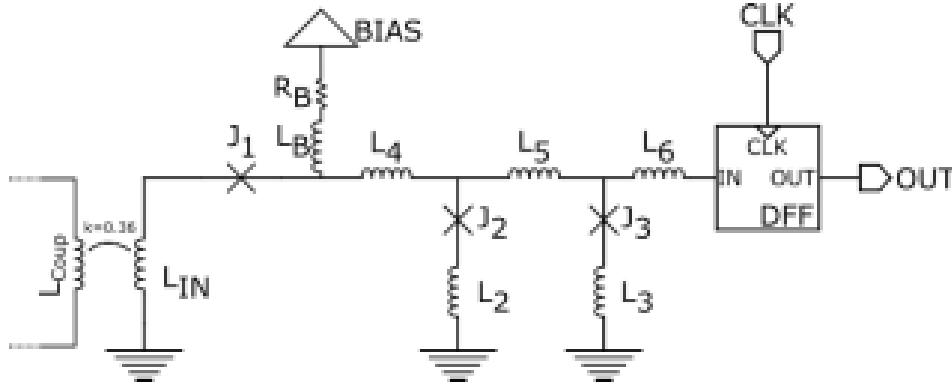
Şekil 4.5’de paylaşılan tasarımın Şekil 4.6’de yonga üzerinde gösterimi paylaşılmıştır. Dedektör dizini oluşturulabilmesi ve besleme akımının yonganın ısınmasına neden olabilecek kadar yüksek olmaması gerekliliği açısından DC akım beslemeli (DC-current biased) SSLD kullanımı tercih edilmiştir [42]. Bu yapıda SFQ tabanlı ön okuma devresi olarak düşünülen DFF yapısı, SQUID algılayıcı arkasına yerleştirilerek SSLD şeritlerinden kaynaklanan tepkinin okunabilmesi sağlanmıştır [42].



Şekil 4.6 : Yonga üzerinde 1-piksel SSLD dedektör yapısı ile ön-okuma devresi konfigürasyonu [42].

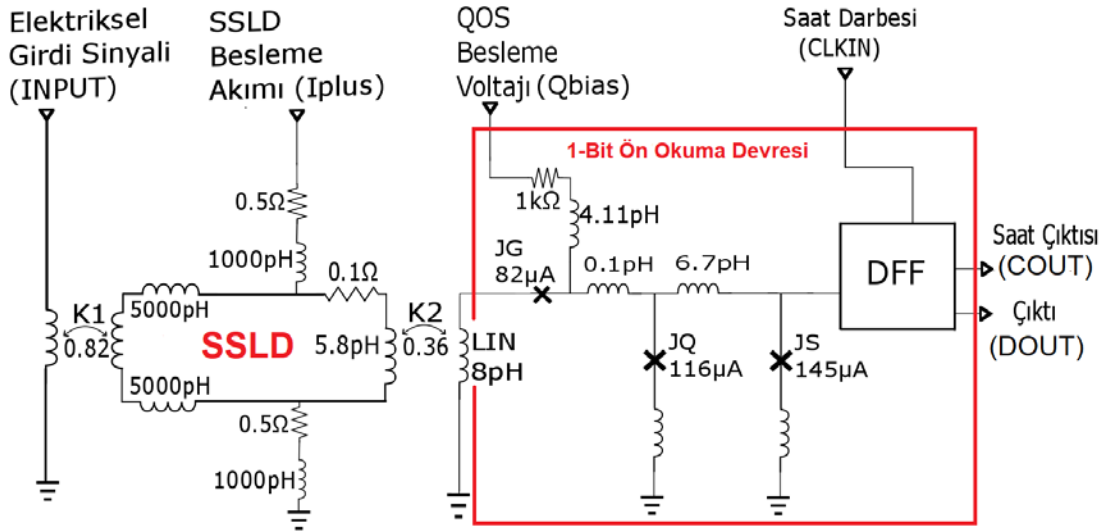
RSFQ teknolojisine dayandırılarak birleşik devre haline getirilen QOS ve DFF yapıları ile yeni bir birleşik devre oluşturulmuştur ve bu yapı Şekil 4.7’de

paylaşımaktadır. Bu tasarım ile tek bir mantık devresi ile yerleşim kolaylığı ve devre kontrol kolaylığı sağlanmıştır.



Şekil 4.7 : Ön okuma devresi tasarımında yeni yaklaşım [41].

Saat darbesi tetiklemesi DFF yapısının bölümünden sağlanarak birleşik devre üzerinde ortaklanmış ve QOS devre tarafından saat darbe tetiklemesi kaldırılmıştır. Birleşik devre çıkışına saat darbelerinin devre boyunca düzgün iletilebildiğinin gözlemlenmesi için CLKOUT çıkışı ve ön okuma devresinin çıkış sinyalini gözlemek amacıyla DFFOUT sinyal çıkışı eklenmiştir.

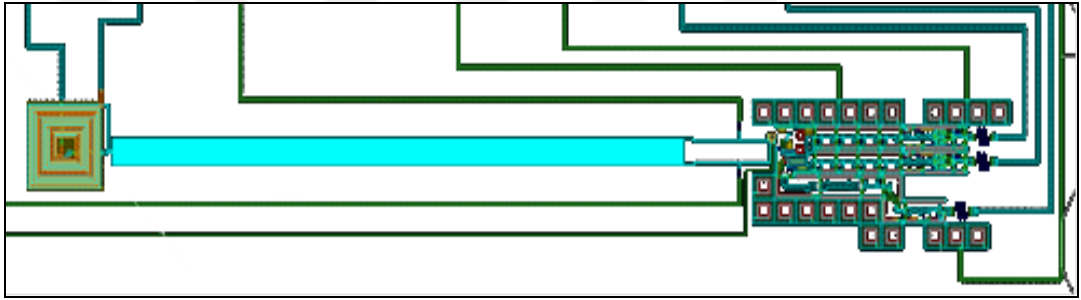


Şekil 4.8: 1-bit dedektör pikseli ve ön okuma devresi tasarımı.

SSLD ile birleştirilmiş 1-bit ön okuma devresinin şematik gösterimi Şekil 4.8'de gösterilmektedir. Bu şematiğe göre Cadence Virtuoso kullanılarak çizilen yonga üzeri tasarım görüntüsü Şekil 4.9 üzerinde paylaşmıştır. SSLD şeritleri COU katmanı kullanılarak tasarlanmıştır. SSLD şeritleri aynı tasarım ile CTL ve BAS

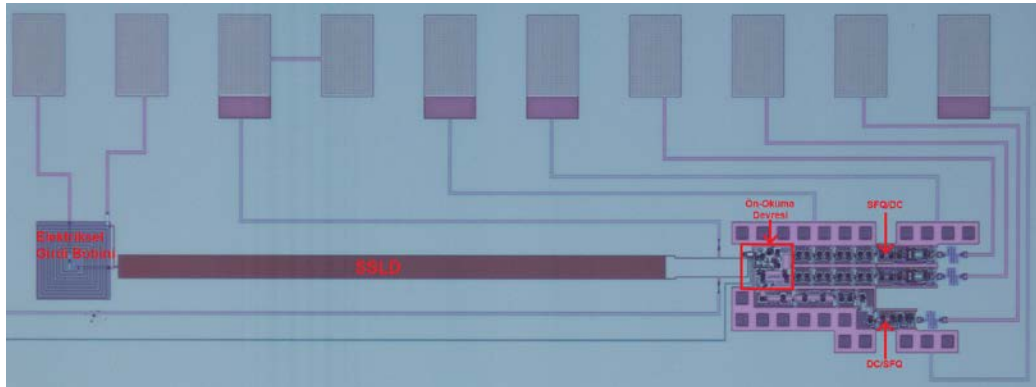


katmanları kullanılarak da tasarlanabilir ve bu yapıya benzer sonuçlar elde edilebilir. Devre şematığının yonga tasarımı olarak çizilmesi sırasında, devre parametrelerinin kullanılan katman seçimine göre kalınlık ve uzunluk açısından değer hesabı gerçekleştirilmeli ve optimizasyonu yapılan şematik değerleri yonga üzeri çizime aynı değerler ile aktarılmalıdır. Bu amaçla yonga tasarımı parametre değerlerinin hesaplanarak çizilmesi için l-meter uygulaması denenmiştir, ancak eşleşmiş indüktans katsayılarının hesaplanması gibi kompleks indüktans yapılarının hesaplanamaması nedeniyle daha gelişmiş bir hesaplama programına ihtiyaç duyulmuştur. Şematik devre parametrelerinin yonga tasarımına aktarılması aşamasında Inductex programı kullanılmıştır [43,44]. Inductex programı gereksinimlerimizi karşılamıştır ve tasarım parametrelerinin daha az bir farklılık oranı ile yonga üzerine çizimi gerçekleştirilmiştir.



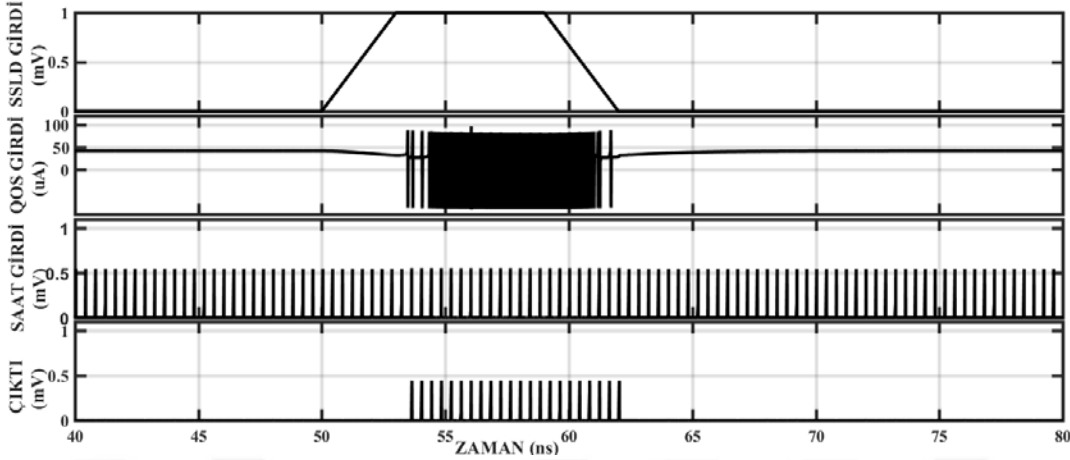
Şekil 4.9 : Yonga üretimi için elektriksel devre tasarım görüntüsü.

Resim 4.1'de gerçekleştirilen araştırma kapsamında tasarlanan devrenin üretildiği yonga üzerinden alınan mikroskopik ekran görüntüsü paylaşılmıştır. Cadence Virtuoso'da çizilen tasarım, STP2 tekniği ile üretilmiş ve elektriksel testler için kullanılmıştır.



Resim 4.1 : Üretilmiş yonga üzerinde 1.bit'lik SSLD ve SFQ tabanlı ön okuma devresi mikroskopik görüntüsü.

Bu devre yapısı için gerçekleştirilen JSIM simülasyon sonuç grafiği Şekil 4.10'da paylaşılmaktadır.

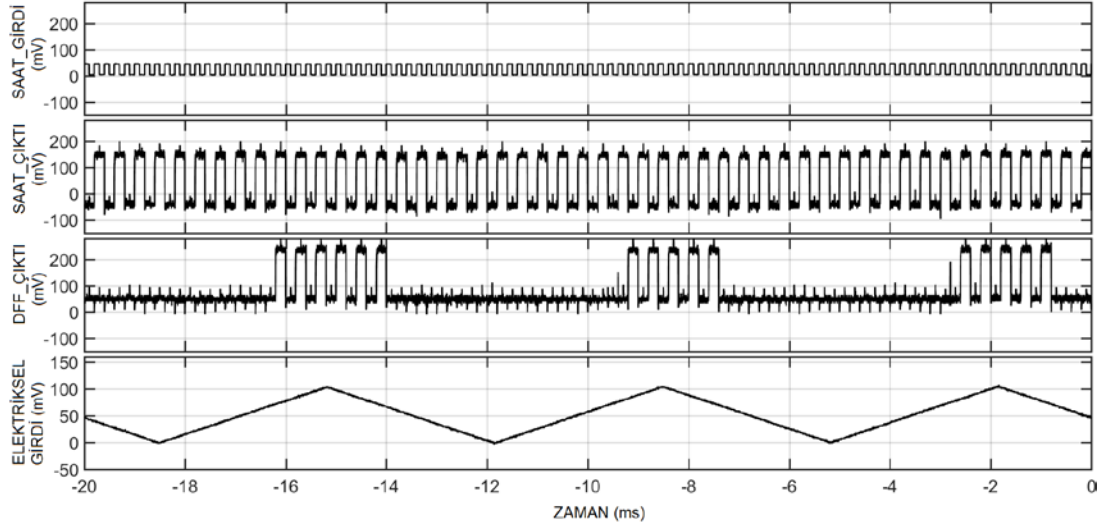


Şekil 4.10 : 1.Bit'lik SSLD ön okuma devresi JSIM simülasyonu.

Dedektör dizininin bir birimini ifade etmesi için oluşturulan bu tasarımda devre hassasiyet ölçümü gerçekleştirilmiştir. Gri bölge genişliği ölçümü için sinyal kaynağından K1 ve K2 katsayıları ile eşleşmiş bobinler aracılığıyla ön okuma devresi girişinde bir akım meydana getirilir. Bu akım değeri ön okuma devresi için eşik değerinin üzerinde ise SFQ sinyali çıktıda gözlemlenebilecektir. Çıktı sinyalindeki SFQ darbe sayısı ile saat çıkısında bulunan darbe sayısının oranlanması sonucu, çıktı olasılığı belirlenebilmektedir. Çıktı olasılığının 0.9 ile 0.1 arasında bulunduğu input akım aralığı gri bölge olarak kabul edilmektedir. Bu çıktı olasılık aralığının elde edilebilmesi için ön okuma devresi girişinde  $\sim 10\mu A$  mertebesinde farklar oluşturularak çıktı sinyalinin, uygulanan saat çıkısına göre sayımının gerçekleştirilmesi gerekir. Bu amaçla elektriksel sinyal aralığı adım adım artırılarak her adımda çıktı olasılığı hesabı kaydedilmekte ve en son aşamada olasılık grafiğinde 0.9-0.1 olasılık aralığına denk gelen input akım aralığı gri bölge olarak belirlenebilmektedir.

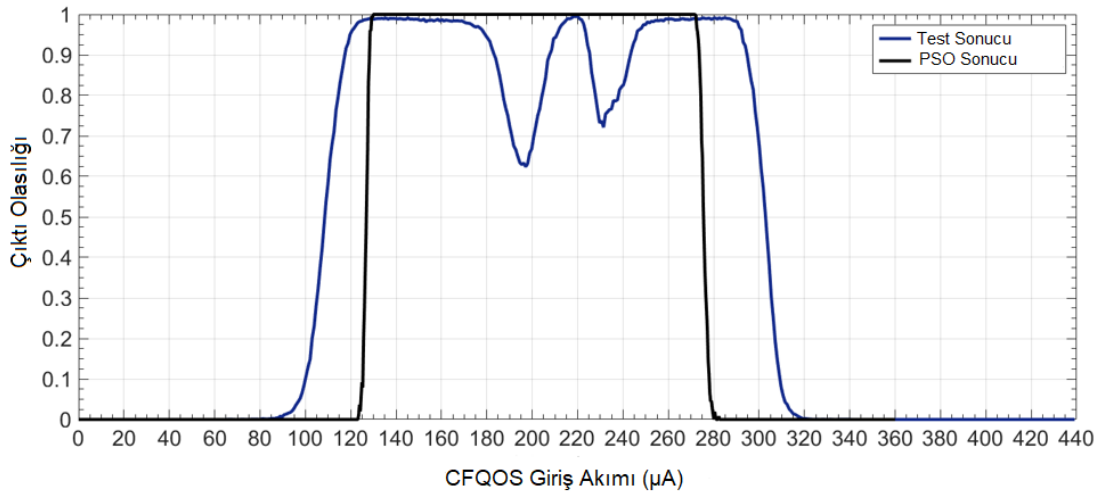
#### 4.4. Ön Okuma Devresi Elektriksel Test Sonuçları

Tasarlanan 1-bit ön okuma devresi için gerçekleştirilen ilk elektriksel test, devrenin belirli input değerlerinde çıktı üretiminin gözlemlenmesi amacıyla gerçekleştirilmiştir.



Şekil 4.11 : 1-bit SSLD bağlantılı ön okuma devresi elektriksel test sonucu.

40mV genliğe sahip kare dalga, 10kHz frekansında bir saat darbe tetikleme sisteme uygulanarak, ön okuma devresinin elektriksel testleri gerçekleştirilmiş ve bu durumda elde edilen sonuçlara göre pozitif SSLD döngüsünde DFF\_ÇIKTI sinyalleri gözlemlenmiştir. DFF\_ÇIKTI ve SAAT\_ÇIKTI sinyallerinin yükseltici kazancı değeri 1000 olarak ayarlanmıştır. Bu durum eşik değer üzerinde akım karşılaştırmasını gerçekleştiren ön okuma devre tasarımımızın sinyali algıladığını ve doğru çalıştığını göstermektedir. Elektriksel test sisteminde, devreye uygulanan parametrik test değerleri Çizelge 4.1’de sunulmuştur.



Şekil 4. 1: Çıktı olasılığı ve ön okuma devresi giriş akımı ilişkisi.

Testler sırasında gri bölge ölçümünün yapılabilmesi amacıyla, sinyal kaynağı 10µA adım aralığına ayarlanarak, 0mA ile 2.5mA girdi aralığı taranmış ve her adımda

oluşan çıktı olasılığı hesabı kaydedilmiştir. Elektriksel ölçümler sırasında uygulanan 0-2.5mA akım, şematik üzerinde K1 olarak adlandırılan eşleşmiş elektriksel bobinlerden uygulanmaktadır. Bu nedenle, Şekil 4.6 üzerinde x eksenini ön okuma devresinin girişinde meydana gelen akımı temsil ettiğinden 0-440  $\mu$ A giriş aralığı taranmış olarak ifade edilmiştir. Test sonucunda herbir adım aralığındaki girdi sinyaline karşılık bir çıktı olasılığının elde edilmiş olması ile gri bölge grafiği LABVIEW programı kullanılarak oluşturulabilmiştir. Bu ölçümün gerçekleştirilmesi için elektriksel test sistemi kullanılmıştır. Gerçekleştirilen elektriksel test sonuçlarına göre gri bölge genişliği, ön okuma devresi giriş akım aralığına göre  $\sim 13 \mu$ A olarak belirlenmiştir. PSO gri bölge simülasyonları sırasında elde edilen  $\sim 5 \mu$ A gri bölge genişliği, elektriksel testler sonucu elde edilen gri bölge genişliğine uyum göstermektedir. Aradaki farklılığın nedeni olarak şematığın katmanlı yonga tasarımına göre çizilmesi aşamasında parametrelerin %100 doğruluk oranı ile aktarılamaması, üretim aşamasında meydana gelen parametrik değer kaymaları ve testler sırasındaki ölçüm hassasiyet oranı düşünülmektedir. Elektriksel testler sırasında kullanılan sinyallere ait değerler Çizelge 4.1’de paylaşılmaktadır.

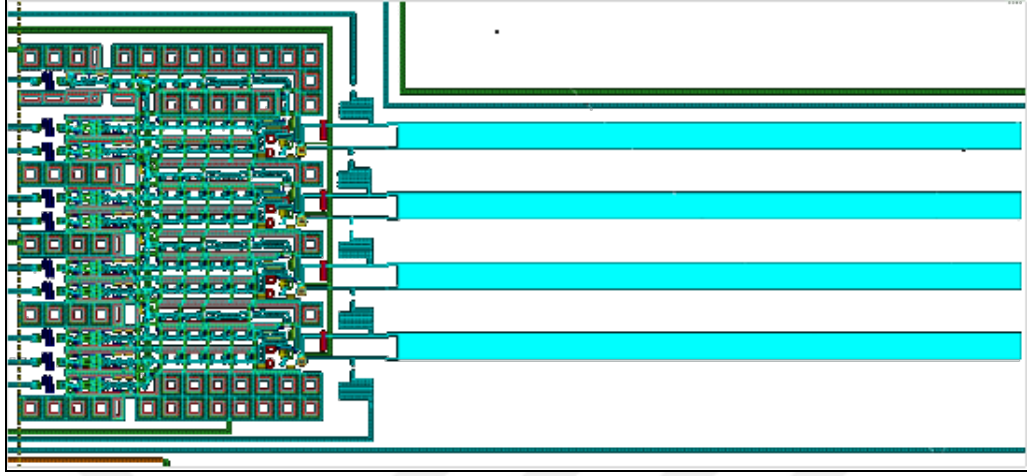
Çizelge 4.1 : Ön okuma devresi elektriksel test sistemi sinyal değerleri.

Elektriksel Sinyal Aralığı	0-2.5 mA	DC (Adım Aralığı 10 $\mu$ A)
Saat Darbe Girdisi	40 mV	10 kHz
SSLD Besleme Akımı	2.73 mA	DC
Ön Okuma Devresi Besleme Akımı	95 $\mu$ A	DC
Ana Besleme Akımı (Main Bias)	3.531 mA	DC
DC/SFQ Besleme Akımı	0.27 mA	DC
SFQ/DC Besleme Akımı	2.637 mA	DC
Saat Çıktısı Yükseltici Kazancı	1000	-
QOS Çıktısı Yükseltici Kazancı	1000	-





gibi, sadece aynı katmanların üst üste gelmemesi açısından koordinat şeritlerinin katmanları birbirinden farklı seçilmelidir.



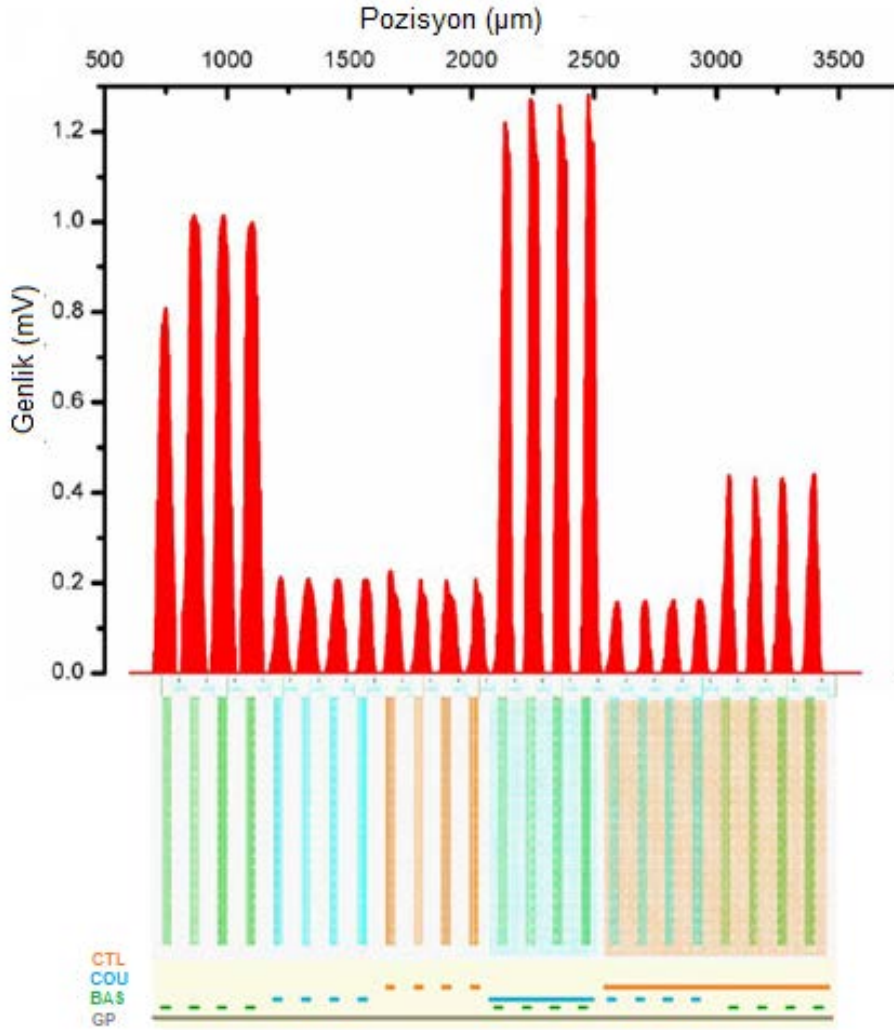
Şekil 5.3 : 4-Piksel SSLD ve ön okuma devreleri yonga tasarım görünümü.

Dedektör dizilimi gerçekleştirilirken önemli noktalardan biri de dedektör şeritlerindeki katmanların büyük ölçekli kurulumunda nasıl yerleştirilmesi gerektiğinin önceden kurgulanabilmesidir. Ekibimiz tarafından gerçekleştirilen optik testler sonucunda, katmanların üst üste bulunduğu durumda, en üst katmana lazer ışınımı düşürülerek süperiletken şeritler üzerinde oluşan tepki sinyalinin genliği karakterize edilmiştir. Bu sonuç BAS, COU, CTL gibi iletim hattı katmanlarından üretilmesi düşünülen dedektör şerit yapılarının, büyük ölçekli dedektör kurulumlarında x-y koordinat eksenini şeritlerini oluşturabileceğini, üst üste üretilebileceğini ve koruma amaçlı üst katman yerleştirilmesi durumunda dahi alt katmanda yeterli oranda tepki oluşturulabileceğini göstermektedir. Büyük ölçekli dedektör matrisi oluşturulması sırasında dedektör şeritlerinin x ve y koordinat eksenlerindeki şeritler farklı katmanlar ile üretilmek zorundadır. Aksi halde üst üste aynı katmanın kullanılması kısa devre olmalarına ve dedektör matrisinde bozulmalara yol açacaktır.

### 5.3. Optik Test Sonuçları

Dedektör diziliminde sadece x ya da sadece y eksenini temsil etmesi için 4 piksel SSLD dizini denenmiştir ve SSLD şeritleri SFQ ön okuma devreleri için de kullanılan COU katmanı kullanılarak tasarlanmış ve üretilmişlerdir. Bu durum üretilen dedektör şeritleri için 0.2 mV genlik gösteren, Şekil 5.4 üzerinde sağdan

ikinci sırada yer alan mavi şeritlerin tepkilerine karşılık gelmektedir. Şekil 5.4 üzerinde en fazla tepkinin BAS katmanı üzerinde olduğu görülmektedir; fakat dedektör dizini sırasında her üç katmanın da kullanımı gerekli görüldüğünden dolayı, ilk modellemeyi en fazla tepki oluşturan katman üzerinden gerçekleştirmek uygun görülmediği için ilk üretilen prototipler üzerinde COU katmanlı SSLD şeritlerinin kullanımı uygun görülmüştür.

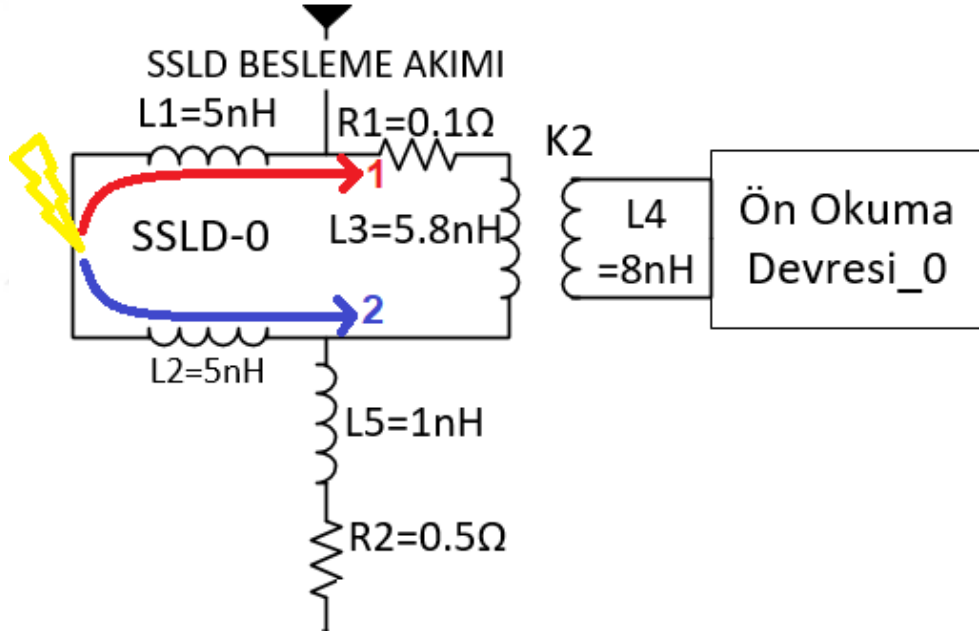


Şekil 5.4 : Katman yapısında şeritlerin yerleşimine göre tepki sinyali genlikleri.

Tasarlanan devre üzerinde, Optik Test Sistemi kullanılarak gerçekleştirilen lazer girdi sinyalinin doğrudan dedektör şeritleri üzerine düşürülmesi ile ışınım tepkisi oluşturulmuş ve test sonuçları beklentilere uygun olarak elde edilmiştir. Elektriksel testlerin gerçekleştirilebilmesi için devreye eklenen elektriksel girdi bobini kaldırılarak, 4-piksel dedektör dizilimi uygulanmış ve bu nedenle optik testler

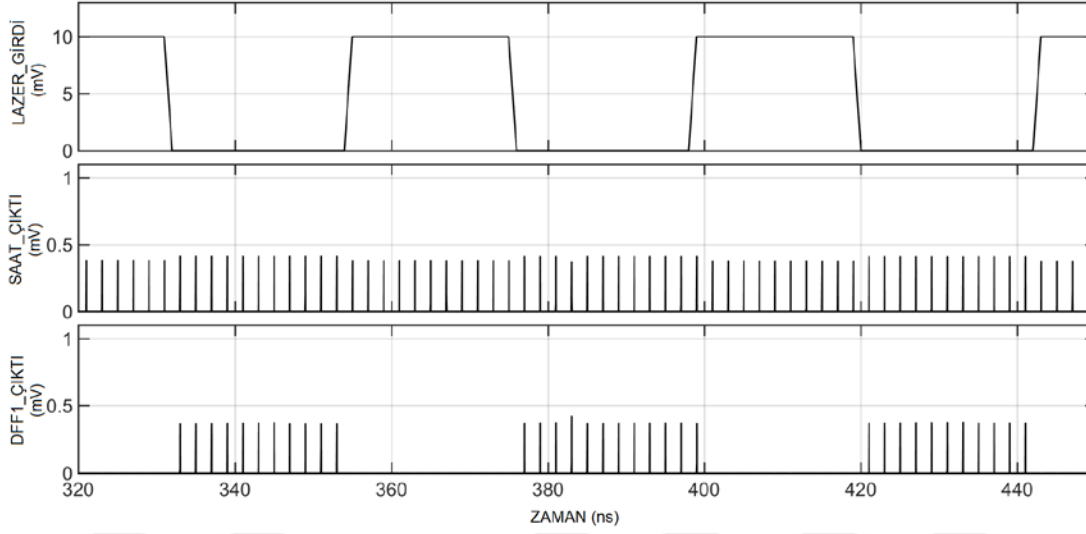


sırasında SSLD döngüsü üzerinde iki farklı yönde akım indüklenmesine bağlı olarak negatif çalışma döngüsü ve pozitif çalışma döngüsü olmak üzere iki farklı çalışma aralığı gözlemlenmiştir. Bu durum simülasyon sonuçları ile de doğrulanmıştır. SSLD üzerine düşürülen lazer ışınımının saat yönünde mi yoksa saat yönünün tersine mi akım indükleyeceği kontrol edilebilir bir durum değildir. Elektriksel testler sırasında SSLD'ye aktarılacak akımın yönü belirlenebilirken, optik testler sırasında doğrudan lazer ışınımı düşürülen dedektör şeritleri üzerinde akım yönünü belirlemek olası bir durum değildir. Bu nedenle her iki çalışma mantığı da doğru sonuç vermektedir. Şekil 5.5'de gösterilen 1-bit SSLD yapısında, negatif çalışma mantığında lazer ışınımının SSLD şerit döngüsünde "2" yönünde bir akım oluşturmaktadır. Bu nedenle lazer ışınımı genliğinin sıfır olduğu durumda çıktı üretilirken, lazer ışınım genliğinin pozitif değerlerinde çıktı üretilmemektedir.



Şekil 5.5 : Pozitif ve negatif çalışma aralığı için akım yönleri.

Pozitif ve negatif çalışma döngüsü olarak değerlendirdiğimiz bu çalışma durumları, elektriksel testler sırasında bobinler aracılığı ile uygulanan girdi akım yönünü SSLD üzerinde değiştirerek pozitif çalışma döngüsünde ve optik testler sırasında gözlemlediğimiz ters akım yönüne bağlı olarak negatif çalışma döngüsünde elde edilmiş test sonuçları ile gözlemlenmiş ve doğrulanmıştır. Elde edilen test sonuçlarının doğrulanabilmesi amacıyla gerçekleştirilen JSIM simülasyonu ile negatif çalışma mantığı gösterimi Şekil 5.6'da paylaşılmıştır.



Şekil 5.6 : JSIM simülasyon sonucu ile negatif çalışma mantığı gösterimi.

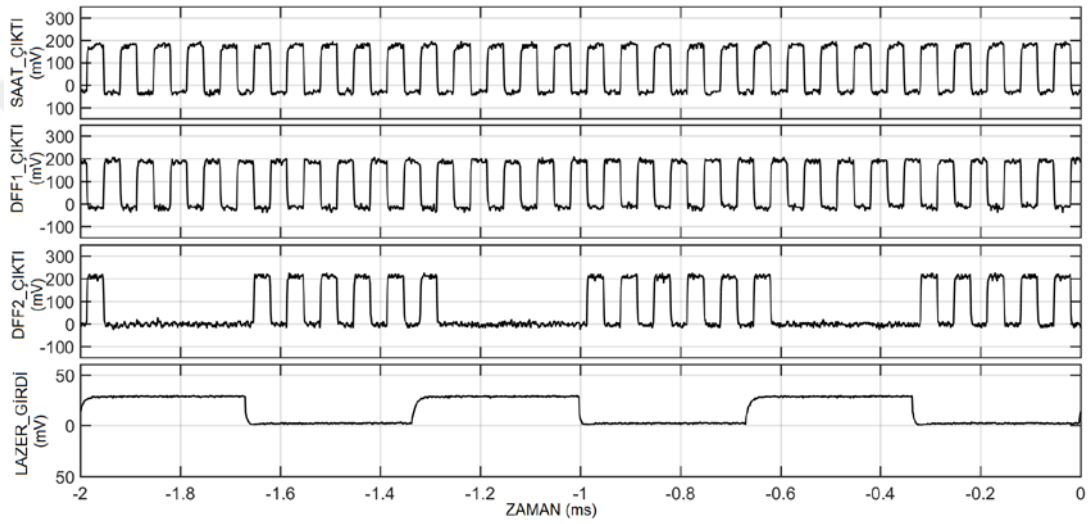
Optik testler sırasında devreye uygulanan test sistemi parametreleri Çizelge 5.1’de paylaşılmıştır.

Çizelge 5.1 : Optik testler için uygulanan test sistemi parametreleri.

Uygulanan Lazer Gücü	90 mA	DC
Lazer Modülâtör	1.1mV-1.97mV	Kare Dalga
Saat Darbe Girdisi	40 mV	36 kHz
SSLD Besleme Akımı	2.7 mA	DC
Ön-Okuma Devresi Besleme Akımı	324 $\mu$ A	DC (4 piksel SSLD)
Ana Besleme Akımı (Main Bias)	17.7 mA	DC
DC/SFQ Besleme Akımı	0.34 mA	DC
SFQ/DC Besleme Akımı	12.5 mA	DC
Saat Çıktıları Yükseltici Kazancı	1000	-
Devre Çıktıları Yükseltici Kazancı	1000	-

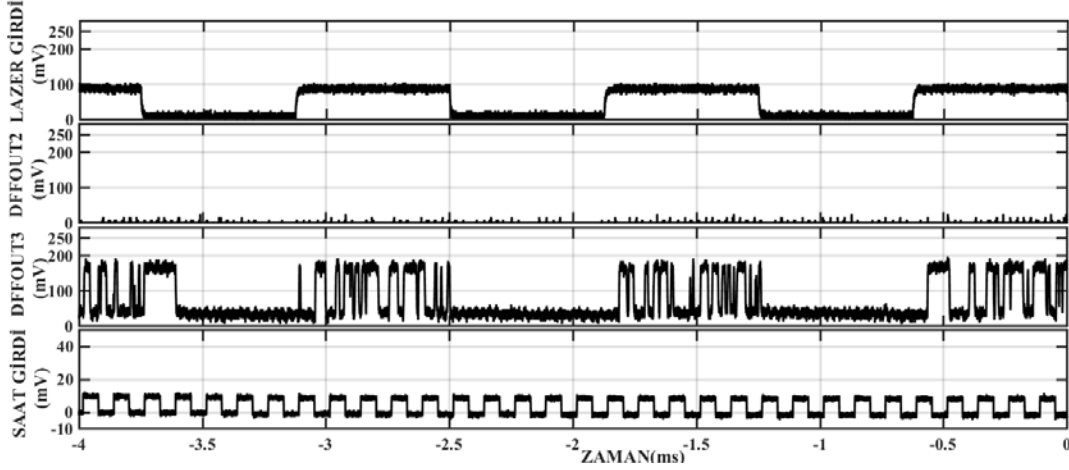
Bu uygulanan parametreler ile 4-piksel dedektör matrisi için Şekil 5.7’de belirtilen test sonucu elde edilmiştir. Testler sırasında 4-kanallı osiloskop kullanılması nedeniyle, 4-pikselin hem uygulanan lazer girdi sinyalini, hem saat senkronizasyonunu hem de tüm piksellerin çıktılarını aynı anda gözlemlemek mümkün olmadığından, 2 piksel için devre çıktıları osiloskop kanallarında gözlemlenmiştir. Şekil 5.7’deki grafik üzerinde bulunan DFF2\_ÇIKTI etiketi, lazer

ışınımı düşürülen SSLD'nin ön okuma devresi çıktısını temsil etmektedir. DFF1\_ÇIKTI etiketi ise üzerine lazer ışınımı düşürülmemiş ve uyarılmamış SSLD pikselinin ön okuma devresi çıktısını temsil etmektedir. Lazer ışınımı her defasında sadece bir SSLD şeridi üzerine düşürülerek ön okuma devrelerinin çıktıları gözlemlenmiş ve 4-piksel dedektör dizininde sadece üzerine lazer ışınımı düşürülen şerit için lazer girdi sinyali ile senkronize çıktı değerleri okunabilmiştir. Bu sonuç aynı zamanda birbirine seri bağlanmış olan pikseller arasında parazitik bir yansıma olmadığını ve şeritler arasına eklenmiş alçak geçirgen filtreler ile her defasında sadece lazer ışınımı düşürülen şeritten tepki okunduğunu göstermiştir.



Şekil 5.7 : Optik testler ile elde edilen dedektör dizilimi çıktı grafikleri.

Pozitif SSLD döngüsünde çalışma durumu ise Şekil 5.5'de belirtilen "1" yönünde akımın SSLD içerisinde dolaşması ile meydana gelmektedir ve optik testler sırasında negatif ya da pozitif akım indüklenmesi durumu daha önce de belirtildiği gibi dışardan kontrol edilebilir değildir. OPEN553 serisi olarak üretilen yongalardaki optik testlerde pozitif çalışma mantığı gözlemlenememiştir; ancak aynı yonga tasarımının üretilmiş olduğu OPEN551 seri nolu yongalarda gerçekleştirilen optik testler de pozitif çalışma mantığı da gözlemlenebilmiştir. Optik testler sırasında elde edilen pozitif çalışma mantığı için test sonuç grafiği Şekil 5.8'de paylaşıldığı gibidir.



Şekil 5.8 : Pozitif çalışma mantığı optik test sonucu.

OPEN551 serisi yongalarda üretim kaynaklı olarak kısa devre ve sinyal bozulmaları gibi durumlarla oldukça sık karşılaşmıştır. STP2 üretim yönteminde meydana gelen uygulama yöntemlerinden birinin değiştirilmesi sonucu, BAS ve CTL katmanlarının üst üste yer aldığı tasarımlarda kısa devre olasılığının daha yüksek olduğu bilgisi üretici firma tarafından bizlerle paylaşılmıştır. Bunun üzerine OPEN553 serisi yonga tasarımlarında soruna neden olan katmanlar üst üste getirilmeden, tekrar aynı parametreler ve aynı devre yapısı ile tasarım gerçekleştirilmiş ve böylece daha temiz sinyaller ile test sonuçları elde edilebilmiştir. Şekil 5.8’de paylaşılan OPEN551 serisi yonga üzerinde bulunan dedektör dizinine ait optik test sonuç grafiğinde, pozitif çalışma mantığına dayalı olarak, yongadaki sinyal gürültü problemlerine rağmen, DFFOUT2 dizin çıkışı oluşmazken DFFOUT3 dizin çıkışı gözlemlenebilmiştir. Bu grafik ile dedektör dizin tasarımının SSLD döngü akım yönüne bağlı olarak hem pozitif hem de negatif mantık ile çalışabildiği gösterilmiştir.

## 6. SONUÇ VE ÖNERİLER

Tez çalışmaları kapsamında, süperiletken şerit dedektörleri için literatür araştırması gerçekleştirilerek daha önce yapılan dedektör yapıları konusunda bilgi toplanmıştır. Süperiletken şerit-çizgi dedektörleri konusunda elde edilen veriler ışığında örnek modeller üzerinden kullanım hedefimize uygun olarak SFQ tabanlı SQUID benzeri ön okuma devresi tasarımı gerçekleştirilmiş ve dedektör yapısının bir pikseli oluşturulmuştur. Şerit ve okuma elektroniğini içeren birleşik devre yapısı üzerinde, devre parametrelerinin optimizasyonu için PSO metodu uygulanmıştır. Bu optimizasyonun amacı, ön okuma devresinin SSLD şeritlerinde meydana gelen ışınım kaynaklı elektriksel tepkinin ölçümü konusundaki hassasiyetini artırmak olarak görülmüştür. Ön okuma devrelerinde ölçüm hassasiyet parametresi olan gri bölge genişliği için tasarım dönemi boyunca simülasyonlar ve optimizasyonlar gerçekleştirilmiştir. Elektriksel test sistemi ile ölçülen gri bölge genişliğinin, tasarım optimizasyonu aşamasında elde edilen gri bölge genişliği ile yakın olduğu gösterilmiş ve tasarım doğrulanmıştır. 4-piksel dedektör dizininde, seri bağlantılı SSLD şeritleri üzerine ışınım düşürülmesi sonucunda ön okuma devrelerinin tepkileri birbirinden bağımsız olarak optik testler ile gözlemlenmiş ve beklentilere uygunluğu açıklanmıştır. Bu tek eksen temsili olarak görülen 4-piksel, seri bağlantılı dedektör dizini ile, daha büyük ölçekli dedektör dizinlerine alt yapı oluşturulmuştur. Optik test sonuçları paylaşılmıştır. Gerçekleştirilen tez çalışması, performans değerlerine göre ışınım dedektörü türü ve bu tür için uygun ön okuma devresi seçimilimini sağlamıştır. Bu tür bir çalışma yürütülebilmesinin en kritik noktalarından biri de üretim teknolojisine uygun olarak tasarım faaliyetlerinin sürdürülebilmesidir. Üretim kurallarına uygun tasarım gerçekleştirilmediği durumda üretilen parametre değerleri, tasarlanan değerlere göre farklılık göstermektedir. Bu durum hassas devre tasarımlarını amaçlamış, devre parametrelerinin hassasiyet üzerindeki etkisini araştıran çalışmalar için ciddi sorunlar yaratabilmektedir. Yonga çizimi olarak üretici ile paylaşılacak tasarımın, üretim kurallarının hepsinin sağladığı konusunda kontrollerin yapılması önerilmektedir. Tez kapsamında kullanılan katmanlı yonga

retim tekniđi STP2 sresince, retici ile retim kuralları konusunda iletiřim kopuklukları nedeniyle test edilen yongalar zerinde uzun bir sre boyunca kısa devre hatlar ile karřılařılmıştır. Bu nedenle test sonuları ile tasarımın dođrulanması gecikmiştir. retici ile iliřimin sađlanması sonucunda st ste geldiklerinde kısa devre ihtimalini artıran katmanlar olduđu ve bunlara dikkat edilmesi gerektiđi bilgilendirmesi sonrasında tasarım parametreleri deđiřtirilmeden katman trleri deđiřtirilerek zm retilmiş ve son retilen yonga tasarımlarında istenilen sonular elde edilebilmiştir. Speriletken tabanlı entegre devre tasarımlarının tmnde, retilbilir tasarımların oluřturulması en kritik noktalardan biridir. Diđer önemli durum ise, Imeter tasarım simlatr kullanımının indktans deđerleri hesaplama konusunda yetersiz kalmasıdır. Speriletken entegre devreler iin zellikle eřleşmiş indktansların aktarım katsayılarının hesaplanması sırasında Inductex programının kullanımı nerilmektedir. Devre parametrelerinin yonga zerine aktarım hassasiyetinin, simlasyon sonuları ve test sonularının uyum gstermesi aısından olduka önemli bir etken olduđu unutulmamalıdır.

## KAYNAKLAR

- [1] **Casaburi, A., Ejrnaes, M., Mattioli, F., Gaggero, A., Leoni, R., Martucciello, N., Pagano, S., Ohkubo, M., Cristiano, R.,** (2011). Superconducting nano-striplines as quantum detectors, *Journal of Nanoparticle Research*, 13, 6121-6131.
- [2] **Jaspan, M.A., Habif, J.L., Hadfield, R.H., Nam, S.W.,** (2006). Heralding of telecommunication photon pairs with a superconducting single photon detector, *Appl. Phys. Lett.*, 89, 031112.
- [3] **Rogalla, H.,** (1994). Superconducting electronics, *Cryogenics*, 34, 25-30.
- [4] **Tovey, D.A.A., Giaquinto, A.D.A., House, T., Street, L., Park, S.,** (2011). The first 100 years, *Phys. World*, 24, 17.
- [5] **Clarke, J., Braginski, A.I.,** (2004) The SQUID handbook: fundamentals and technology of SQUIDs and SQUID systems, Weinheim.
- [6] **Baselmans, J.,** (2012). Kinetic inductance detectors, *J Low Temp Phys*, 167, 292-304.
- [7] **Mazin, B.A., Bumble, B., Day, P.K., Eckart, M.E., Golwala, S., Zmuidzinas, J., Harrison, F.A.,** (2011). Position sensitive x-ray spectrophotometer using microwave kinetic inductance detectors, *Appl. Phys. Lett.*, 89, 222507.
- [8] **Ariyoshi, S., Otani, C., Dobroiu, A., Sato, H., Kawase, K., Shimizu, H.M., Taino, T., Matsuo, H.,** (2006). Terahertz imaging with a direct detector based on superconducting tunnel junctions, *Appl. Phys. Lett.*, 88, 203503.
- [9] **Ohkubo, M., Shigetomo, S., Ukibe, M., Fujii, G., and Matsubayashi, N.** (2014). Superconducting Tunnel Junction Detectors for Analytical Sciences. *IEEE Transactions on Applied Superconductivity*. 24 (4), 1–8.
- [10] **Martin, D.D.E., Verhoeve, P.,** (2010). Superconducting tunnel junctions, *ISSI Scientific Reports Series*, 9, 441-457.
- [11] **McDonald, D.G.,** (1987). Novel superconducting thermometer for bolometric applications, *Appl. Phys. Lett.*, 50, 775-777.
- [12] **Irwin, K.D., Hilton, G.C.,** (2005) Transition-edge sensors, Boulder, CO.
- [13] **Ohkubo, M.,** (2015). Introduction to IEC Standardization for Superconducting Sensors and Detectors, *Progress in Superconductivity*, 14, 106-109.

- [14] **Ortlepp, T., Hofherr, M., Fritzsche, L., Engert, S., Ilin, K., Rall, D., Toepfer, H., Meyer, H.G., Siegel, M.,** (2011). Demonstration of digital readout circuit for superconducting nanowire single photon detector, *Optic Express*, 19, 18593-18601.
- [15] **Natarajan, C.M., Tanner, M.G., Hadfield, R.H.,** (2012). Superconducting nanowire single-photon detectors: physics and applications, *Supercond. Sci. Technol.*, 25, 063001.
- [16] **Frenkel, A.,** (1993). Mechanism of nonequilibrium optical response of high-temperature superconductors, *Phys. Rev. B*, 48, 9717-9725.
- [17] **Grossman, E.N., McDonald, D.G., Sauvageau, J.E.,** (1991). Far-infrared kinetic-inductance detectors, *IEEE Transactions on Magnetics*, 27, 2677-2680.
- [18] **Mazin, B.A., Day, P.K., Zmuidzinas, J., Leduc, H.G.,** (2002). Multiplexable kinetic inductance detectors, *AIP Conference Proceedings*, 605, 309-312.
- [19] **Yoshioka, N., Yagi, I., Shishido, H., Yotsuya, T., Miyajima, S., Fujimaki, A., Miki, S., Wang, Z., Ishida, T.,** (2013). Current-biased kinetic inductance detector using MgB<sub>2</sub> nanowires for detecting neutrons, *IEEE Transactions on Applied Superconductivity*, 23, 2400604-2400604.
- [20] **Sergeev, A.V., Mitin, V.V., Karasik, B.S.,** (2002). Ultrasensitive hot-electron kinetic-inductance detectors operating well below the superconducting transition, *Appl. Phys. Lett.*, 80, 817-819.
- [21] **Gupta, D., Kadin, A.M.,** (1999). Single-photon-counting hotspot detector with integrated RSFQ readout electronics, *IEEE Transactions on Applied Superconductivity*, 9, 4487-4490.
- [22] **Drung, D.,** (2016). Introduction to Nb-Based SQUID Sensors, *IEEE/CSC & ESAS Superconductivity News Forum*, Reference No. CR70; Category 4.
- [23] **Engert, S., Wetzstein, O., Hofherr, M., Ilin, K., Siegel, M., Meyer, H.G., Toepfer, H.,** (2013). Mathematical Analysis of Multiplexing Techniques for SNSPD arrays, *IEEE Transactions on Applied Superconductivity*, 23, 2501005-2501005.
- [24] **Zakosarenko, V., Schulz, M., Krueger, A., Heinz, E., Anders, S., Peiselt, K., May, T., Kreysa, E., Siringo, G., Esch, W., Starkloff, M., Meyer, H.G.,** (2011). Time-domain multiplexed SQUID readout of a bolometer camera for APEX, *Superconductor Science and Technology*, 24, 015011.
- [25] **Irwin, K.D., Niemack, M.D., Beyer, J., Cho, H.M., Doriese, W.B., Hilton, G.C., Reintsema, C.D., Schmidt, D.R., Ullom, J.N., Vale, L.R.,** (2010). Code-division multiplexing of superconducting transition-edge sensor arrays, *Superconductor Science and Technology*, 23, 034004.



- [26] **Irwin, K.D.**, (2002). SQUID multiplexers for transition-edge sensors, *Physica C: Superconductivity*, 368, 203-210.
- [27] **Quaranta, O., Marchetti, S., Martucciello, N., Pagano, S., Ejrnaes, M., Cristiano, R., Nappi, C.**, (2009). Superconductive three-terminal amplifier/discriminator, *IEEE Transactions on Applied Superconductivity*, 19, 367-370.
- [28] **Terai, H., Miki, S., Wang, Z.**, (2009). Readout electronics using single-flux-quantum circuit technology for superconducting single-photon detector array, *IEEE Transactions on Applied Superconductivity*, 19, 350-353.
- [29] **Bunyk, P., Likharev, K., Zinoviev, D.**, (2001). RSFQ technology: physics and devices, *International Journal of High Speed Electronics and Systems*, 11, 257-305.
- [30] **Miyajima, S., Ortlepp, T., Toepfer, H., Bozbey, A., Fujimaki, A.**, (2013). Experimental demonstration and numerical analysis of microampere gray zone width with enhanced operating margin in shunted quasi-one junction superconducting quantum interference device comparators, *Japanese Journal of Applied Physics*, 52, 033101.
- [31] **Ebert, B., Mielke, O., Kunert, J., Stolz, R., Ortlepp, T.**, (2010). Experimentally verified design guidelines for minimizing the gray zone width of Josephson comparators, *Superconductor Science and Technology*, 23, 055005.
- [32] **Bradley, P.**, (1991). Quasi-one junction SQUIDs as comparators for analog-to-digital conversion, *IEEE Transactions on Magnetics*, 27, 2895-2897.
- [33] **Ohki, T.A., Wulf, M., Feldman, M.J., Bocko, M.F.**, (2006). Unshunted QOS comparator for qubit readout, *Journal of Physics: Conference Series*, 43, 1413.
- [34] **Likharev, K.K., Semenov, V.K.**, (1991). RSFQ logic/memory family: a new josephson-junction technology for sub-terahertz-clock-frequency digital systems, *IEEE Transactions on Applied Superconductivity*, 1, 3-28.
- [35] **Yorozu, S., Kameda, Y., Terai, H., Fujimaki, A., Yamada, T., Tahara, S.**, (2002). A single flux quantum standard logic cell library, *Physica C: Superconductivity*, 378, 1471-1474.
- [36] **Tukel, Y.** (2013). *Tek akı kuantum tabanlı analog ve dijital devreler için eniyileme aracı geliştirilmesi*(yüksek lisans tezi). Adres: <http://ulusaltezmerkezi.com/tek-aki-kuantum-tabanlı-analog-ve-dijital-devreler-icin-eniyileme-araci-gelistirilmesi/>
- [37] **Eberhart, R.C., Shi, Y.**,(2001) Particle swarm optimization: developments, applications and resources, *Proceedings of the 2001 Congress on Evolutionary Computation (IEEE Cat. No.01TH8546)*Seoul, South Korea, 27-30May.

- [38] **Kennedy, J., Eberhart, R.C.**,(1995) Particle swarm optimization, , *IEEE International Conference on Neural Networks, 1995. Proceedings*Perth, WA, Australia, 27 November-1 December.
- [39] **Tukel, Y., Bozbey, A., Tunc, C.A.**, (2012). Optimization of single flux quantum circuit based comparators using PSO, *J Supercond. Nov. Magn.*, 26, 1837-1841.
- [40] **Fang, E.S., Van D.T.**, (1989). A josephson integrated circuit simulator (JSIM) for superconductive electronics application, *Ext. Abstr. 2nd ISEC*, 407-410.
- [41] **Bozbey, A., Kita, Y., Kamiya, K., Kozaka, M., Tanaka, M., Ishida, T., Fujimaki, A.**, (2016). Development of an advanced circuit model for superconducting strip line detector arrays, *IEICE Transactions on Electronics*, E99.C, 676-682.
- [42] **Kamiya, K., Kita, Y., Kozaka, M., Bozbey, A., Tanaka, M., Fujimaki, A.**,(2015) Demonstration of individual readout of serially-connected superconducting strip line detectors, *2015 15th International Superconductive Electronics Conference (ISEC)*Nagoya, Japan, 6-9July.
- [43] **Fourie, C.J.**, (2013). Calibration of inductance calculations to measurement data for superconductive integrated circuit processes, *IEEE Transactions on Applied Superconductivity*, 23, 1301305-1301305.
- [44] **Fourie, C.J., Perold, W.J.**, (2005). Simulated inductance variations in RSFQ circuit structures, *IEEE Transactions on Applied Superconductivity*, 15,300-303.

## ÖZGEÇMİŞ

**Ad-Soyad** : Kübra Üşenmez  
**Uyruğu** : TC  
**Doğum Tarihi ve Yeri** : 15.05.1989  
**E-posta** : k.usenmez@tobb.etu.edu.tr

### ÖĞRENİM DURUMU:

- **Lisans** : 2013, İ.D. Bilkent Üniversitesi, Mühendislik Fakültesi, Elektrik Elektronik Mühendisliği Bölümü
- **Yüksek Lisans** : 2017, TOBB Ekonomi ve Teknoloji Üniversitesi, Elektrik Elektronik Mühendisliği, Micro-elektronik Tasarım

### MESLEKİ DENEYİM VE ÖDÜLLER:

<u>Yıl</u>	<u>Yer</u>	<u>Görev</u>
2011	TUSAŞ	Aviyonik Sistemler Ştajyer
2012	Fintek A.Ş	Bilgisayar Ağ Sistemleri Ştajyer

### YABANCI DİL: İngilizce

### TEZDEN TÜRETİLEN YAYINLAR, SUNUMLAR VE PATENTLER:

- **Bozbey. A.**, Usenmez, K., Aydogan, E., Razmkhah, S., and Fujimaki, A. 2017. Recent progress in the development of the current biased Super-conducting Stripline Detector array and its associated address decoder, *The 10th Superconducting SFQ VLSI Workshop (SSV 2017)*, Proceedings.