

TOBB EKONOMİ VE TEKNOLOJİ ÜNİVERSİTESİ

FEN BİLİMLERİ ENSTİTÜSÜ

**YÜKSEK HIZLI YONGALAR ARASI BASKI DEVRE TABANLI
İLETİM HATTI GELİŞTİRİLMESİ**

YÜKSEK LİSANS TEZİ

Furkan AYDIN

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Tez Danışmanı: Doç.Dr. Ali BOZBEY

ARALIK 2020



TEZ BİLDİRİMİ

Tez içindeki bütün bilgilerin etik davranış ve akademik kurallar çerçevesinde elde edilerek sunulduğunu, alıntı yapılan kaynaklara eksiksiz atıf yapıldığını, referansların tam olarak belirtildiğini ve ayrıca bu tezin TOBB ETÜ Fen Bilimleri Enstitüsü tez yazım kurallarına uygun olarak hazırlandığını bildiririm.

Furkan AYDIN

ÖZET

Yüksek Lisans Tezi

YÜKSEK HIZLI YONGALAR ARASI BASKI DEVRE TABANLI İLETİM HATTI GELİŞTİRİLMESİ

Furkan Aydın

TOBB Ekonomi ve Teknoloji Üniversitesi

Fen Bilimleri Enstitüsü

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Danışman: Doç. Dr. Ali Bozbey

Tarih: Aralık 2020

İlerleyen günümüz yarı iletken teknolojileri ile birlikte kısa sürede yüksek hızlarda veri işlenmesi ve transferi mümkün hale gelmiştir. Radar, uydu, cep telefonu, bilgisayar gibi bünyesinde birçok alt sistemi de barındıran ileri teknoloji ürünler; telekomünikasyon, savunma, uzay ve havacılık sanayisi gibi sektörlerde yüksek hızlı yongalardan oluşan karmaşık mimariler barındırmaktadırlar. Yüksek frekanslarda faaliyet gösteren elektronik ürünlerde; iletilen sinyalin güç kaybı, iletim hattındaki yansımalar, çapraz sinyal girişimi, elektromanyetik yayılım, sinyal üzerindeki gürültü gibi sinyal kalitesine etki eden parametreler tasarımın başarısız ya da düşük performanslı çalışmasına neden olabilmektedir. Tüm elektronik sistem mimarisinin omurgasını oluşturan baskı devre kartları ise sistem kararlılığı ve güvenilirliği açısından hayati önem taşımaktadır. Bu çalışmanın amacı; geliştirme aşamasında olan yüksek bant genişlikli yongaların hızlı ve ucuz maliyetli testlerini gerçekleştirebilmek amacıyla baskı devre tabanlı, slot geçişli test platformu geliştirilmesidir. Bu çalışma kapsamında; çok kanallı, 5 Gbps bant genişliğinde, yüksek hızlı yongalar için ara yüz tasarımı yapılmış, sistem bütünü seviyesinde yüksek hızlı ara yüzün S-parametre

modellemeleri, Vektör Network Analizör (VNA) kalibrasyon ölçümleri, baskı devre kartı üzerindeki sinyal kalitesine etki eden faktörlerin modellenmesi ve test ölçümleri yapılmıştır. Tasarımı doğrulamak için 3 adet IPC-Class 3 kategorinde tasarlanan baskı devre kartı üretilmiştir. Tasarım ve üretim; yonga taşıyıcı kartı için slot ve RF konektör arayüzü sağlayan sırtlık kartı, yonga taşıyıcı kartı ve VNA ile ölçüm için gerekli 5 adet SMA konektör girişli test kartından oluşmaktadır. Yonga taşıyıcı kartı FR408HR dielektrik üzerinde 100 µm genişliğe, 15 µm kalınlığa sahip mikro şerit, 50Ω empedans kontrollü, 96 kanaldan oluşmaktadır. Kanal 77.45 mm mikro şerit iletim hattı için 2.5 GHz frekans bant genişliğinde -10 dB altı sinyal yansıma değerine (S11), -1.72 dB iletim hattı kaybına (S21) sahiptir. Kanal çıkışına 1 metre, maksimum 6 GHz bant genişliği destekli RF kablo eklenmesi dâhilinde iletim hattı kaybı -3.53 dB olmaktadır. Sinyal hattı üzerindeki yakın uç çapraz girişim gürültüsü (S31) -10 dB altında, uzak uç çapraz girişim gürültüsü -20 dB altında kalmaktadır. Çapraz girişime neden olan agresif kanal, sessiz sinyal hattına 7.5 mm uzunluk, 0.2 mm mesafe ile paralel olarak akupledir. Ölçüm bant genişliği 2.5 GHz olarak belirlenmiştir.

Anahtar Kelimeler: Baskı devre kartı, Saçılma parametre karakterizasyonu, Sinyal bütünlüğü

ABSTRACT

Master of Science

DEVELOPMENT OF A PRINTED CIRCUIT BASED TRANSMISSION CHANNEL BETWEEN HIGH SPEED CHIPS

Furkan Aydın

TOBB University of Economics and Technology
Institute of Natural and Applied Sciences
Electrical-Electronics Engineering Science Programme

Supervisor: Assoc. Prof. Dr. Ali Bozbey

Date: December 2020

With today's advancing semiconductor technologies, it has become possible to process and transfer data at high speeds in a short time. Advanced technology products, such as radar, satellite, mobile phone, and computer, also hosts several sub-systems; those products contain complex architectures consisting of high-speed chips in telecommunication, defense, space, and aviation industries. In electronic products operating at high frequencies; the power loss of the transmitted signal, reflections in the transmission line, cross talk, electromagnetic propagation, and the parameters that affect the signal quality, such as noise on the signal, may cause the design to fail or operate with low performance. Printed circuit boards, which form the entire electronic system architecture's backbone, are vital in system stability and reliability. This study aims to develop a printed circuit-based, slot-pass test platform to perform fast and cost-effective high-bandwidth chips' tests under development. Within this study's scope, 5 Gbps multi-channel interface design for high-speed chips, system-level S-parameter modeling of the high-speed interface, calibration and measurement techniques with Vector Network Analyzer (VNA), modeling of factors affecting signal quality on the

printed circuit board, and measurements were carried out. In order to verify the design, three configurations of printed circuit boards were manufactured complying with IPC-Class 3 requirements. Design and production consist of a backplane board that provides a slot connector and RF connector interface for the chip carrier board, a chip carrier board, and a test board with 5 SMA connector inputs required for VNA measurements. The chip carrier board consists of 100 μm wide, 15 μm thick, 50 Ω impedance controlled, 96 channel microstrip line on FR408 dielectric substrate. The channel has a signal reflection below -10 dB (S11) and -1.72 dB insertion loss (S21) at 2.5 GHz frequency bandwidth for a 77.45 mm microstrip transmission line. The insertion loss is -3.53 dB when 1 meter long, RF cable with 6 GHz bandwidth support is added to the channel output. The measured near-end cross talk (S31) on the signal line is below -10 dB, and the measured far-end cross talk is below -20 dB. The aggressive channel causing cross-talk is coupled to the silent signal line 7.5 mm in length with a 0.2 mm air gap. The measurement bandwidth is set to 2.5 GHz.

Keywords: Printed circuit board, Scattering parameter characterization, Signal integrity

TEŐEKKÜR

TOBB ETÜ SEL ekibine katılmamı uygun görerek heyecan verici projede çalışmama vesile olan, yol gösterici fikirleri ve değerli yönlendirmeleri ile beni her zaman destekleyen, problem çözme yeteneğini ve azmini her zaman örnek aldığım danışman hocam Doç. Dr. Ali Bozbey'e sonsuz teşekkür ederim.

Süreç içerisinde karşılaştığım problemlerin çözümü için kendilerine ne zaman danışsam bilgi donanımı ve mühendislik tecrübesiyle yaratıcı çözümler sunarak sayısız konuda bana yardımcı olan, hem teorik hem de pratik anlamda mühendislik bilgi birikimi elde etmemi sağlayan ve yapıcı eleştirileriyle faydalı yönlendirmeler yapan TÜBİTAK SAGE 'deki çalışma arkadaşlarım Ömer Koca, Yiğit Özkılıç, Bahadır Atay'a çok teşekkür ederim.

Tez jürisinde yer alan ve tezimi değerlendiren Doç. Dr. Mehmet Ünlü ve Prof. Dr. Mehmet Önder Efe'ye çok teşekkür ederim.

Her daim yanımda olan ve beni destekleyen aileme sonsuz teşekkür ederim.

Yapılan çalışmalar, 117E816 no'lu TÜBİTAK projesi kapsamında desteklenmiş olup, desteğinden dolayı TÜBİTAK'a teşekkür ederim.

İÇİNDEKİLER

	<u>Sayfa</u>
ÖZET	iv
ABSTRACT	vi
TEŞEKKÜR	viii
İÇİNDEKİLER	ix
ŞEKİL LİSTESİ	xi
ÇİZELGE LİSTESİ	xiv
KISALTMALAR	xv
SEMBOL LİSTESİ	xvi
RESİM LİSTESİ	xvii
1. GİRİŞ	1
1.1 Baskı Devre Kartı ve Tarihçesi	1
1.2 Tezin Amacı	4
1.3 Tez Planı.....	4
2. BASKI DEVRE KARTI KATMAN YAPISI TASARIMI	7
2.1 Katman Yapısı, Laminat, Prepreg	7
2.2 Camsı Geçiş Sıcaklığı, T_g	10
2.3 Isıl Ayrışma Sıcaklığı, T_d	11
2.4 İletim Hattı Empedans Kontrol Metotları	12
2.5 Mikro Şerit İletim Hattı Empedans Hesaplamaları	13
3. İLETİM HATTI MODELİ VE ETKİ EDEN FAKTÖRLER	17
3.1 Direnç, İndüktans ve Kapasitansın Karakteristik Yapısı	17
3.1.1 Direncin fiziksel karakteristiği	17
3.1.2 İndüktansın fiziksel karakteristiği	18
3.1.3 Kapasitansın fiziksel karakteristiği.....	21
3.2 Kayıplı İletim Hatları	23
3.2.1 Sinyal bant genişliği	24
3.2.2 Yüzey nüfuz derinliği	25
3.2.3 Dielektrik kayıpları.....	27
3.2.4 Güç kaybı katsayısı (D_f).....	28
3.2.5 Kayıplı iletim hatlarının modellenmesi	29
3.3 Sinyalde Yansıma.....	30
3.4 Çapraz Girişim	32
3.5 Sinyal Bütünlüğünün S-Parametresi ile İfadesi	36
3.6 Göz Çizeneği	38
4. BASKI DEVRE KARTI SİNYAL BÜTÜNLÜĞÜ ANALİZ SONUÇLARI..	41
4.1 Analiz Süreç Planlaması.....	41
4.2 Katman Yapısının Oluşturulması ve Dielektrik Materyal Analizi.....	42
4.3 Geçiş Deliği Modellemesi.....	46
4.4 Konektör Sonlu Elemanlar Analizi ve S-parametre Yaklaşımı	48
4.5 Tasarım Öncesi Sinyal Bütünlüğü Kanal Analizi	52
4.6 Tasarım Sonrası Sinyal Bütünlüğü Kanal Analizi	57

4.6.1 Test kartı tasarım sonrası kanal analizi.....	59
4.6.2 Sırtlık kartı tasarım sonrası analizi	61
4.6.3 Tümüleşik analiz sonuçları	63
5. TEST SONUÇLARI ve DEĞERLENDİRME	67
5.1 Ölçüm Kalibrasyonu ve Test Sistemi	67
5.2 Test Sonuçları ve Analiz Sonuçları Karşılaştırılması.....	69
5.3 Değerlendirme	76
ÖZGEÇMİŞ.....	81



ŞEKİL LİSTESİ

Sayfa

Şekil 1. 1: Cadence Allegro BDK örnek tasarım yerleşimi (layout).....	3
Şekil 1. 2: Küresel BDK üretimi Pazar dağılımı WECC 2015[4].....	3
Şekil 1. 3: Baskı devre tabanlı kanal örnek modeli.....	5
Şekil 1. 4: Yonganın baskı devre kartı üzerine tel bağlama (<i>ing. wirebond</i>) metodu ile yerleştirilmesi	5
Şekil 1. 5: Baskı devre kartı ve probun entegrasyonu gösterilmiştir.	6
Şekil 1. 6: İçerisine probun yerleştirileceği kriyostat gösterilmiştir.	6
Şekil 2. 1: Epiklorohidrin ve Bizfenol-A reaksiyonu [7].....	8
Şekil 2. 2: Epoksi reçinenin bromürlü karakteristik kazanması gösterilmiştir. [7].....	9
Şekil 2. 3: Termomekanik analiz ile Tg ölçümü[9]	11
Şekil 2. 4: FR4 ısıl ayrışma grafiği[1].....	12
Şekil 2. 5: Empedans kontrollü iletim hattı modelleri [10].....	13
Şekil 2. 6: Görüntü Polar Instruments SI900'den alınmıştır.....	14
Şekil 2. 7: Reçine cam örgü katman içi kesit alanı	15
Şekil 3. 1: BDK üzerindeki sinyal hattının RLC modeli	17
Şekil 3. 2: İletken kesit alanı gösterilmiştir.....	18
Şekil 3. 3: Paralel iletkenler üzerinde oluşan manyetik alan çizgileri gösterilmiştir.	19
Şekil 3. 4: Plakalar arasına sıkıştırılmış dielektrik[12]	22
Şekil 3. 5: Solda yükselme süresi bit periyodundan çok daha düşük sinyal, sağda yükselme süresi bit periyoduna yakın olan sinyal gösterilmiştir.[12].....	23
Şekil 3. 6: Sinüs bileşenleri toplamı ile oluşturulan bir kare dalga (mor) gösterilmiştir.....	24
Şekil 3. 7: Yüksek frekanslı bileşenin artmasıyla düşen sinyal yükselme süresi gösterilmiştir.....	24
Şekil 3. 8: Silindirik iletken üzerinde değişen frekanslarda dağılan akımın yüzey nüfuz derinliği (a) 60 Hz, (b) 20kHz, (c) 85 kHz [13].....	26
Şekil 3. 9: Bakır iletkende yüzey nüfuz derinliği grafiği gösterilmiştir. [12].....	27
Şekil 3. 10: İletim hattı RLGC modeli	29
Şekil 3. 11: Z_1 empedanslı ortamdan Z_2 empedanslı ortama sinyal geçişi[12]	30
Şekil 3. 12: Yansıma konsept modellemesi	31
Şekil 3. 13: 5V ile sürülen iletim hattında sürücü ve alıcı tarafındaki dalga formu ..	32
Şekil 3. 14: Birbirine akuple iki iletim hattının modeli[12].....	33
Şekil 3. 15: Birbirine akuple iki iletim hattından oluşan elektrik alan ve manyetik alan çizgilerinin Hyperlynx 9.4.1 ile benzetimi	34
Şekil 3. 16: Keysight ADS çapraz girişim benzetimi	35
Şekil 3. 17: Üretilen, iletilen sinyal ve NEXT, FEXT voltaj-zaman grafiği.....	35
Şekil 3. 18: 4-port S-parametresi dağılım [12].....	36
Şekil 3. 19: Geri dönüş kaybı ve geçiş kaybı örnek grafik gösterimi[12].....	37
Şekil 3. 20: Temsili 4-portlu sistem	38
Şekil 3. 21: Göz çizeneği örneği	39

Şekil 3. 22: (a) Sinyal “1” ve “0” seviyesi, (b) Göz açıklık genişliği, (c) Göz açıklık yüksekliği, (d) Göz zaman sapma değeri (<i>ing. jitter</i>).....	39
Şekil 4. 1: Kriyostat ve baskı devre kartının bütünlemesi, çizim Autodesk Fusion 360 ile yapılmıştır.....	41
Şekil 4. 2: RF047 6 GHz kablaaj	42
Şekil 4. 3: Sinyal ara yüz akış sıralaması	42
Şekil 4. 4: Yonganın BDK üzerinde oturacağı bakır alan ve pin çıkışları	43
Şekil 4. 5: Materyal benzetim konfigürasyonu	44
Şekil 4. 6: Materyal S-parametre analiz sonuçları	45
Şekil 4. 7: Üretime gönderilecek katman yapısı	45
Şekil 4. 8: İletim hattı modellemesi	46
Şekil 4. 9: Sinyal geçiş deliği ve 0.8 mm aralıkla yerleştirilmiş geri dönüş delikleri	47
Şekil 4. 10: Geçiş deliği empedans değişimi.....	47
Şekil 4. 11: Via iletim kaybı (S21) S-parametre dağılımı.....	48
Şekil 4. 12: Via yansıması (S11) S-parametre dağılımı	48
Şekil 4. 13: FEM analizi yapılan SMA modeli	49
Şekil 4. 14: SMA modelin TDR grafiği	50
Şekil 4. 15: SMA S11 ve S21 10 GHz parametre dağılımı.....	50
Şekil 4. 16: HSEC8 konektör ve BDK birleşimi (Konektör kılıfı daha net bir görüntü için gösterilmemiştir.)	51
Şekil 4. 17: HSEC8 konektöre ait S-parametre yansıma ve iletim kaybı grafiği.....	51
Şekil 4. 18: RF047 kabloya ait S-parametre yansıma ve iletim kaybı grafiği (Kablo uzunluğu 1 m).....	52
Şekil 4. 19: Kanal blok gösterimi.....	53
Şekil 4. 20: Tasarım öncesi benzetim yansıma S-parametre dağılımı	53
Şekil 4. 21: Tasarım öncesi benzetim iletim hattı kaybı S-parametre dağılımı	54
Şekil 4. 22: (b) ve (c) senaryosu TDR karşılaştırması	55
Şekil 4. 23: Çapraz girişim benzetim şematiği.....	56
Şekil 4. 24: Çapraz girişim benzetim sonuçları.....	57
Şekil 4. 25: Ara yüz test baskı devre kartı tasarımı.....	58
Şekil 4. 26: Sırtlık baskı devre kartı tasarımı	58
Şekil 4. 27: Tasarım sonrası Test BDK benzetim yansıma S-parametre dağılımı	59
Şekil 4. 28: Tasarım sonrası Test BDK benzetim iletim hattı kaybı S-parametre dağılımı.....	60
Şekil 4. 29: (b) ve (c) senaryosu TDR karşılaştırması	61
Şekil 4. 30: Sırtlık kartı tasarımı ADS görünümü.....	61
Şekil 4. 31: Tasarım sonrası Sırtlık BDK benzetimi yansıma S-parametre dağılımı.....	62
Şekil 4. 32: Tasarım sonrası Sırtlık BDK benzetimi iletim hattı kaybı S-parametre dağılımı.....	63
Şekil 4. 33: Sırtlık kartı benzetimi TDR grafiği.....	63
Şekil 4. 34: Birleştirilmiş benzetim şematiği	64
Şekil 4. 35: Tümlşik benzetim yansıma S-parametre dağılımı.....	65
Şekil 4. 36: Tümlşik benzetim iletim hattı kaybı S-parametre dağılımı.....	66
Şekil 4. 37: Tümlşik benzetim çapraz girişim S-parametre dağılım	66
Şekil 5. 1: Yansıma grafiği, ölçüm, Rohde & Schwarz ZVA40 ile yapılmıştır.....	69
Şekil 5. 2: İletim kayıp grafiği, ölçüm, Rohde & Schwarz ZVA40 ile yapılmıştır....	70
Şekil 5. 3: Tasarım öncesi benzetim (S21), tasarım sonrası benzetim (S1211) ve üretilen baskı devre kartı iki port VNA ölçümü (S2019) sonuçları	70
Şekil 5. 4: Üretilen baskı devre kartı (a) senaryosu TDR grafiği.....	71
Şekil 5. 5: Üretilen baskı devre kartı (b) senaryosu TDR grafiği	72

Şekil 5. 6: Üretilen baskı devre kartı (c) senaryosu TDR grafiği.....	72
Şekil 5. 7: VNA ile ölçülen çapraz girişim S-parametre dağılımı	73



ÇİZELGE LİSTESİ

Sayfa

Çizelge 3. 1: Materyal öz direnç değerleri $\mu\text{Ohm-cm}$ cinsinden verilmiştir.[12].....	18
Çizelge 3. 2: Materyal dielektrik sabitleri verilmiştir.[12]	22
Çizelge 3. 3: Materyal dielektrik sabitleri ve kayıp faktörleri verilmiştir.....	28
Çizelge 4. 1: Materyal parametreleri.....	43
Çizelge 5. 1: Tasarım öncesi benzetim, tasarım sonrası benzetim ve üretilen baskı devre kartı iki port VNA ölçüm sonuçları.....	71
Çizelge 5. 2: Göz çizelge analizi nümerik çıktısı paylaşılmıştır.....	74

KISALTMALAR

BDK	: Baskı Devre Kartı
PCB	: Baskı Devre Kartı (Printed Circuit Board)
CTE	: Isıl Genleşme Katsayısı (Coefficient of Thermal Expansion)
FEM	: Sonlu Elemanlar Analizi (Finite Element Method)
TOBB ETÜ	: Türkiye Odalar ve Borsalar Birliği Ekonomi ve Teknoloji Üniversitesi
TÜBİTAK	: Türkiye Bilimsel ve Teknolojik Araştırma Kurumu
IPC	: Baskı Devre Kartı Enstitüsü (Institute of Printed Circuits)

SEMBOL LİSTESİ

Simgeler

Açıklama

Q	İletken üzerindeki yük
ϵ_0	Boşluğun elektriksel geçirgenliği
T_g	Camsı geçiş sıcaklığı
T_d	Isıl ayrışma sıcaklığı
ϵ_r	Bağıl geçirgenlik
η_0	Boşluk empedansı
σ	Materyal iletkenliği
T_r	Sinyalin yükselme süresi
δ	Yüzey nüfuz derinliği
μ_0	Boşluğun geçirgenliği
μ_r	İletkenin bağıl geçirgenliği
ρ	Öz direnç
ω	Açısal frekans
$\tan(\delta)$	Materyal kayıp faktörü
dB	Desibel
f	Frekans
C	Kapasitans
L	İndüktans
R	Rezistans
BW	Bant Genişliği

RESİM LİSTESİ

	<u>Sayfa</u>
Resim 1. 1: Wang Model hesap makinasına ait baskı devre kartı,1968 [2].....	2
Resim 2. 1: ISOLA Group cam örgü profilleri [6].....	8
Resim 2. 2: BDK kesit görünüm, fotoğraf Leica DM6000M serisi mikroskop ile çekilmiştir.....	9
Resim 2. 3: 16 katlı BDK katman kesit görünümü, fotoğraf Leica DM6000M serisi mikroskop ile çekilmiştir.....	10
Resim 5. 1: Rohde & Schwarz ZVA40, 2-port 40 GHz VNA.....	67
Resim 5. 2: S-parametre ölçümü alınan baskı devre kartı	68

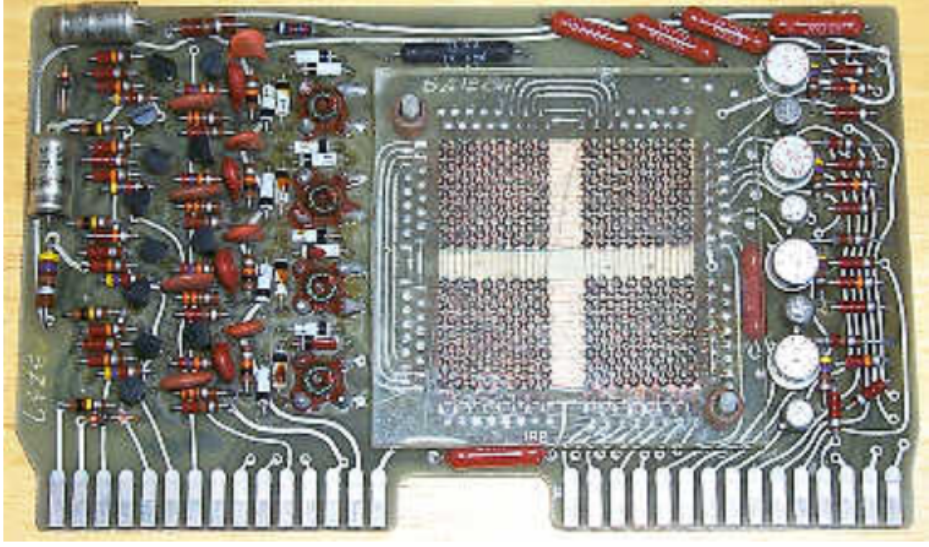
1. GİRİŞ

Günümüzdeki teknolojik ilerlemeler ile birlikte yüksek hızlı yongaların kullanıldığı endüstriyel ürünler hayatımızın bir parçası haline gelmiştir. Bilgisayar, telefon, fotoğraf makinesi, navigasyon sistemleri, otomasyon sistemleri, uydu, uçak, roket gibi hemen her türlü endüstriyel ve askeri alanda kullanılan yongaların sistem bütününde bir mimari oluşturabilmesi için baskı devre kartlarına (BDK) ihtiyaç duyulmaktadır. Yüksek hızlarda baskı devre kartı güvenilirliği ve performansı sinyal kanalının karakteristiği ile sınırlanmaktadır. İletim hattındaki kayıplar, kapasitif ve indüktif etkiler, dielektrik malzeme seçimi, BDK kaplaması ve katman yapısı, sinyal bütünlüğüne etki eden ve dolayısıyla kanalın karakterini oluşturan temel faktörlerdir. Bu tezin amacı yongalar arasında güvenilir, yüksek performanslı ara yüzün tasarımı, üretimi, bilgisayar destekli analizi ve test düzeneği üzerinden laboratuvar ölçümleri ile tasarım ve analiz karşılaştırmasını yaparak sistem seviyesinde kanalın doğruluğunu sağlamaktır.

1.1 Baskı Devre Kartı ve Tarihçesi

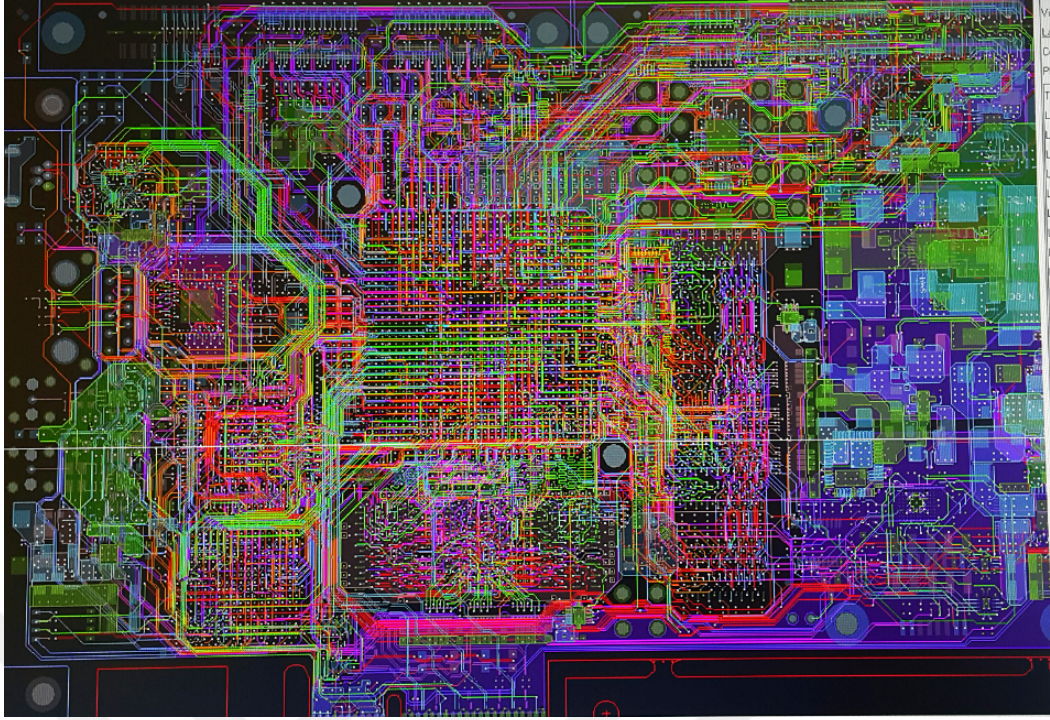
Baskı devre kartı (BDK), devre elemanlarının dielektrik malzeme üzerinde birbirlerine kimyasal ve mekanik üretim süreci sonucunda iletken yardımıyla bağlanmasına olanak tanıyan üründür. Baskı devre kartları bugün kullandığımız telefon, bilgisayar, televizyon, buzdolabı, hesap makinesi gibi endüstriyel ürünlerden denizaltı, uydu, uçak, radar gibi sivil/askeri sistemlere kadar hemen her alanda hayatımızın bir parçası haline gelmiştir. İlk BDK'lar kavram olarak 1900'lü yılların başında ortaya atılmış olsada, günümüz tasarımlarına benzeyen yapı Dr. Paul Eisner tarafından 1936'da icat edilmiştir[1]. İlk olarak tek taraflı elektronik bileşen yerleşimine olanak tanıyan BDK tasarımları, ilerleyen yıllarda içi kaplanabilen delikler ile (ing. Plated Through Hole) katmanlar arası geçişi mümkün kılmış ve çift taraflı BDK üretimine olanak tanımıştır. Günümüz üretim teknolojileri ise çok katlı katman yapısı ve gelişmiş laminasyon üretim metodları sayesinde 30 katın üzerinde katmanın tek bir bütünde

birleřtirilmesine izin vermektedir. Őekil 1.1’de 1968 yılında Wang Model bir hesap makinasında kullanılan baskı devre kartıdır.



Resim 1. 1: Wang Model hesap makinasına ait baskı devre kartı,1968 [2]

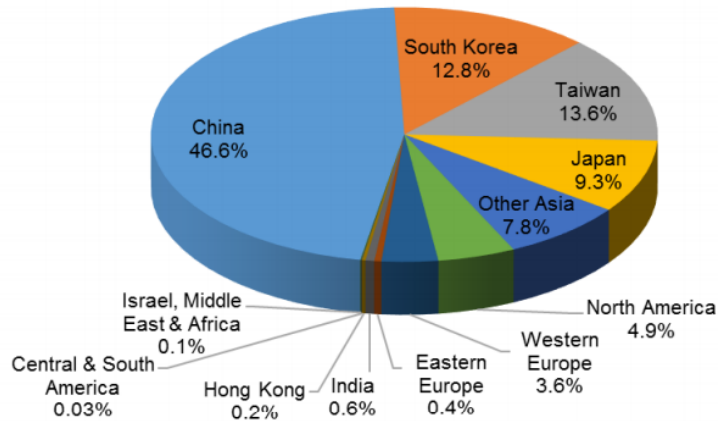
Modern teknolojinin getirdiđi geliřmeler dođrultusunda dođan ihtiyalar, kart üzerindeki artan bileřen sayısı, yüksek frekans ve bant geniřliđi kısıtlamaları, empedans uyumu gibi kavramlar BDK teknolojisinin de ađ atlamasına öncü olmuřtur. Günümüz BDK’ları ok katlı, yüksek bant geniřliđinde iletiřime izin veren, üzerinde binlerce elektronik bileřeni tařıyan kompleks yapılara evrilmiřtir. Őekil 1.2 Cadence Allegro ortamında tasarlanan yüksek hızlı ok katlı BDK yerleřim tasarımı (*ing. Layout*) görselidir.



Şekil 1. 1: Cadence Allegro BDK örnek tasarım yerleşimi (layout)

Giyilebilir akıllı cihazlar, elektronik sağlık ürünleri ve otomasyonun artması ile her geçen gün baskı devre kartlarının kullanım alanı artmaktadır. Bugün küresel piyasada baskı devre pazarının 2024 yılına kadar 80 milyar dolara ulaşacağı tahmin edilmektedir[3]. Çin Şekil 1.3'de gösterilen 2015 WECC (World Electronic Circuit Council) verilerine göre dünyada tek başına %46'lık pazar payına sahip en büyük baskı devre kartı sağlayıcısıdır[4].

PCB Production by Major Producing Countries and Regions in 2015 Reported by WECC-Member Associations



Şekil 1. 2: Küresel BDK üretimi Pazar dağılımı WECC 2015[4]

1.2 Tezin Amacı

Yüksek hızlı yonga araştırma geliştirme çalışmalarında son tasarıma ulaşılan kadar birbirinden farklı çok sayıda yonga modelinin test edilmesi, laboratuvar ölçümlerinin alınması gerekmektedir. Tasarımlarda 100 MHz üzeri saat frekansının aşılmasına başlanması (*ing. clock frequency*) ya da 1 ns'den daha düşük süreli (*ing. rise time*) yükselen sinyal olması durumunda, çapraz girişim (*ing. crosstalk*) riski, iletim hattı kayıpları, dielektrik malzemenin sinyal karakteristiğine olan etkisi, empedans uyumluluğu gibi kavramlar göz önünde bulundurulmalıdır. TOBB Ekonomi ve Teknoloji Üniversitesi Süperiletken Laboratuvarında geliştirilen, frekansı 1 GHz ve üzeri sinyal hatlarına sahip, özel üretim yüksek hızlı yongaların test edilebilmesi için ergonomik, sistem kararlılığı olan, kontrol edilebilir laboratuvar sonuçları elde edebileceğimiz ara yüz ihtiyacı doğrultusunda test kurulumu için alt sistem tasarımı ihtiyacı doğmuştur. Bu doğrultuda yaptığımız çalışmada, yüksek hızlı yonga araştırma geliştirme çalışmalarının hem sistem güvenilirliğinin sağlanması hem de yonga test sürecinin minimum maliyet ile en kısa sürede tamamlanmasına olanak sağlayacak ara yüz tasarımı, analizleri ve ilk örnek üretimi gerçekleştirilmiştir.

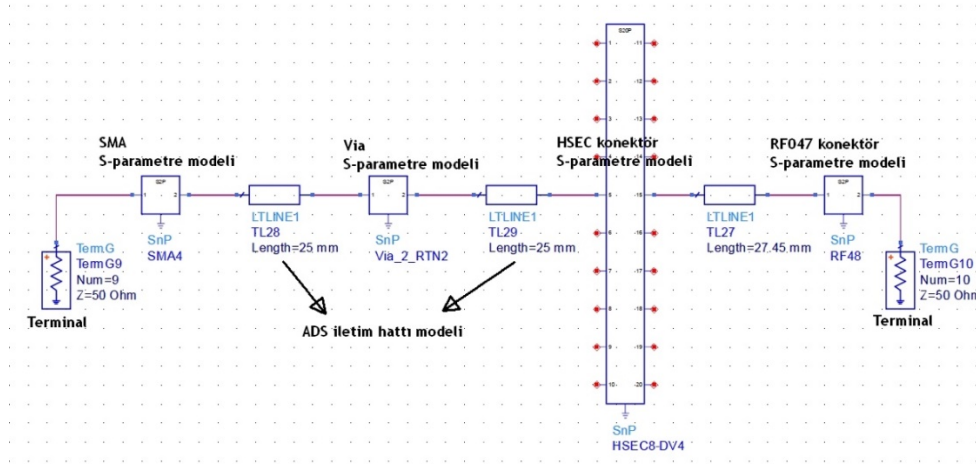
1.3 Tez Planı

Tez kapsamı yüksek hızlı baskı devre tabanlı iletim hattı modellemesi, tasarımı, üretimi ve sistem entegrasyonu için gerekli performans deneyleriyle doğrulanmasından oluşmaktadır.

Tezin birinci bölümü baskı devre kartı ve sinyal bütünlüğünün geçmişi, günümüzde gerekliliği, problem tanımı ve probleme sunduğumuz çözümü içermektedir. İkinci bölüm, baskı devre kartı tasarım ve üretim süreci için gerekli teorik ve pratik altyapıdan bahsetmektedir. Üçüncü ve dördüncü bölüm tez için gerekli teorik bilgiyi açıklamaktadır. Beşinci bölüm tasarlanan baskı devre kartı, test kurulumu, bilgisayar destekli analiz sonuçları ve laboratuvar ölçümlerini içermektedir. Altıncı bölümde ise ileriye yönelik yapılabilecek çalışmalardan bahsedilmiştir.

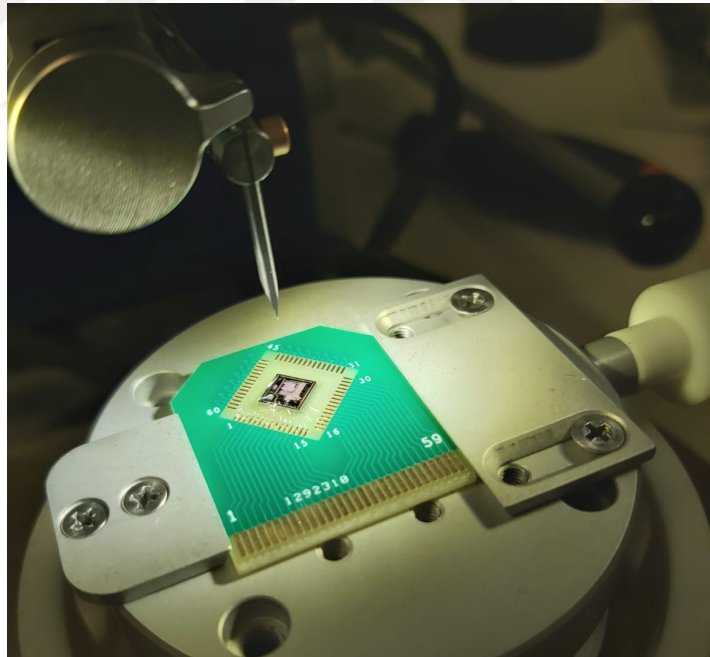
Ayrıca tezin bir parçası olarak, çeşitli katman (*ing. laminate, prepreg*) malzemeleri incelenmiş, geçiş deliği (*ing. via*) karakteristiği ve mikro şerit (*ing. microstrip*) hat yapısı araştırılmış ve Keysight ADS ile modellenip S-parametreleri elde edilmiştir.

Şekil 1.3 ilgili sistemin Keysight ADS (Advance Design System) şematik örnek gösterimini içermektedir.



Şekil 1. 3: Baskı devre tabanlı kanal örnek modeli

Çalışmada tasarlanan baskı devre kartı tasarım doğrulaması sonrasında kriyostat içerisinde kullanılacaktır. Yonga ve prob bütünleşmesi Şekil 1.4 ve 1.5'te gösterilmiştir. Şekil 1.6'da probun yerleştirileceği kriyostat verilmiştir.



Şekil 1. 4: Yonganın baskı devre kartı üzerine tel bağlama (*ing. wirebond*) metodu ile yerleştirilmesi



Şekil 1. 5: Baskı devre kartı ve probun entegrasyonu gösterilmiştir.



Şekil 1. 6: İçerisine probun yerleştirileceği kriyostat gösterilmiştir.

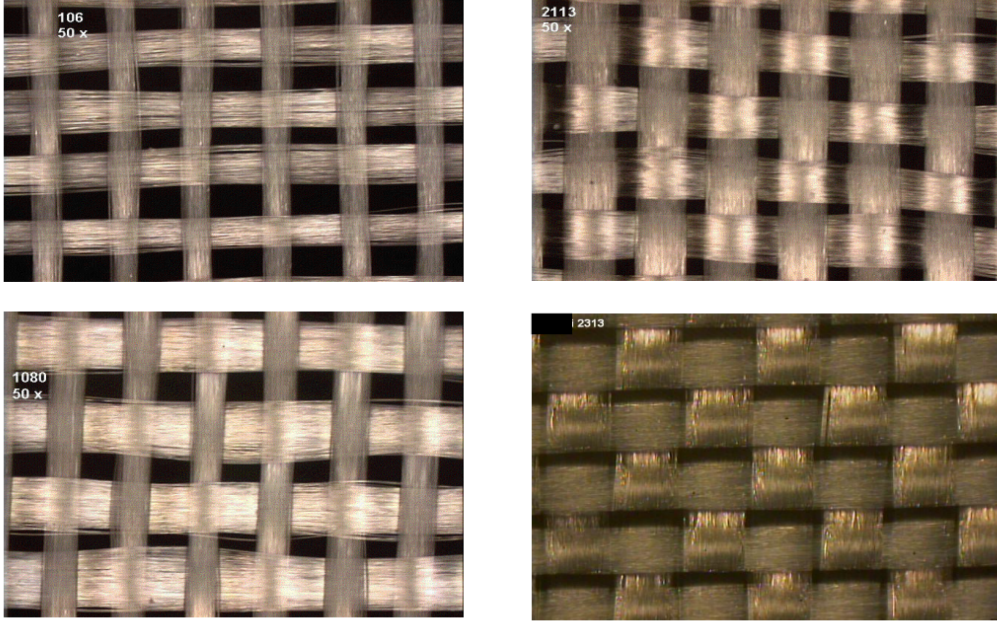
2. BASKI DEVRE KARTI KATMAN YAPISI TASARIMI

2.1 Katman Yapısı, Laminat, Prepreg

Baskı devre kartları esasında prepreg, laminant ve metal folyonun tasarım dokümanı doğrultusunda mekanik ve kimyasal üretim süreci sonucunda ürün olarak eldesidir. BDK'ların temel materyalleri birçok varyant içerir ve varyantlar arası çok fazla çeşitli kombinasyon yapılabilir. Çeşitliliğin en temel sebebi baskı devre kartlarının çok farklı kullanım alanlarının olmasıdır.

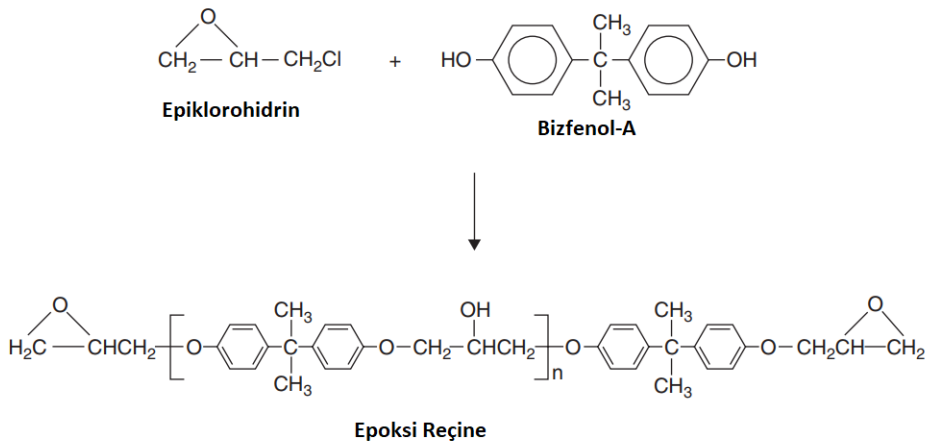
Temel materyallerin elektriksel ve fiziksel özelliklerindeki değişkenlik tasarımı da çok daha karmaşık hale getirir. Ayrıca, temel katman yapısını oluşturan materyalin seçimi maliyet ve performansı doğrudan etkileyen en temel faktörlerden biridir. Katman yapısında seçilen materyalin özelliklerinin yanı sıra üretim süreciyle uyumluluğu da kritik önem arz etmektedir.

Katman yapısı temel materyallerinden biri olan prepreg, cam örgünün epoksi reçineye daldırılmasıyla elde edilir. Katmanın fiziksel, kimyasal ve elektriksel özelliklerini doğrudan etkileyen cam örgü, silikon dioksit, kalsiyum oksit, boron oksit ve benzeri çeşitli inorganik bileşenlerin eritilerek özel fırın yataklarında iplik haline getirilip örülmesi sonucunda elde edilir[5]. Şekil 2.1'de ISOLA firmasına ait çeşitli cam örgü profilleri gösterilmiştir.

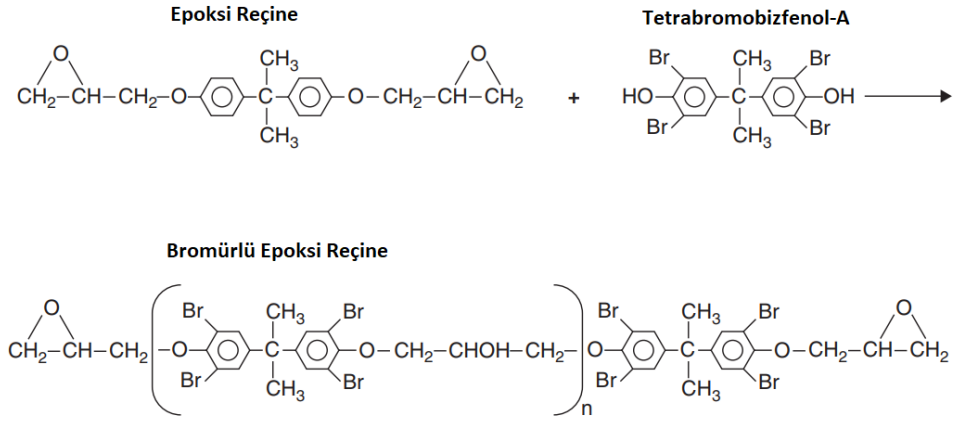


Resim 2. 1: ISOLA Group cam örgü profilleri [6]

Cam örgünün içerisine emdirilen epoksi reçine, epiklorhidrin ve bizfenol-A reaksiyonundan elde edilir. Bizfenol-A'nın bromürlenmesi materyale alevlenme geciktirici özellik kazandırır. Epiklorhidrin, bizfenol-A reaksiyonundan oluşan epoksi reçine ve bromürlenmiş bizfenol-A'nın (tetrabromobizfenol-A) birleştirilmesi ile polimer bromlu epoksi resin elde edilmiş olur. Şekil 2.1 ve Şekil 2.2'de kimyasal süreç gösterilmiştir.



Şekil 2. 1: Epiklorohidrin ve Bizfenol-A reaksiyonu [7]



Şekil 2. 2: Epoksi reçinenin bromürlü karakteristik kazanması gösterilmiştir. [7]

Epoksi reçineye daldırılmış cam örgüden elde edilen prepreg ısı işlem kürlenmesi yapılmadan saklanır. Kürlenme yapılmama nedeni, baskı devre kartı üretiminde ısıya maruz kalan reçinenin eriyerek katmanlar arası yapıştırıcı görevi yapabilmesi içindir. Resim 2.2’de ki baskı devre kartında bakır ve FR4 dielektrik materyali gözlemlenmektedir.



Resim 2. 2: BDK kesit görünüm, fotoğraf Leica DM6000M serisi mikroskop ile çekilmiştir.

Katman yapısının bir diğer elemanı olan laminat, prepregin her iki yüzeyine metal folyo eklenerek kürlenmesi ile elde edilir. Laminatlar çeşitli kalınlık, örgü tipi,

elektiriksel ve fiziksel karaktere sahip olabilirler. Üretim sürecinde birbirlerine bağlanabilmeleri için preprege ihtiyaçları vardır. Resim 2.3’de laminat ve prepregler oluşturulan çok katlı baskı devre kartına ait kesit gösterilmiştir.

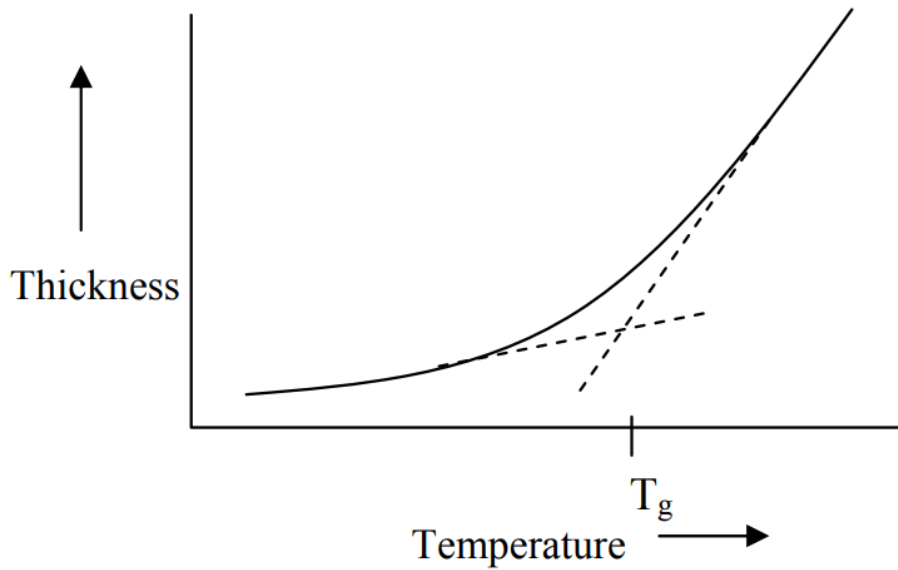


Resim 2. 3: 16 katlı BDK katman kesit görünümü, fotoğraf Leica DM6000M serisi mikroskop ile çekilmiştir.

2.2 Camsı Geçiş Sıcaklığı, T_g

Kristal polimerlerde moleküller çok düzenli bir şekilde birbirini tekrar edecek şekilde sıralanmışlardır, amorf polimer moleküllerinde de tam tersi bir durum söz konusudur. T_g sıcaklığının altında amorf polimer molekülleri birbirlerine bağlı durabilir, fakat sıcaklığın artmasıyla enerji kazanan moleküller hareketlilik kazanır ve malzemenin esneklik kazanmasına yol açar. Camsı geçiş sıcaklığı amorf polimer bir materyalin sert, kırılğan halinden daha esnek, deforme olabilecek hale geçtiği sıcaklıktır. Ayrıca, artan sıcaklıkta kristal polimerler belli bir sıcaklıkta erirken, amorf polimerler doğrudan erimez. Amorf polimerlerde erime noktası yerine camsı geçiş noktası terimi kullanılır.

Baskı devre kartı katmanlarındaki laminat ve prepreg amorf özellikler gösterir. Bu nedenle camsı geçiş sıcaklığı BDK'nın faaliyet ortamında davranışını öngörmemize yardımcı olur. Katman yapısı belirlenirken materyalin camsı geçiş sıcaklığı değerinin ürünün faaliyet sıcaklığından yüksek olmasına dikkat edilmesi gerekmektedir. Faaliyet sıcaklığının T_g 'den düşük olması, baskı devre kartının mukavemetini koruyacağını belirtmektedir. T_g değeri aşıldıktan sonra materyal esneklemeye başlar ve Z-ekseninde genleşme gerçekleşir. Genleşme, materyalin ısıl genleşme katsayısı (*ing. Coefficient of Thermal Expansion, CTE*) ile ilişkilidir ve bu katsayının bakır veya kullanılan iletkenin farklı olması katmanlar arası geçiş delikleri üzerinde stres oluşturarak kırılmalarına ve sistem bütünlüğünün bozulmasına yol açabilir. Baskı devre kartları için T_g değeri IPC-650M test metodunda termomekanik analiz yapılarak belirlenmektedir[8]. Şekil 2.3'da T_g ve Z-ekseni genleşme ilişkisi gösterilmiştir. Eğrinin eğimleri, T_g değerinin altında ve üzerinde kalan sıcaklıkların ısıl genleşme katsayısıyla göreceli ilişkisini göstermektedir.

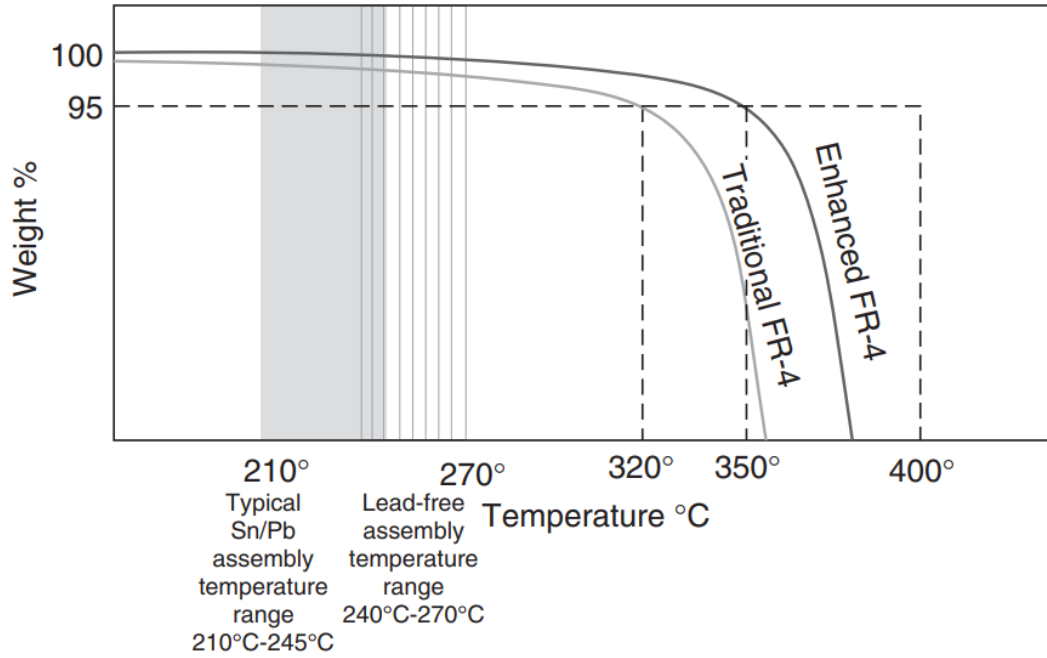


Şekil 2. 3: Termomekanik analiz ile T_g ölçümü[9]

2.3 Isıl Ayrışma Sıcaklığı, T_d

Baskı devre kartı yüksek sıcaklıklara çıkarıldığında bir süre sonra katman yapısındaki laminat ve prepreg içerisindeki reçine cam örgüden ayrışmaya başlar, ve çok katlı kartlarda geri dönülemez, tabakalar arası bozulmaya yol açar. Isıl ayrışma sıcaklığı, T_d , delaminasyonun gerçekleştiği sıcaklığı belirten özelliktir. Baskı devre kartlarında

Td, ısıl ayrışmanın 5% olduğu nokta olarak gösterilmektedir[1]. Şekil 2.4'de FR4 materyale ait ısıl ayrışma grafiği verilmiştir.

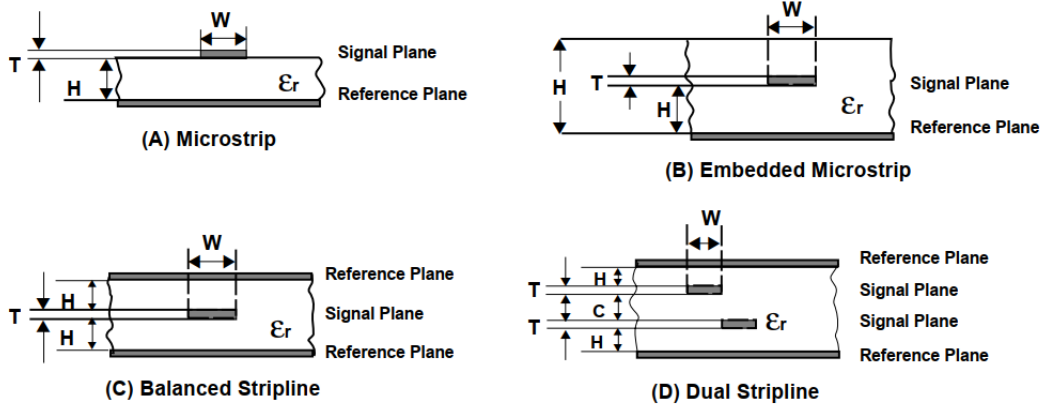


Şekil 2. 4: FR4 ısıl ayrışma grafiği[1]

Baskı devre tasarımı başlamadan önce kart dizgi süreci gözden geçirilmelidir. Dizgide kullanılacak lehim türü ve gerekli fırınlama sıcaklığı materyalin Td değerinin üzerinde olmamalıdır. Tasarımlar IPC-4101 şartnamesi ve IPC-TM-650 test metotlarına uygun olmalıdır.

2.4 İletim Hattı Empedans Kontrol Metotları

Baskı devre kartının katman yapısı ile birlikte karakteristiğini belirleyen bir diğer önemli etmen de dielektrik materyal üzerinde veya içerisinde bulunan iletim hattının geometrisidir. İletim hattının elektriksel özelliklerini yansıtan geometrinin iki temel özelliği, hat kesitinin yol uzunluğu boyunca ne kadar düzgün olduğu ve iletkenin ne derece özdeş olduğudur. Eğer özdeş iletim hattı yol boyunca değişmeyen kesit alanına sahip ise üniform iletim hattı ya da empedans kontrollü iletim hattı olarak nitelendirilir. Koaks, mikro şerit çizgi, şerit çizgi iletim hatları empedans kontrollü hatlara örnek olarak verilebilir. Şekil 2.5'de baskı devre kartında en yaygın olarak kullanılan birkaç çeşit empedans kontrollü iletim hattı modeli verilmiştir.



IPC-2221a-6-05

Şekil 2. 5: Empedans kontrollü iletim hattı modelleri [10]

Şekil 2.5(A)'da gösterilen mikro şerit iletim hattı BDK'nın alt ya da üst yüzeyinde, dielektrik malzeme üzerinde bulunur. İletim hattının empedans kontrollü olabilmesi için sinyalin dönüş hattına ihtiyacı vardır, çoğu zaman bu dönüş hattı referans düzlemi olarak adlandırılır. Şekil 2.5(B) mikro şerit hat referans düzlemi ile alt ya da üst katmandan dielektrik materyale gömülü olarak verilmiştir. Şekil 2.5(C) ve 2.5(D) şerit iletim hattı çok katlı BDK içerisinde gömülü olarak bulunmaktadır. Şerit iletim hatları kendisine en yakın komşu katmanlardaki iletken düzlemleri referans olarak görür.

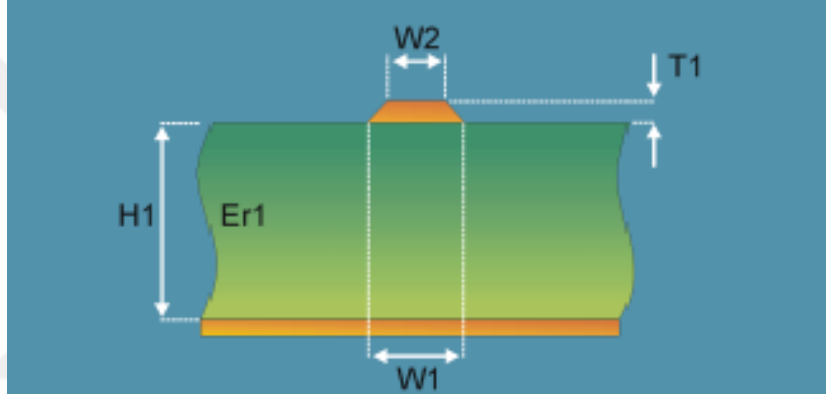
BDK tasarımında, iletim hatları empedans kontrollü olmak zorunda değildir. Referans hattı ve geri dönüş hattı olmayan sinyaller çoğu zaman empedans kontrolü sağlamazlar. Üniform olmayan düzensiz iletim hatları yüksek frekanslı sinyalizasyonda yansımaya sebep olarak sinyal bütünlüğü problemi yaratırlar. Bu nedenle yüksek frekanslı BDK tasarımlarında empedans kontrol hesaplamaları kaçınılmaz bir olgudur.

2.5 Mikro Şerit İletim Hattı Empedans Hesaplamaları

Baskı devre kartlarında kontrollü empedans hattın geometrik yapısı, empedans kontrol türü, materyalin bağıl geçirgenliği (ϵ_r), sinyal ve referans düzleminin birbirine olan mesafesiyle orantılıdır. Tez kapsamında tasarlanıp üretilen BDK'larda mikro şerit iletim hattı tercih edilmiştir. Mikro şerit iletim hattı karakteristik empedans hesaplamasında Denklem (2.1) kullanılmaktadır.

$$Z_0 = \frac{\eta_0}{2\sqrt{2\pi^2}\sqrt{\epsilon_{r,eff} + 1}} \ln \left\{ 1 + 4 \frac{h}{w'} \left[4 \left(\frac{14\epsilon_{r,eff} + 8}{11\epsilon_{r,eff}} \right) \frac{h}{w'} + \sqrt{16 \left(\frac{14\epsilon_{r,eff} + 8}{11\epsilon_{r,eff}} \right) \left(\frac{h}{w'} \right)^2 + \frac{\epsilon_{r,eff} + 1}{2\epsilon_{r,eff}} \pi^2} \right] \right\} \quad (2.1)$$

Denklemden η_0 boşluk empedansı, w' efektif iletim hattı genişliği, $\epsilon_{r,eff}$, efektif bağli geçirgenlik, h sinyal ve referans düzlemi arasındaki mesafe, t sinyal hattının kalınlık deęerini belirtmektedir. BDK üretimi kimyasal bir süreçtir, iletim hattının üst yüzeyi alt tarafa göre daha fazla aşındığından kesit alındığında Şekil 2.6'da olduğu gibi ikizkenar yamuk şeklinde gözükür.

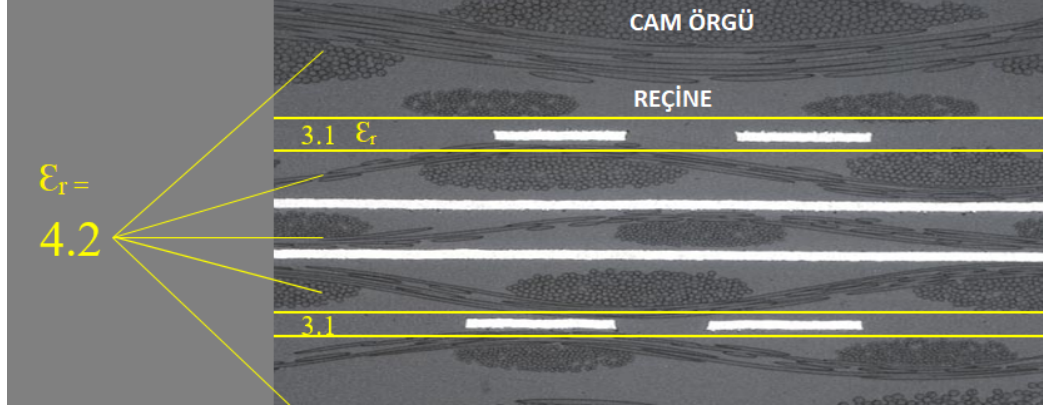


Şekil 2. 6: Görüntü Polar Instruments SI900'den alınmıştır.

Efektif iletim hattı genişliği hesaplamasında Denklem (2.2) kullanılmaktadır.

$$w' = w + \frac{t}{\pi} \ln \left\{ \frac{4e}{\sqrt{\left(\frac{t}{h} \right)^2 + \left(\frac{t}{w\pi + 1.1t\pi} \right)^2}} \right\} \left(\frac{\epsilon_{r,eff} + 1}{2\epsilon_{r,eff}} \right) \quad (2.2)$$

Efektif bağli geçirgenlik ($\epsilon_{r,eff}$) deęeri reçine, cam örgü dağılımı ve üretimdeki reçine kaybından dolayı deęişkenlik göstermektedir. Şekil 2.7'de katman yapısı içerisindeki reçine ve cam örgü kesit alanı gösterilmiştir.



Şekil 2. 7: Reçine cam örgü katman içi kesit alanı

Efektif bağıl geçirgenlik değeri ($\epsilon_{r,eff}$) hesaplamasında Denklem (2.3) kullanılmaktadır.

$$\epsilon_{r,eff} = \frac{\epsilon_r + 1}{2} - \frac{\epsilon_r - 1}{2} \left\{ 2 \sqrt{\frac{w}{w + 12h}} + 0.04 \left(1 - \frac{w}{h} \right)^2 \right\} \quad \frac{w}{h} < 1 \quad (2.3)$$

$$\epsilon_{r,eff} = \frac{\epsilon_r + 1}{2} - \frac{\epsilon_r - 1}{2} \sqrt{\frac{w}{w + 12h}} \quad \frac{w}{h} \geq 1$$

Mikro şerit iletim hattı karakteristik empedans (Z_0) hesaplamasının hata payı %2'den daha azdır[11].

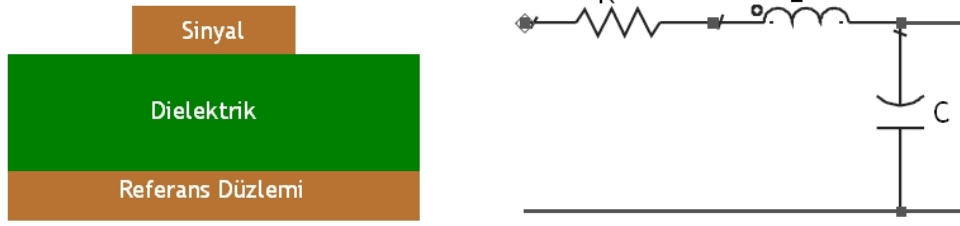


3. İLETİM HATTI MODELİ VE ETKİ EDEN FAKTÖRLER

Tezin bu bölümünde yüksek hızlı BDK tasarımı için gerekli teorik konseptler incelenmiştir.

3.1 Direnç, İndüktans ve Kapasitansın Karakteristik Yapısı

İletim hattı, elektronik bileşen bacağı, kaplamalı geçiş deliği (*ing. via*), altın tel bağlama (*ing. gold wire bonding*) gibi pasif devre elemanları modellenirken rezistif (R), indüktif (L) ve kapasitif (C) özellikleri göz önünde bulundurulur. Baskı devre kartlarında da iletim hatları RLC modeli ile gösterilebilir. Şekil 3.1’de BDK üzerindeki mikro şerit hattın RLC modeli gösterilmiştir.



Şekil 3. 1: BDK üzerindeki sinyal hattının RLC modeli

3.1.1 Direncin fiziksel karakteristiği

Her elementin kendine has bir öz direnci vardır. Öz direnç materyalin elektrik akımına karşı gösterdiği direncin ölçümünü belirtir, ρ ile gösterilir. Öz direnç, materyalin görünüşüne bağlı bir özellik değildir. Birimi ohm-metre(Ohms-m)’dir. Terminolojide materyal iletkenliği(σ) ile birlikte sıkça kullanılır. Materyalin iletkenliği ile öz direnci arasındaki ilişki Denklem 3.1’de verilmiştir.

$$\rho = \frac{1}{\sigma} \quad (3.1)$$

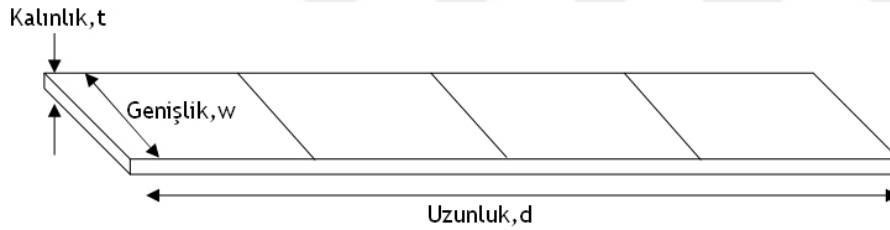
Terminolojide 1/Ohm Siemens olarak adlandırılır. İletkenliğin birimi ise Siemens-metre’dir.

Çizelge 3.1’de çeşitli materyallerin öz direnç değerleri verilmiştir.

Çizelge 3. 1: Materyal öz direnç değerleri $\mu\text{Ohm-cm}$ cinsinden verilmiştir.[12]

Materyal	Öz direnç
Gümüş	1,47
Bakır	1,54
Altın	2,01
Alüminyum	2,61
Tungsten	5,3
Nikel	6,2
Kalay	10,1
Kurşun	19,3

İletim hattının direnci birçok faktöre bağlıdır. Fakat analitik bir yaklaşım yapmak istersek; direnci, materyalin öz direnci, uzunluğu ve kesit alanı ile ilişkilendirebiliriz[12]. Şekil 3.2’de temsili iletken kesit alanı verilmiştir. Şekilde t kalınlık, w genişlik, d iletkenin uzunluğunu temsil etmektedir.



Şekil 3. 2: İletken kesit alanı gösterilmiştir.

Denklem 3.2’den genişliği ve kalınlığı sabit iletim hattının direnci hesaplanabilir.

$$R = \rho \frac{d}{t \times w} \quad (3.2)$$

3.1.2 İndüktansın fiziksel karakteristiği

İletken üzerinden geçen akım etrafında manyetik alan çizgileri oluşturur. Bu manyetik alan çizgilerinin sayısı Weber ile ifade edilir. İletkende amper başında oluşan manyetik alan çizgileri, küçük kesit için parçalı indüktansı ifade eder. Aritmetik olarak Weber/Amper olan hesaplama terminolojide Henry olarak ifade edilir ve indüktansın birimidir. Matematiksel olarak indüktans iletken yüzeydeki manyetik alan yoğunluğunun toplamıdır. Denklem (3.3)’de ki gibi ifade edilebilir.

$$L = \frac{1}{I} \int \vec{B} \cdot \hat{n} da \quad (3.3)$$

İndüktans ile akım arasındaki ilişki Denklem (3.4)'de gösterilmiştir. Denklemde;

L= İndüktans, birimi Henry

B= Manyetik alan yoğunluğu, birimi Tesla

da= Kısmi yüzey alanı, birimi m²

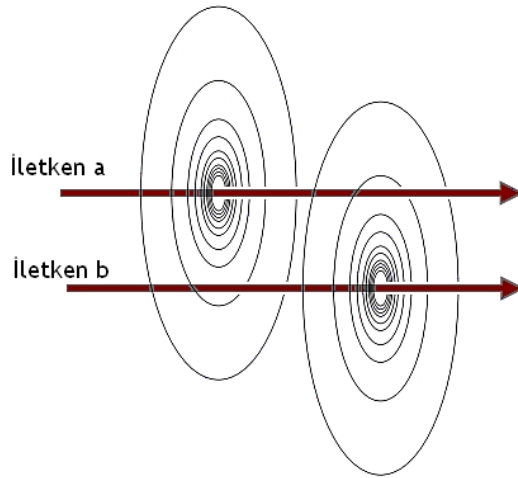
$$L = \frac{N}{I} \quad (3.4)$$

Denklemde;

N= İletken etrafında oluşan manyetik alan çizgilerinin sayısı, birimi Weber

I= İletken üzerinden geçen akımın değeri, birimi Amper

Denklemde görüldüğü gibi indüktans iletken üzerinden geçen akım ile değişmez, akım miktarı sadece manyetik alan çizgi sayısını değiştirir. İndüktans iletkenin geometrisine bağlı bir değerdir. Pratikte tek bir iletim hattından oluşan bir sistem görmek pek mümkün değildir, sistem içerisinde birbiri ile iletişimde olan veya olmayan birçok iletken vardır ve bu iletkenler üzerinden geçen akımlar birbirini etkilemektedirler. Şekil 3.2'de birbirine paralel iki iletken üzerinde oluşan manyetik alan çizgileri görülmektedir.



Şekil 3. 3: Paralel iletkenler üzerinde oluşan manyetik alan çizgileri gösterilmiştir.

Şekil 3.3'deki gibi birbirine yakın yerleştirilen iletim hatlarında oluşan manyetik alan çizgileri arasında etkileşim olur, başka bir deyişle bir iletken üzerindeki toplam manyetik alan çizgi sayısı diğer iletkenden etkilenir. İletim hattında, dışarıdan bağımsız oluşan manyetik alan çizgilerinin oluşturduğu indüktans öz-indüktans (*ing. self-inductance*), diğer hat ile arasındaki etkileşimden dolayı oluşan indüktans ortak indüktans (*ing. mutual inductance*) olarak adlandırılır. Düz, dairesel bir iletken kablonun öz-indüktansı Denklem (3.5)'deki matematiksel yaklaşım ile bulunulabilir[12].

$$L = 5d \left\{ \ln\left(\frac{2d}{r}\right) - \frac{3}{4} \right\} \quad (3.5)$$

Denklemde;

L= İletken öz-indüktansı, birimi nH

r= İletken yarıçapı, birimi inç

d= İletken uzunluğu, birimi inç

Denklemde görüldüğü gibi kablonun öz-indüktansı uzunluğu ile doğru orantılı, yarıçapı ile ters orantılı olarak değişmektedir. Eğer iletkenin yakınında başka bir iletken daha olsaydı toplam indüktansı hesaplamak için ortak indüktans değerini de bulmamız gerekirdi. Ortak indüktans bir iletkenin oluşturduğu manyetik alan çizgilerinin diğer iletken üzerindeki etkisidir. Denklem (3.6)'da ortak indüktans matematiksel hesabı verilmiştir, hesap ortak indüktans modeline yaklaşımdır[12].

$$L_o = 5d \left\{ \ln\left(\frac{2d}{s}\right) - 1 + \frac{s}{d} - \left(\frac{s}{2d}\right)^2 \right\} \quad (3.6)$$

Denklemde;

L_o= Ortak indüktans, birimi nH

s= İletkenlerin birbirine olan uzaklığı, birimi inç

d= İletken uzunluğu, birimi inç

Manyetik alan çizgilerinin yönü akım yönüne göre değişkenlik göstermektedir. Eğer birbirine paralel iki iletkenin akan akım aynı yönde ise oluşturdukları alan çizgileri

toplanır, başka bir deyişle öz-indüktans ve ortak indüktans değerleri toplanır. İletken üzerinde akan akımlar ters yönlü olduğunda ise toplam indüktans değeri için öz-indüktans değerinden ortak indüktans değeri çıkartılır.

Toplam indüktans değeri sinyal kalitesini doğrudan etkileyen faktörler arasındadır. İletken üzerindeki değişen akım ile değişen alan çizgileri iletken üzerinde potansiyel fark oluşturur. Bu olgu Denklem (3.7)'de ifade edilmiştir.

$$V = \frac{\Delta N}{\Delta t} = \frac{\Delta LI}{\Delta t} = L \frac{dI}{dt} \quad (3.7)$$

Denklemde;

V= İletken üzerinde indüklenen voltaj

ΔN = Değişen manyetik alan çizgileri

Δt = Değişen zaman

Yüksek frekanslarda çalışan baskı devre kartlarında dI/dt oranı yüksek olacağı için indüktansın da etkisi ile indüklenen gerilim de yüksek olur. Bu durum iletişim protokolünde veri transferini başarısız kılan etmenlerin başında gelmektedir. Ayrıca yüksek hızlı hatlara yakın bulunan diğer iletkenlerde de ortak indüktanstan dolayı istenmeyen gerilimler indüklenir. Bu olgu çapraz girişim veya anahtarlama gürültüsü olarak adlandırılır.

3.1.3 Kapasitansın fiziksel karakteristiği

Kapasitör, fiziksel olarak iki iletken oluşur ve bu iletkenlerin arasında da kapasitanstan söz edebiliriz. Kapasitans iki iletken arasındaki potansiyel farka karşılık depolanan elektriksel yüküdür. Denklem (3.8)'de ki gibi ifade edilebilir.

$$C = \frac{Q}{V} \quad (3.8)$$

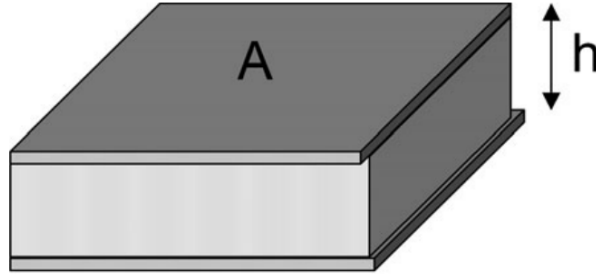
Denklemde;

C= Kapasitans, birimi Farad

Q= İletkenler üzerindeki toplam yük, birimi Coulomb

V= İletkenler arasındaki potansiyel fark, birimi Volt

Aslında kapasitans gerilime bağılı olarak değişmez, örneğin gerilim iki katına çıkarsa iletkenler arasında depolanan yükte iki katına çıkar. Kapasitans esasında iletkenlerin geometrisine ve etraflarındaki dielektrik materyalin özelliklerine bağılı bir olgudur. Şekil 3.4’de iki paralel plaka gösterilmiştir ve Denklem (3.9)’da bu iki paralel plaka arasındaki kapasitansın yaklaşık değeri hesaplanmıştır.



Şekil 3. 4: Plakalar arasına sıkıştırılmış dielektrik[12]

$$C = \epsilon_0 \epsilon_r \frac{A}{h} \quad (3.9)$$

Denklemde;

C=Kapasitans, birimi pF

ϵ_0 = Boşluğun elektriksel geçirgenliği, 0.089 pF/cm

ϵ_r = Materyalin bağılı dielektrik sabiti (Dk)

Denklem (3.9)’daki hesaplama bir yaklaşımdır, çünkü plaka kenarlarından kendini kapatan elektrik alan çizgilerinin varlığı yok sayılmaktadır. Yine de yaklaşım bize iletkenler arasındaki kapasitans hakkında çokça fikir vermektedir. Çizelge 3.2’de bazı materyallerin dielektrik sabitleri verilmiştir.

Çizelge 3. 2: Materyal dielektrik sabitleri verilmiştir.[12]

Materyal	Dk
Hava	1
Teflon	2.1
Polimit	3.4
Kapton	4
FR4	4-4.5
Cam	3.7-3.9
Seramik	5
PTFE	2.8

Baskı devre kartlarında da istenmeyen kapasitans, iletim hatları arasında, bileşen ayak izleri (*ing. footprint*) ile referans düzlemleri arasında, birbirine çok yakın dizilen bileşenlerin bacakları arasında oluşabilir. Sinyal zamanlamasında kaymalara, hatlar arası çapraz girişime, hattın karakteristik empedansını bozarak yansımalara yol açar. Denklem (3.10)'da BDK'larda sıkça gördüğümüz mikro şerit iletim hattının matematiksel kapasitans hesabı yaklaşımı verilmiştir. [12]

$$C = \frac{0.67(1.41 + \epsilon_r)}{\ln \left\{ \frac{5.98h}{0.8w + t} \right\}} \quad (3.9)$$

Denklemdede;

C= Kapasitans, birimi pF/inç

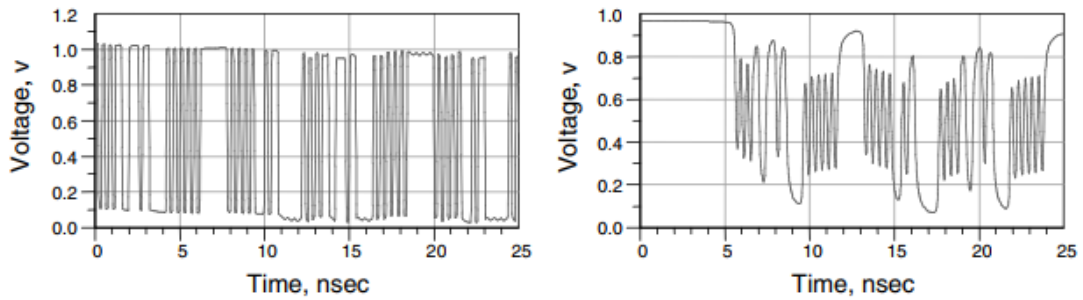
ϵ_r = Sinyal ile referans düzlemi arasındaki materyalin bağıl dielektrik sabiti

h= Dielektrik materyal kalınlığı, birimi mil

w= İletim hattı genişliği, birimi mil

3.2 Kayıplı İletim Hatları

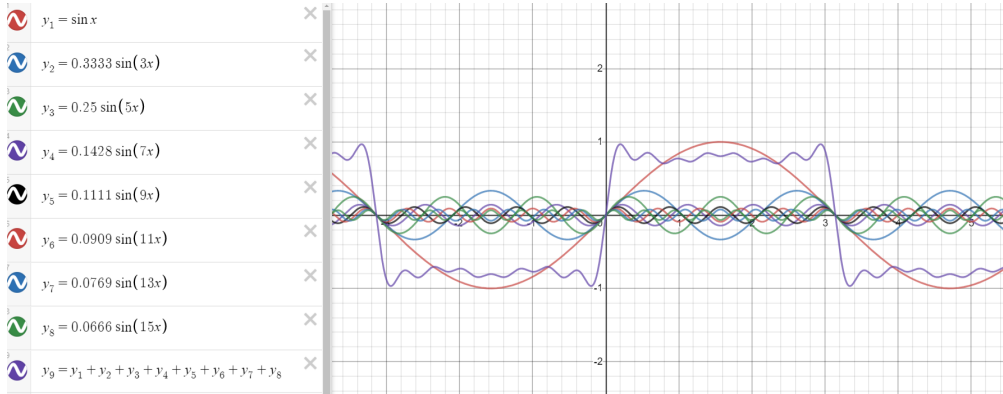
Sinyal iletim hattında ilerlerken yüksek frekanslı sinyal bileşenlerinin genlikleri düşük frekanslı sinyal bileşenlerine göre daha fazla azalır. Yüksek frekanslı bileşenlerdeki kayıp, sinyalin bant genişliğinin azalmasına neden olur. Azalan bant genişliği sinyalin yükselme süresinde düşüşe neden olur. Sinyalin yükselme süresinin azalması bit paternindeki değişimlere cevap verilememesine ve bit hatalarının artmasına yol açar. Bu olgu simgeler arası karışma (*ing. ISI, intersymbol interference*) olarak adlandırılır. Şekil 3.5'de simgeler arası karışma etkisi gösterilmiştir.



Şekil 3. 5: Solda yükselme süresi bit periyodundan çok daha düşük sinyal, sağda yükselme süresi bit periyoduna yakın olan sinyal gösterilmiştir.[12]

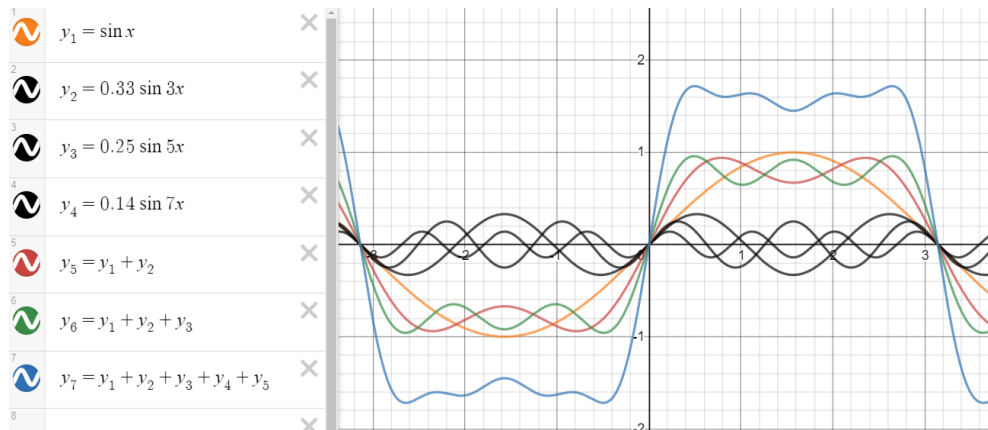
3.2.1 Sinyal bant genişliği

Kare dalga sinyaller aslında birden fazla sinüzoidal sinyal spektrumunun bileşkesinden oluşmaktadır. Şekil 3.6'de sinüzoidal dalganın 15. harmoniğine kadar olan bileşenler toplanarak elde edilen kare dalga gösterilmiştir.



Şekil 3. 6: Sinüs bileşenleri toplamı ile oluşturulan bir kare dalga (mor) gösterilmiştir.

Sinyal bant genişliği, -3dB'den fazla güce sahip en yüksek frekanslı bileşen tarafından belirlenir. Bant genişliği ile sinyalin yükselme süresi(ing. T_r , rise time) birbiri ile ilişkilidir. Sinyal bileşenlerinde yüksek frekanslı harmoniklerin artması sinyalin yükselme süresini kısaltır, bant genişliği de artmış olur. Şekil 3.7'de görüldüğü gibi y5 (kırmızı), y6 (yeşil), y7 (mavi) bileşenleri sırasıyla daha yüksek frekanslı bileşenle toplanarak devam etmiştir. Bunun sonucunda sinyalin yükselme süresinde ki azalma Şekil 3.6'da y5, y6, y7 kare dalgalarının karşılaştırmasında gözlenmektedir.



Şekil 3. 7: Yüksek frekanslı bileşenin artmasıyla düşen sinyal yükselme süresi gösterilmiştir.

Denklem (3.10'da) bant genişliği ve sinyal yükselme süresi arasındaki ilişkinin matematiksel yaklaşımı verilmiştir.

$$BW = \frac{0.35}{T_r} \quad (3.9)$$

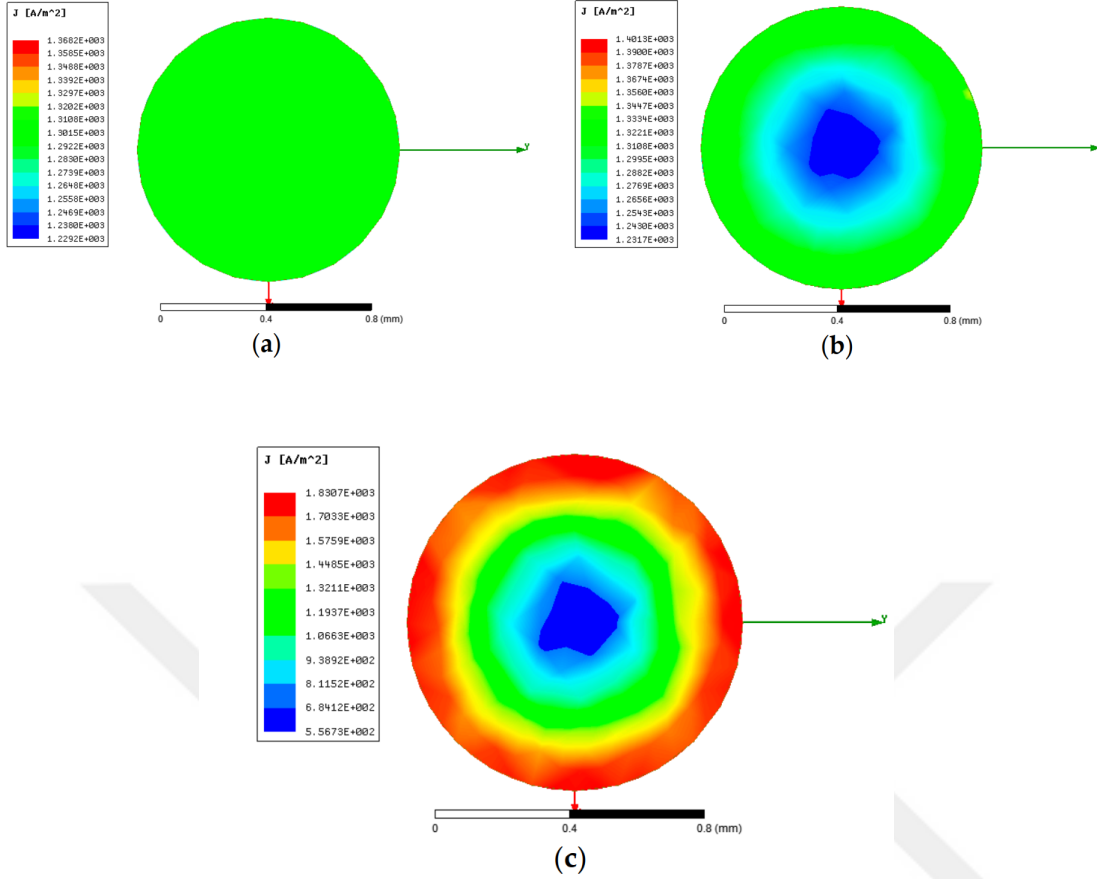
Denklemde;

BW: Bant genişliği, birimi GHz

T_r = Sinyal genliğinin %10 değerinden %90 değerine gelene kadar geçen zaman, birimi nsec (10e-9 saniye)

3.2.2 Yüzey nüfuz derinliği

Doğru akım (DC) ile beslenen devrelere giden iletim hatları ve iletken yüzeylerde akım homojen olarak tüm yüzeye dağılır. Alternatif akım (AC) akan iletim hatlarında bu durum geçerli değildir. AC'de iletken içerisindeki elektrik alan çizgilerinin oluşturduğu indüktans nedeniyle artan empedanstan dolayı akım iletkenin dış yüzeyinden gitmeyi tercih eder. Frekans arttıkça dış yüzeyden geçen akım miktarında artmaya devam eder. Şekil 3.7'de 60 Hz (a), 20 kHz (b) ve 85 kHz frekans bantlarında silindirik iletken yüzeyinde akımın izlediği yol gösterilmiştir. Şekil 3.8'de görüldüğü üzere artan frekans ile akım daha çok iletkenin dış yüzeyini tercih etmektedir. Bu nedenle yüksek hızlı kartlarda iletkenin kaplaması, yüzey alanı genişliği ve referans yüzeyi tasarımlarda göz önünde bulundurulmalıdır.



Şekil 3. 8: Silindirik iletken üzerinde değişen frekanslarda dağılan akımın yüzey nüfuz derinliği (a) 60 Hz, (b) 20kHz, (c) 85 kHz [13]

Denklem 3.10'da yüzey nüfuz derinliği (*ing. skin depth*) matematiksel yaklaşımı silindirik sabit şekilli iletken için verilmiştir.

$$\delta = \sqrt{\frac{1}{\sigma \pi \mu_0 \mu_r f}} \quad (3.10)$$

Denklemde;

δ = yüzey nüfuz derinliği, birimi metre

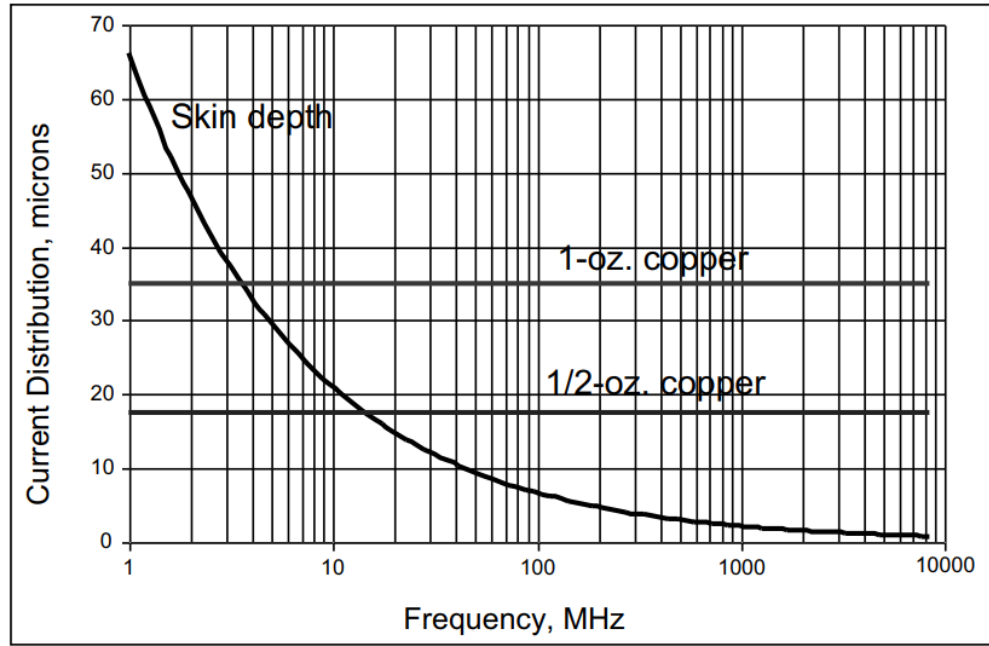
σ = iletkenlik, birimi Siemens/metre

μ_0 = boşluğun geçirgenliği, $4 \times \pi \times 10^{-7}$ H/m

μ_r = iletkenin bağıl geçirgenliği

f = frekans, birimi Hz

Şekil 3.9'de bakır yüzeyde frekansa bağlı yüzey nüfuz derinliği grafiği verilmiştir.



Şekil 3. 9: Bakır iletkende yüzey nüfuz derinliği grafiği gösterilmiştir. [12]

3.2.3 Dielektrik kayıpları

Baskı devre kartlarında iletim hattı ile referans yüzey arasında kapasitans oluşur. İdeal kapasitör plakaları arasında ki dielektrik materyalde her ne kadar doğru akıma karşı sonsuz direnç olsada, sinüs dalga voltaj uygulandığında plakalar arasında akım oluşur. Oluşan akımın matematiksel modeli Denklem (3.11)'de gösterilmiştir.

$$I = C_0 \epsilon_r w V_0 \cos(wt) \quad (3.11)$$

Denklemdede;

I = Kapasitörden geçen akım, birimi Amper

C_0 = Kapasitans, birimi Farad

ϵ_r = Sinyal ile referans yüzeyi arasındaki materyalin dielektrik sabiti

w = Açılmal frekans, birimi radyan/saniye

V_0 = Sinüs dalgasının voltaj genliği, birimi Volt

t = Zaman, birimi saniye (sn)

İdeal olmayan pratikteki kapasitörlerde potansiyel farktan dolayı doğru akımda bile kaçak akım mutlaka oluşur. Bunun nedeni dielektrikte çok az sayıdaki özgür elektronların iyonik hareketleridir. Fakat daha büyük kayıplar frekansın artmasıyla materyal içersindeki dipollerin elektrik alan içersindeki hareketi ile geçici akımların

oluşmasıyla başlar. Dielektrik içerisinde oluşmaya başlayan bu geçici akımlar materyalin öz direncini düşürürken iletkenliğini artırır. Bu durum frekansa bağlı olarak dielektrik kayıplarının da artmasına neden olur.

3.2.4 Güç kaybı katsayısı (Df)

Materyale özgü dipol karakteristiğini tanımlamak için güç kaybı katsayısı (*ing. dissipation factor*) ifadesi kullanılır. Güç kaybı faktörü, frekans ve iletkenlik arasındaki ilişki Denklem (3.12)' de verilmiştir.

$$\sigma = 2\pi f \epsilon_0 \epsilon_r \tan(\delta) \quad (3.11)$$

Denklemde;

σ = Dielektrik iletkenlik sabiti

ϵ_0 = Boşluğun elektriksel geçirgenliği, 0.089 pF/cm

ϵ_r = Sinyal ile referans yüzeyi arasındaki materyalin dielektrik sabiti

$\tan(\delta)$ = Materyale ait kayıp faktörü

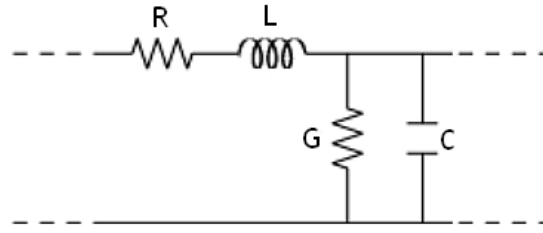
Endüstride uygulamaya göre çeşitlilik gösterecek şekilde çok farklı dielektrik materyaller bulmak mümkündür. BDK dielektrik malzemesi seçilirken kayıp faktörü tasarım sinyal bütçesine göre yapılmalıdır. Çizelge 3.3'de popüler dielektrik materyaller kayıp faktörü ve dielektrik sabitleri ile verilmiştir.

Çizelge 3. 3: Materyal dielektrik sabitleri ve kayıp faktörleri verilmiştir.

Materyal	Dk	$\tan(\delta)$ @10 GHz
Standart FR4	~ 4.0-4.7	> 0.020
Isola FR408HR / Arlon 11N / ITEQ 200D	~ 3.4-4.2	~ 0.007-0.010
Panasonic Megtron 4 / Hitachi MCL- LX-67Y	~ 3.4-3.8	~ 0.005-0.007
Rogers 4350 / Isola İtera / Panasonic Megtron 6	~ 3.48	~ 0.003-0.005
Rogers RO3000 / RO4003 / Taconic RF35 / Isola IS680	~ 3.0-3.38	~ 0.003
PTFE Panasonic Megtron 7N / Isola Tachyon 100G	~ 3.0-3.4	< ~ 0.003

3.2.5 Kayıplı iletim hatlarının modellenmesi

Sinyalin iletim hattında zayıflamasının iki ana nedeni vardır. Bunardan birincisi sinyalin karşılaştığı iletkenin dönüş hattı ile birlikte oluşturduğu seri dirençtir. İkincisi, sinyal ve referans düzlemi arasındaki paralel dirençtir. Bu iki rezistif parametrede sinyalin frekansına bağlı olarak değişmektedir. Seri direnç frekans arttıkça artar bunun sebebi yüzey nüfuz derinliği (*ing. skin effect*) etkisidir, paralel direnç ise frekans arttıkça azalır, bu olgu da materyalde bulunan dipole hareketlerinin frekans arttıkça artmasından kaynaklanmaktadır. Şekil 3.9’da kayıplı iletim hattı RLGC modeli gösterilmektedir.



Şekil 3. 10: İletim hattı RLGC modeli

Şekil 3.10’da;

R= İletim hattının seri direnci, birimi Ohm-m

L= İletim hattının indüktansı, birimi Henry

C= İletim hattı kapasitansı, birimi Farad

G= İletim hattı paralel iletkenliği, birimi Siemens

İletim hattı RLGC parametreleri frekansa bağlı değişen parametrelerdir. Materyalin fiziksel yapısı, iletim hattı geometrisi, referans düzlemi ve sinyal hatlarının birbirine olan mesafesi, kart üzerindeki sinyal ile etkileşimde bulunabilecek koruyucu kaplamalar, kaplamalı sinyal geçiş delikleri, başka iletim hatları, sinyal üreten CMOS yapısının karakteristiği, entegrenin paketlenme tarzı gibi birçok parametreden etkilenir. Denklem 3.12’de RLGC modelinden yola çıkarak türetilmiş iletim hattı matematiksel model yaklaşımı verilmiştir.

$$\alpha_n = \sqrt{\frac{1}{2} \left[\sqrt{(R_L^2 + \omega^2 L_L^2)(G_L^2 + \omega^2 C_L^2)} - \omega^2 L_L C_L + R_L G_L \right]} \quad (3.12)$$

Denklemden,

α_n = Sinyal genliğindeki azalma, birimi Neper/m

R_L = İletim hattının seri direnci, birimi Ohm/m

L_L = İletim hattının indüktansı, birimi Henry/m

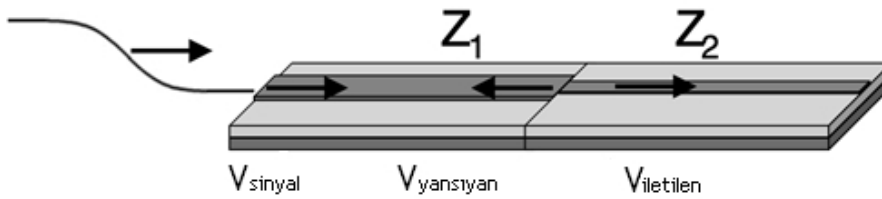
C_L = İletim hattı kapasitansı, birimi Farad/m

G_L = İletim hattı paralel iletkenliği, birimi Siemens/m

ω = Açısal frekans, birimi radyan/saniye

3.3 Sinyalde Yansıma

İletken üzerinde taşınan yüksek hızlı sinyal anlık empedans değişimine maruz kalacak ortama girdiğinde sinyalin bir kısmı iletken üzerinde geri yansır, geri kalan kısmı ise bozulmuş olarak iletilir. Empedans artacak yönde değişiyorsa yansıma pozitif olur ve sinyalin üzerine eklenir, empedansın düşük olması durumunda ise yansıma negatif olur ve iletkendeki voltajdan çıkartılır. Voltajın yansıma nedeni ile normalden daha yüksek seviyeye çıkması durumu aşırı salınım (*ing. overshoot*), normalden daha düşük seviyeye inmesi düşen salınım (*ing. undershoot*) olarak adlandırılır. İki durumda elektronik devre yapısında istenmeyen problemlere yol açar. Voltaj seviyesinin beklenenin altında kalması durumunda devrenin alıcı tarafında bit-1 olarak (*ing. logic high*) görülmesi gereken sinyal okunamayabilir veya bit-0 (*ing. logic low*) olarak yanlış okunabilir. Beklenenden yüksek olması durumunda ise enerji entegre tarafından soğurulur. Genelde tümleşik entegre girişlerinde silikon kontrollü doğrultucu ya da diyot korumalar bulunur ve besleme voltajının üzeri diyotun karakteristiğine göre kesilir, fakat yansıyan voltaj yüksek ise entegre içerisine nüfuz eden enerji tolere edilebilecek değerden daha fazla olabilir. Bu durumda, entegre içerisinde istenmeyen gürültüler veya davranış karakteristiğinde değişikliklere sebep olacak problemler oluşur. Şekil 3.11’de Z_1 empedanslı ortamdan Z_2 empedanslı ortama sinyal geçişi gösterilmiştir.



Şekil 3. 11: Z_1 empedanslı ortamdan Z_2 empedanslı ortama sinyal geçişi[12]

Denklem (3.13)’de ortam değiştiren sinyalin yansıma oranı hesaplaması verilmiştir.

$$\% = \frac{V_{\text{yansıyan}}}{V_{\text{sinyal}}} = \frac{Z_2 - Z_1}{Z_2 + Z_1} \times 100 \quad (3.13)$$

Denklemdede;

$V_{\text{yansıyan}}$ = Farklı ortama giren sinyalin yansıyan kısmı, birimi Volt

V_{sinyal} = Sinyalin yansımadan önceki kısmı, birimi Volt

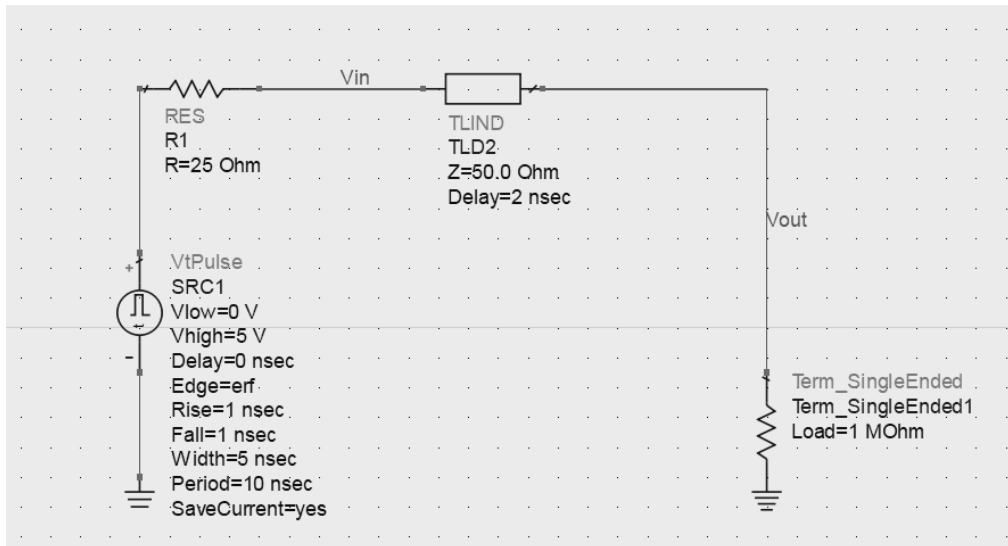
Z_2 = İkinci ortamdaki karakteristik empedans, birimi Ohm

Z_1 = Birinci ortamdaki karakteristik empedans, birimi Ohm

% = Yansımaya uğrayan sinyal genliği oranı

Sayısal devrelerde, sürücü kısmı sinyali hatta minimum kayıpla aktarabilmek için olabildiğince düşük empedanslı tasarlanır. Alıcı devrelerinde tam tersi bir durum söz konusudur. Sinyalin bozulmadan ya da güç kaybına uğramadan işlenebilmesi için giriş empedansı idealde sonsuz olmalıdır. Bu nedenle digital devrelerde genellikle düşük empedanslı sürücüler seri terminasyonla hattın karakteristik empedansına eşitlenir.

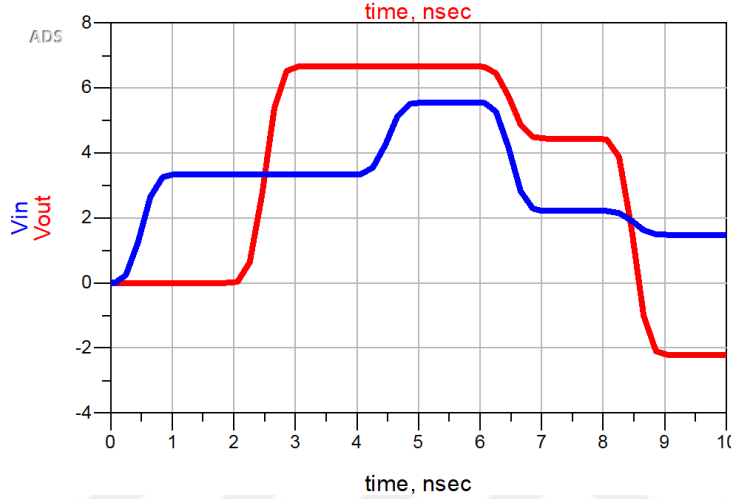
Şekil 3.12’de digital devrelerin çalışma konsepti Keysight ADS ile modellenmiştir. Simulasyonda yansıma etkilerinin açıkça gösterilebilmesi için entegre terminasyonu yapılmamış ve alıcı taraf modellenen yüksek değerli terminasyon empedansı kullanılmıştır.



Şekil 3. 12: Yansıma konsept modellemesi

Modelde devrenin sürücü kısmında darbe üreten voltaj kaynağı Vtpulse, 25Ω R1 sürücü iç direnci, 50Ω karakteristik empedansa ve 2 ns gecikme yaratacak uzunluğa

sahip TLD2 iletim hattı ve alıcı kısmında yüksek giriş empedansını gösteren $1M\Omega$ değere sahip terminasyon direnci bulunmaktadır. Voltaj kaynağı 5V genlikli, 1ns yükselme ve düşme karakteristikli, 10 ns periyotlu darbe üretmektedir. Darbenin gerçekçi olması için hata fonksiyonu erf (error function edge shape) eklenmiştir. Hata fonksiyonu yükselme ve düşme kısımlarının doğrusal rampalar olması yerine, bu kaynak hata fonksiyonuna göre yükselen ve düşen kenarlara farklı şekil veren darbe üretmektedir. Şekil 3.13’de devrenin voltaj-zaman karakteristiği verilmiştir.



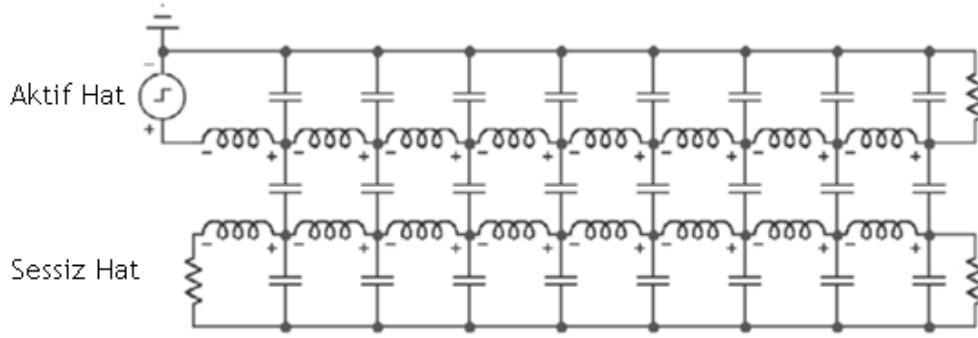
Şekil 3. 13: 5V ile sürülen iletim hattında sürücü ve alıcı tarafındaki dalga formu

Dalga formunda sinyalin üretildiği sürücü tarafını incelersek, ilk 1 nanosaniyede sinyalin yükseldiğini, 2 nanosaniyede alıcı tarafındaki $1M\Omega$ dirence ulaşır yüzde yüz yansırarak 4. nanosaniyede tekrar sürücü tarafına ulaştığını görüyoruz. Aynı şekilde sinyali alıcı tarafında yani $1M\Omega$ terminasyondan gözlemlersek, sinyalin 2 nanosaniyede alıcıya ulaştığını, 3. nanosaniyede sinyalin 6.6V değere ulaştığını görüyoruz. 5V genlikteki sinyal, 25Ω sürücü iç direnci ve 50Ω yol karakteristik empedansının voltaj bölücü etkisiyle iletim hattına 3.3V'luk başlangıç gerilimi olarak aktarılır. 3.3V genlik değerine sahip sinyal $1M\Omega$ terminasyondan tam yansıma yaparak 6.6V'luk değere ulaşır. Eğer sürücü tarafına 25Ω 'luk seri terminasyon yapılırsa hattaki voltaj 2.5V olarak bölünür, alıcı tarafında 5V'luk gerilim görülürdü.

3.4 Çapraz Girişim

Çapraz girişim olgusu, iletim hattı üzerinde oluşan elektromanyetik alanın komşu iletim hattı ile istenmeyen etkileşimini açıklamak için kullanılır. Komşu iletim hattı aynı sinyal katmanında veya başka katmanlarda olabilir. Çapraz girişim hatlar arasında

oluşan kapasitans veya indüktans sebebi ile oluşur. Şekil 3.14’de birbirine akuple iki iletim hattı modeli gösterilmiştir.



Şekil 3. 14: Birbirine akuple iki iletim hattının modeli[12]

Elektromanyetik alan (EMA), elektrik ve manyetik alan olmak üzere iki ana bileşenden oluşmaktadır. İki hat arasındaki elektrik alan kapasitif bağlantıya sebep olur ve voltaj değişim hızına bağlı olarak çapraz girişime sebep olur. Kapasitans bölümünde bahsedildiği üzere, kapasitör üzerinden geçen akım kapasitans ve zamana bağlı voltaj değişim parametresi olan dV/dt ile ilişkilidir. Başka bir deyişle, bir sinyalin yükselme süresi (*ing. rise time*) kısaldıkça, dV/dt parametresi de artacağı için çapraz girişim değeri de artar. Kapasiteden dolayı akuple olan gürültü akımının değeri Denklem (3.14)’de verilmiştir[14].

$$I_{\text{gürültü,Cm}} = C_m \frac{dV_{\text{aktif}}}{dt} \quad (3.13)$$

Denklemden;

$I_{\text{gürültü,Cm}}$ = Akuple olan gürültü akımının değeri, birimi Amper

C_m = Birim uzunluğa karşılık gelen ortak kapasitans, birimi Farad

dV_{aktif} = Birim zamanda aktif iletkendeki voltaj değişimi, birimi Volt

dt = Birim zaman, birimi saniye

İkincil EMA bileşeni olan manyetik alan üzerinden akım geçen her iletkende oluşmaktadır. Agresif şekilde sürülen iletkene yakın yerleştirilmiş sessiz hatlar üzerine akuple olan yüksek frekanslı bileşenlere sahip manyetik alan çizgileri istenmeyen voltajların indüklenmesine sebep olur. Bu durum indüktansın fiziksel karakteristiğini incelediğimiz bölümde anlatıldığı gibi, hattın indüktansı ve zamana bağlı değişen akımın büyüklüğü olan dI/dt parametresi ile doğru orantılıdır. Başka bir ifadeyle, yüksek akımların kısa sürelerde anahtarlandığı devreler etrafında bulunan sessiz hatlarda

çapraz girişime neden olur ve dolayısıyla sinyal bütünlüğünü bozar. Bu durum entegrenin yanlış anahtarlanmasına, zamanlama hatasına, sinyalin yükselme ve düşme süresinin bozulmasına neden olur[14]. Ortak indüktans nedeni ile indüklenen gürültü voltajının değeri Denklem (3.14)'de verilmiştir.

$$V_{\text{gürültü,Lm}} = L_m \frac{dI_{\text{aktif}}}{dt} \quad (3.14)$$

Denklemde;

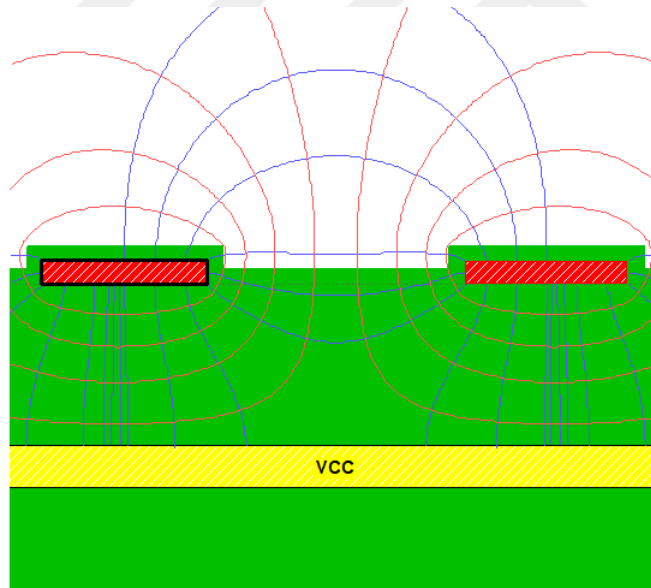
$V_{\text{gürültü,Lm}}$ = İndüklenen gürültü voltajı değeri, birimi Volt

L_m = Birim uzunluğa karşılık gelen ortak indüktans, birimi Henry

dI_{aktif} = Birim zamanda aktif iletkendeki akım değişimi, birimi Amper

dt = Birim zaman, birimi saniye

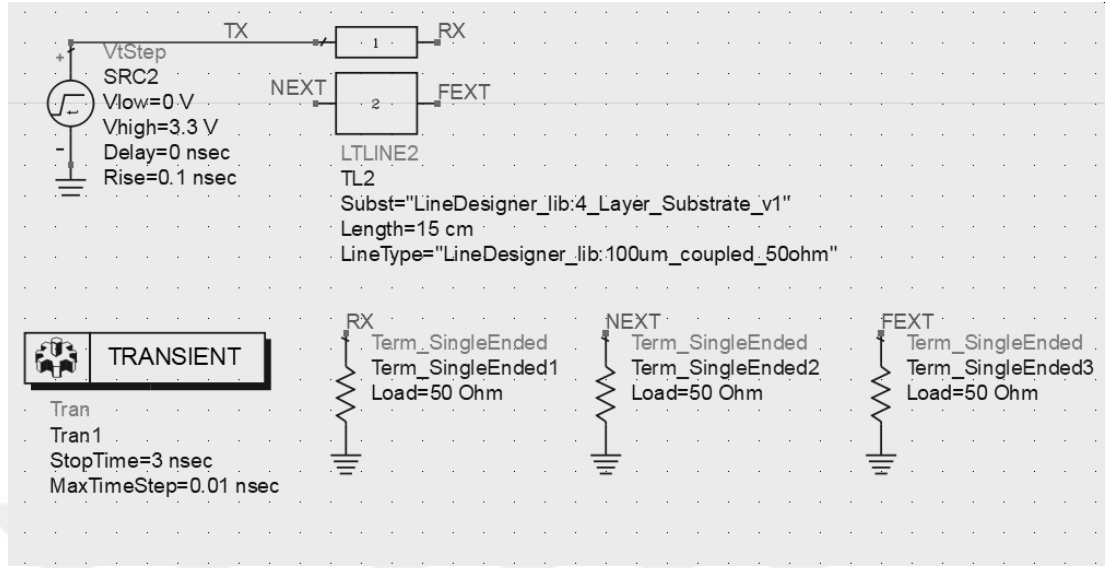
Şekil 3.15'de elektrik alan ve manyetik alan çizgilerinin girişimi Mentor Graphics Hyperlynx programı ile gösterilmiştir. Şekilde mavi çizgiler elektrik alan çizgilerini, kırmızı çizgiler manyetik alan çizgilerini göstermektedir.



Şekil 3. 15: Birbirine akuple iki iletim hattından oluşan elektrik alan ve manyetik alan çizgilerinin Hyperlynx 9.4.1 ile benzetimi

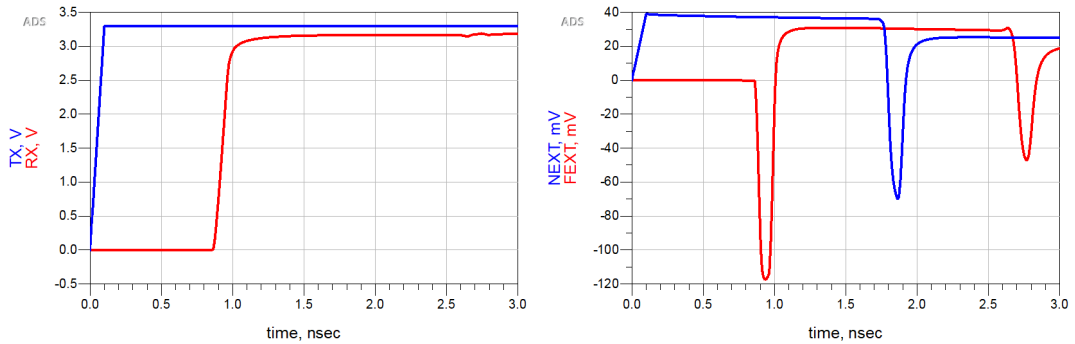
Çapraz girişim konsepti yakın uç çapraz girişimi (*ing. NEXT, Near End Crosstalk*) ve uzak uç çapraz girişimi (*ing. FEXT, Far End Crosstalk*) olarak iki başlık altında değerlendirilir. NEXT sürücü tarafındaki çapraz girişimin gürültü değeri iken, FEXT alıcı tarafındaki çapraz girişim gürültü değerini tanımlamak için kullanılır. Şekil

3.16’da Keysight ADS ile benzetimi yapılan iki akuple hat arasındaki çapraz girişim gösterilmiştir.



Şekil 3. 16: Keysight ADS çapraz girişim benzetimi

Benzetimde 3.3V genlikli 0.1 nanosaniye yükselme süresine sahip sinyal üretici, 50Ω karakteristik empedanslı 100um sinyaller arası açıklığa sahip 15cm iki iletim hattı ve hat bitimlerinde 50Ω terminasyon direnci kullanılmıştır. Bir numaralı aktif hatta üretilen ve iletilen sinyal, iki numaralı sessiz hattın uçlarındaki NEXT ve FEXT değerleri Şekil 3.17’da gösterilmiştir.



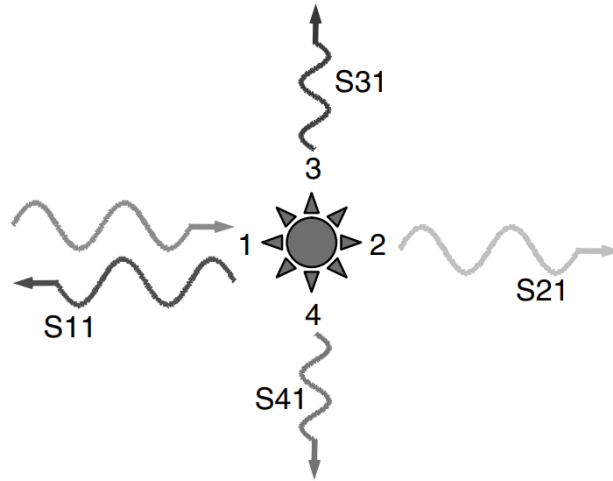
Şekil 3. 17: Üretilen, iletilen sinyal ve NEXT, FEXT voltaj-zaman grafiği

NEXT değerinde etken olan asıl parametre agresif hattın gürültüsüz hatta olan mesafesi ve akuple olduğu uzunluktur. Bu nedenle NEXT kaynaklı problemleri azaltmak için hatlar arası mesafeyi arttırmak en efektif çözümdür. FEXT değerinde indüktif akuplaj daha büyük rol oynar. Akımın aktığı yön uzak uçtan yakın uç tarafına doğru olduğu için de çapraz girişim değeri negatif olarak gözlemlenir. FEXT değerini azaltmak daha düşük yükselme süresine sahip sinyal kullanılabilir, indüktans azaltmak

için akuple olan mesafe kısaltılabilir ya da daha düşük voltaja sahip sinyal anahtarlanabilir.

3.5 Sinyal Bütünlüğünün S-Parametresi ile İfadesi

S-parametresi iletim hattındaki lineer, pasif bağlantı noktalarının davranışsal modellenmesidir. Başka bir deyişle, s-parametresi kullanarak direnç, kapasitör, baskı devre kartı iletim hatları, konektör, soket, kablo ve benzeri ara yüzlerin davranışları modellenilebilir. S-parametresi, frekans bölgesinde sinyal dalga formunun ara yüzde nasıl dağıldığını ve ilişkilendiğini ara yüz giriş çıkış noktalarından görmemize olanak sağlar. Ara yüz giriş çıkış noktaları arasındaki yansıyan ve iletilen dalga formunun karakteristiği frekans çözüm kümesinde vektör network analizör (VNA) ile gözlemlenir. VNA, dalga formunun büyüklüğünü ve fazını ölçer. Terminolojide yansıyan ve iletilen sinyal için S11, S21 gibi spesifik adlandırmalar kullanılır. S11, bir numaralı porttan gönderilen sinyalin ne kadarlık kısmının tekrar aynı porta yansıdığını gösterir. S21 ise bir numaralı porttan gönderilen sinyalin iki numaralı porta ne kadarlık kısmının iletebildiğini gösterir. Giriş,çıkış ve girişim portları arasındaki ilişki Şekil 3.18’da verilmiştir.



Şekil 3. 18: 4-port S-parametresi dağılım [12]

S-parametresi ölçümünde bir porttan gönderilen sinyal başka bir porttan alınır. Sinüs dalgası aynı frekans değerine sahip olsa da büyüklüğü ve fazı değişir. Temelde S-parametresi iki porttaki sinyalin karşılaştırmasıdır. Genellikle parametre gösterimi desibel (dB) olarak giriş çıkış voltajları oranlanarak yapılır. Denklem (3.15-16)’da S-parametre değerinin hesaplaması verilmiştir.

$$mag(S) = \frac{\text{çıkış portu sinyal genliği}}{\text{giriş portu sinyal genliği}} \quad (3.15)$$

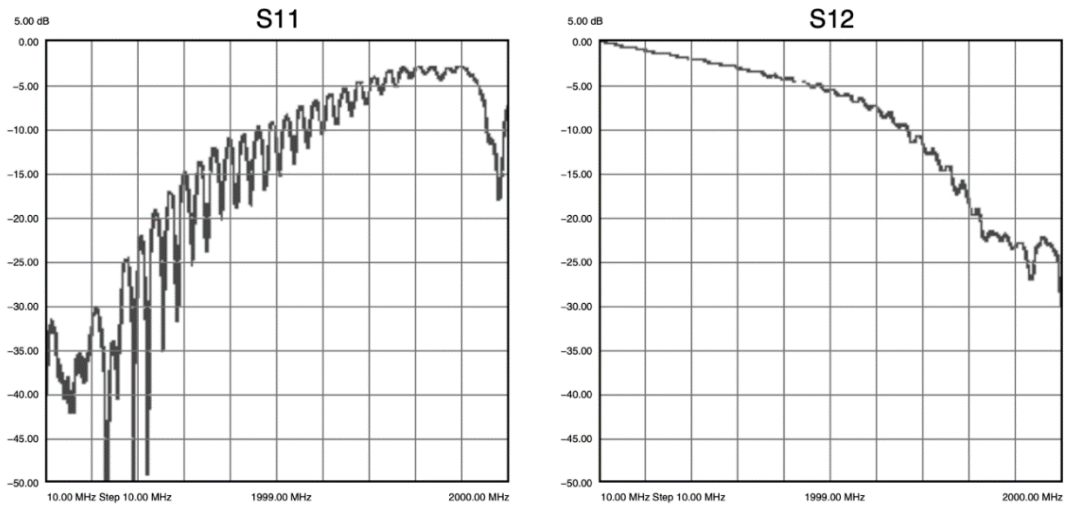
$$S_{dB} = 20 \log(S_{mag}) \quad (3.16)$$

Denklemdede;

SdB= Desibel cinsinden büyüklük

Smag= portlar arasındaki büyüklüğün oranı

S-parametresi geri dönüş kaybı ve geçiş kaybı değerlerine bakarak iletim hattı kalitesi hakkında yorum yapmak mümkündür. Geri dönüş kaybı değeri desibel olarak ne kadar düşükse iletim hattındaki empedans kontrolü o derece iyidir. 0 dB'ye yaklaşan geri dönüş kaybı yansımanın yüzde yüze yakın olduğunu göstermektedir. Geçiş kaybı değeri ise desibel olarak ne kadar düşükse iletim hattı empedans kontrolü o derecede kötü demektir. 0 dB geçiş kaybı, iletilmek istenen sinyalin tamamının iletildiğini belirtir. Şekil 3.19'de geri dönüş kaybı ve geçiş kaybı grafikleri örnek olarak verilmiştir.



Şekil 3. 19: Geri dönüş kaybı ve geçiş kaybı örnek grafik gösterimi[12]

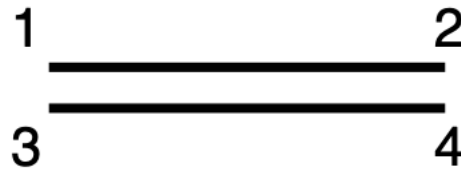
Geçiş kaybı S-parametresi S21;

- sinyaldeki enerjinin dielektrik içerisinde dağılımı
- ara yüzdeki IR kaybindan dolayı ısıya dönüşerek oluşan kayıplar

- yakındaki iletkenlere çapraz girişim
- karakteristik empedanstan dolayı olan yansımalar

gibi etkenlerden dolayı kötüleşir.

Daha önce değinilen çapraz girişim konseptini S-parametresi ile incelemekte mümkündür. Şekil 3.20'deki gibi 4-port bir sistem de dördüncü port ile birinci port arasındaki ilişki uzak uçtaki çapraz girişim (FEXT) değerini, üçüncü port ile birinci port arasındaki ilişki ise yakın uç çapraz girişim değerini (NEXT) gösterir.



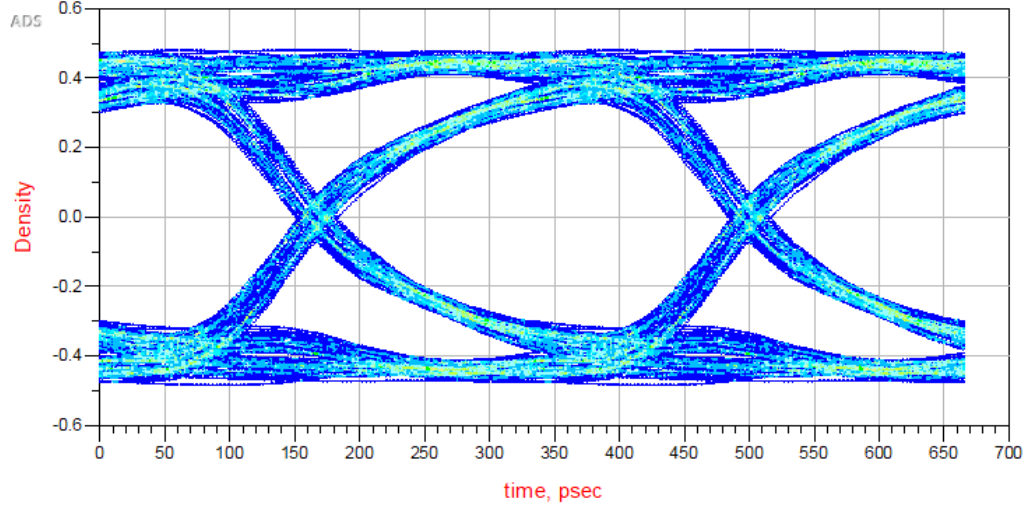
Şekil 3. 20: Temsili 4-portlu sistem

S-parametresi olarak ifade edilirken S_{41} FEXT, S_{31} 'de NEXT değerinin desibel skalasında gösterimidir.

Tezin benzetim ve deneysel sonuçlar kısmında parametreler üzerindeki değişimler daha detaylı olarak anlatılacaktır.

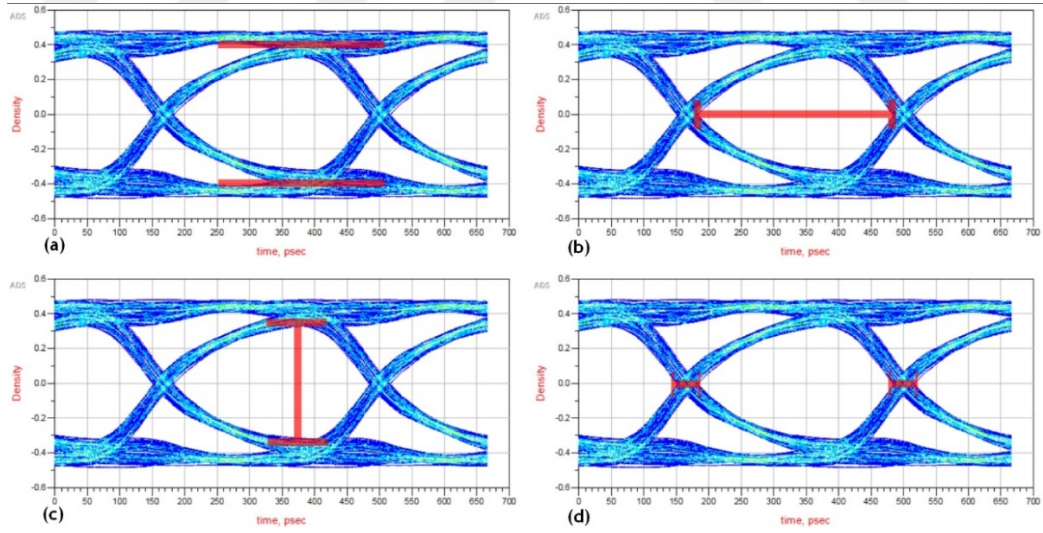
3.6 Göz Çizeneği

Sinyal bütünlüğü kalitesini izlememizi sağlayan bir diğer parametre de göz çizeneğidir (*ing. eye diagram*). Bu diyagramın çizilmesi için kanala arka arkaya çok sayıda bit örüntüsü gönderilir. Arka arkaya gönderilen örüntüler üst üste koyularak göz şeklinde bir form yaratılmış olur. Bu göz formunun yüksekliği ve genişliği, başka bir deyişle açıklığı, sinyal kalitesini belirler. Şekil 3.21'de göz çizelgesi örneği gösterilmiştir.



Şekil 3. 21: Göz çizeneği örneği

Göz çizelgesi incelenirken sinyalin 1 ve 0 olduğu noktalara, göz açıklığı yüksekliğinin voltaj olarak değerine, göz genişliğinin zaman değerine ve üst üste koyulan bit örüntüsündeki sinyallerin zaman kümesinde farklı noktalara düşmesi sonucu oluşan zaman sapmasına (*ing. jitter*) bakılır. Şekil 3.22’de göz çizeneği üzerinde incelediğimiz parametreler gösterilmiştir.



Şekil 3. 22: (a) Sinyal “1” ve “0” seviyesi, (b) Göz açıklık genişliği, (c) Göz açıklık yüksekliği, (d) Göz zaman sapma değeri (*ing. jitter*)

Dielektrik materyal kayıpları, yansımalar, gürültü, rezistif kayıplar gibi unsurlardan dolayı sinyalin zayıflamasıyla göz açıklığı da kapanmaya başlar. Göz çizeneğinde açıklık sinyal kalitesini gösteren en önemli parametrelerden biridir. Sinyalin 1 & 0 değerini aldığı voltaj net olarak görülemediği takdirde alıcı tarafın ilgili veriyi doğru

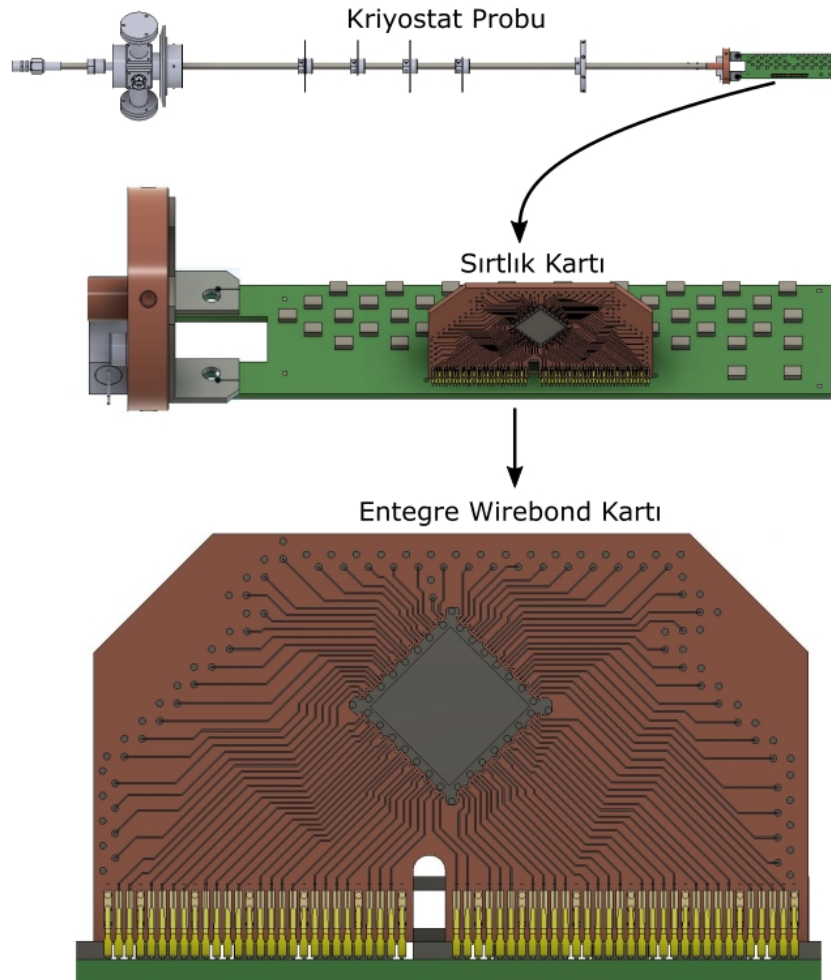
okuması mümkün değildir. Bir diğer parametrede sinyalin zamanlamasıdır. Zamanlamadaki sapmalar da Şekil 3.22(d)'de gösterildiği gibi göz çizeneğinden okunabilmektedir. Tolere edilebilecek değerden fazla sapma veri hatasına neden olabilmektedir. Test sonuçları bölümünde çalışmaya ait göz çizeneğe benzetimleri gösterilecektir.



4. BASKI DEVRE KARTI SİNYAL BÜTÜNLÜĞÜ ANALİZ SONUÇLARI

4.1 Analiz Süreç Planlaması

Baskı devre tasarımı başlamadan önce katman yapısı, empedans kontrollü yolların hesaplamaları, geçiş deliği modellemesi, çarpaz girişim seviyesinin analizi ve değerlendirmesi yapılmalı ve tasarıma kısıt olarak girilmelidir. Tezimizin asıl amacı farklı işlevlere sahip entegreler için tek test platformu tasarımı ve karakterizasyonunu yapmaktır. Tasarımın entegre edileceği platform Şekil 4.1’de gösterilmiştir.



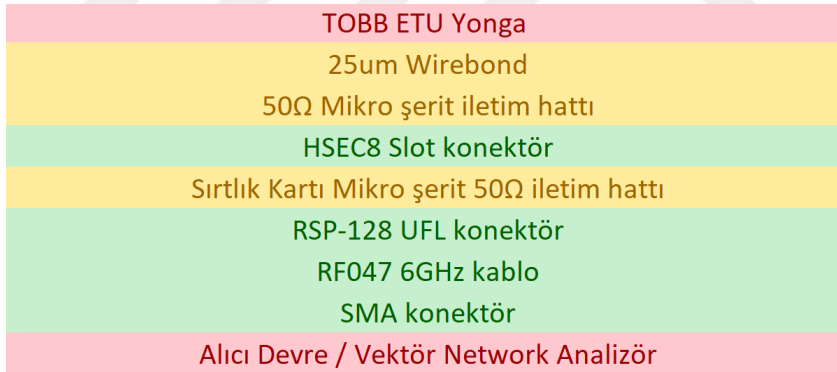
Şekil 4. 1: Kriyostat ve baskı devre kartının bütünlemesi, çizim Autodesk Fusion 360 ile yapılmıştır.

Şekil 4.1’de görüldüğü gibi baskı devre tasarımı kriyostat probu üzerine vidalanacaktır. Sistem sırtlık kartı, yonganın oturtulacağı kart ve sistemden sinyallerin dış dünyaya taşınması için kullanılan Samtec firmasına ait 6 GHz’lik RF047 serisi kablo ile yapılacaktır. Kablo bir ucu SMA erkek, diğer ucu UFL erkek RF konektör ile RSP-128 serisi sırtlık kartı üzerindeki dişi UFL konektör ile bağlantı kuracaktır. RF047 kablağı şekil 4.2’de gösterilmiştir.



Şekil 4. 2: RF047 6 GHz kablaj

Sistem dışına kadar olan kablaj uzunluğu 100 cm +/-10 cm olacaktır. Sistemde sinyal iletimi, BDK üzerine 25 um altın tel bağlama (*ing. wire bonding*) ile oturtulan maksimum 120 pinli yongadan başlayarak 50Ω iletim hattı ile Samtec HSEC8 serisi slot tipi konektör ile sırtlık kartı 50Ω iletim hattına aktarılacaktır. Buradan RSP-128 tipi UFL konektör ile RF047 tipi kablaj ile sistemin dışına taşınacaktır. Sinyalin akış şeması Şekil 4.3’de gösterilmiştir.



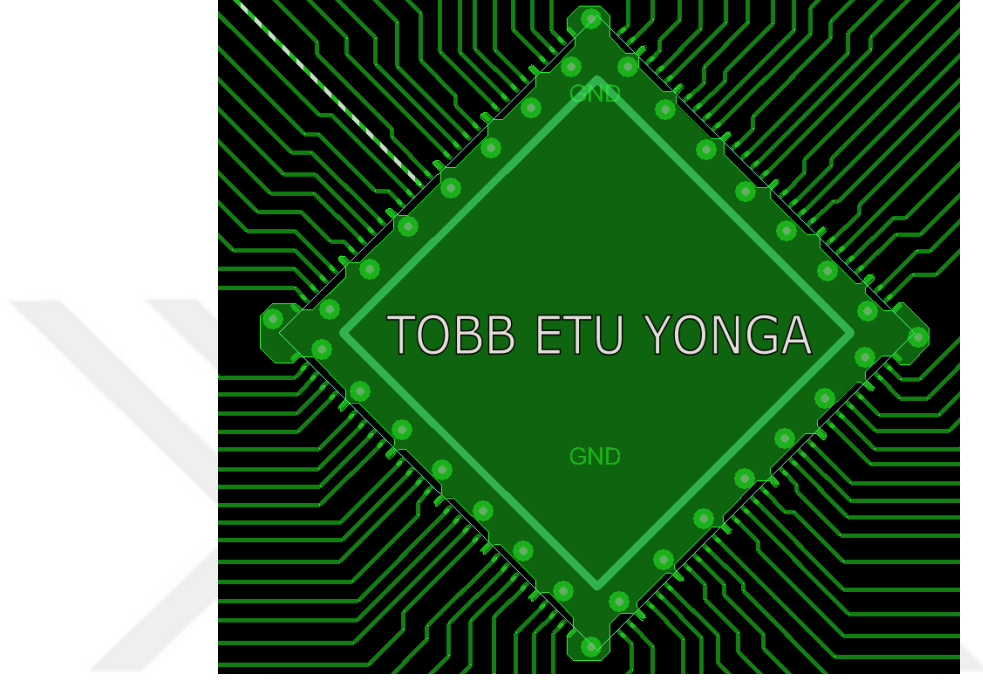
Şekil 4. 3: Sinyal ara yüz akış sıralaması

4.2 Katman Yapısının Oluşturulması ve Dielektrik Materyal Analizi

Sinyal bütünlüğü açısından dielektrik materyalin dielektrik sabiti, kayıp tanjantı ve örüntü tipi önem arz etmektedir. Tasarladığımız BDK’nın katman yapısı için performans, maliyet ve üretilebilirlik yönünden ticari elektronik sanayisinde yaygın olarak tercih edilen ISOLA 370HR, FR408HR ve ROGERS 4003C materyallerini inceledik. Materyal seçiminde bir diğer önemli hususta, uygun genişlikte empedans kontrollü iletim hatları çizebilmek için dielektrik materyalin üretici tarafından

ulaşılabilir kalınlıkta olması gerekmektedir. Aksi halde, üretilemeyen bir tasarımın yapılması ve neticesinde tasarımın zaruri tekrarlanmasıyla zaman ve para kaybı ile karşılaşılır.

Tasarladığımız BDK maksimum 120 pinli 8x8 mm yongaya ev sahipliği yapacaktır. Yonganın oturacağı bakır alan Şekil 4.4’de gösterilmiştir.



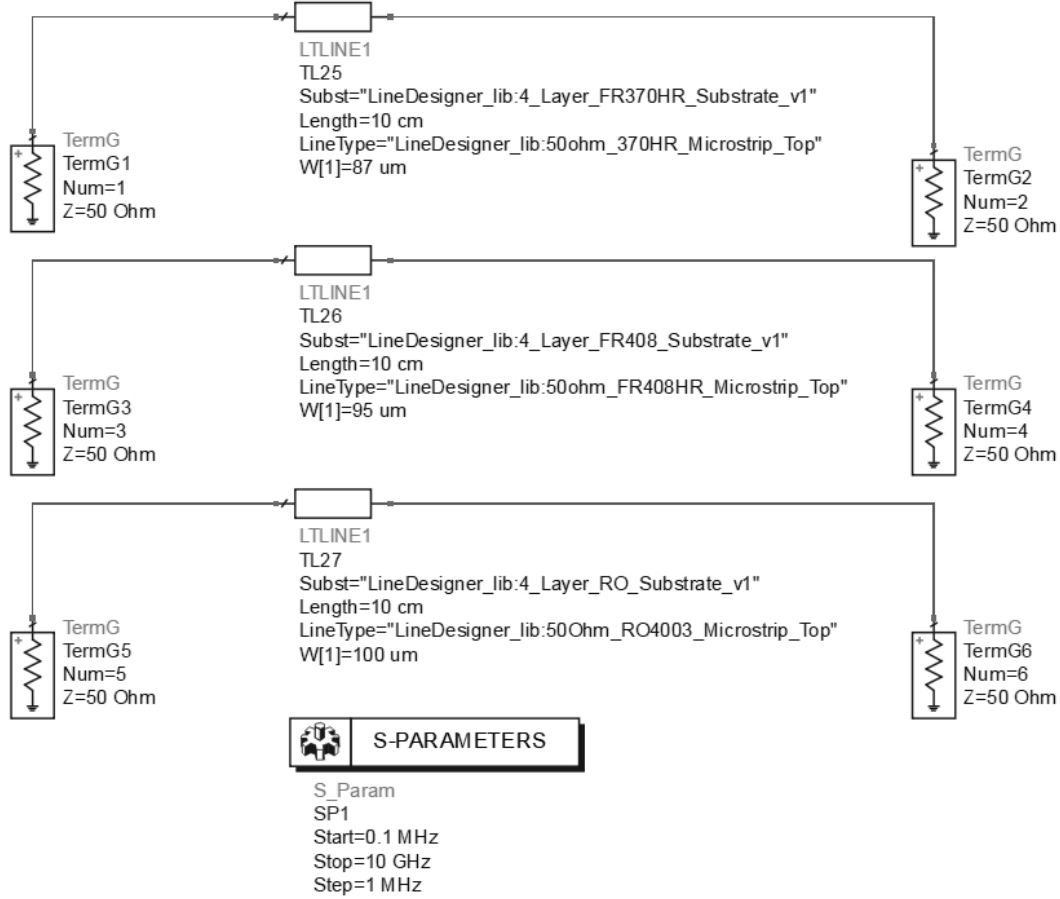
Şekil 4. 4: Yonganın BDK üzerinde oturacağı bakır alan ve pin çıkışları

Tasarımda sinyaller mikro şerit iletim hatlarıyla yarısı üst katman diğer yarısı geçiş delikleri vasıtasıyla alt katmandan çizilmiştir. Toplamda alt ve üst katman olmak üzere iki yüksek hızlı empedans kontrollü sinyal katmanı ve bu sinyal katmanlarına ait iki adette referans katmanı atanmıştır. Sinyal katmanı ve referans katmanı arasındaki dielektrik materyal parametreleri değiştirilerek sistem performansı üzerindeki etkisi gözlemlenmiştir. Test edilen materyallerin dielektrik sabiti (ϵ_r) ve kayıp faktörü (\tan, δ) parametreleri Çizelge 4.1’de verilmiştir.

Çizelge 4. 1: Materyal parametreleri

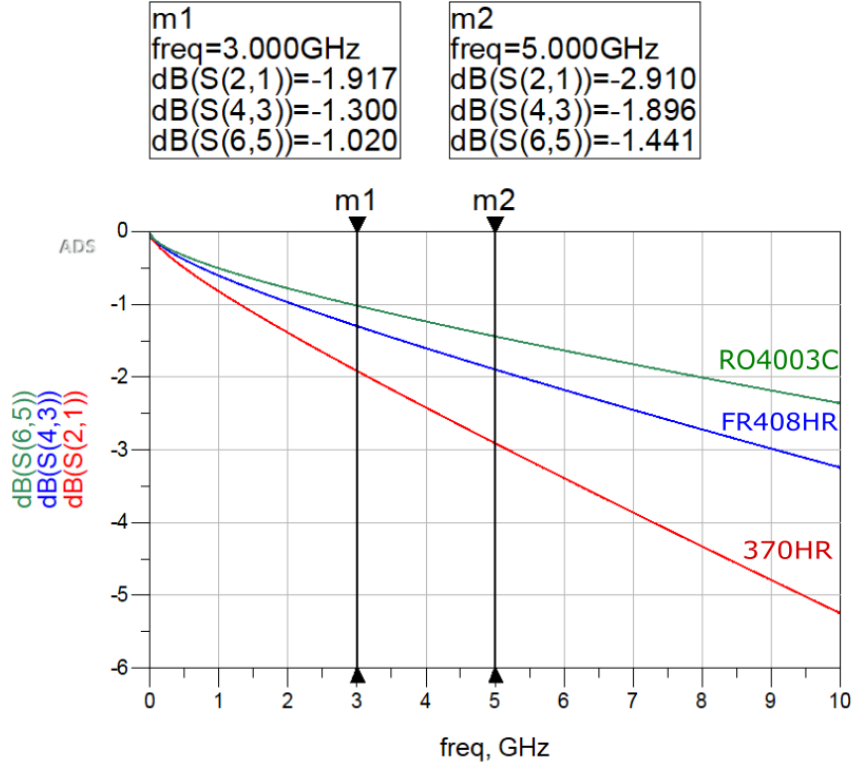
Materyal	ϵ_r	\tan, δ	Frekans
370HR	3.92	0.0250	10 GHz
FR480HR	3.65	0.0095	10 GHz
RO4003C	3.38	0.0027	10 GHz

Şekil 4.5’de ki analizde iletim hattı kalınlıkları 50Ω karakteristik empedansa sahip olacak şekilde hesaplanmıştır. Toplam hat uzunluğu 10 cm olarak değerlendirilmiş, analiz 10 Ghz frekans bandına kadar devam ettirilmiştir.



Şekil 4. 5: Materyal benzetim konfigürasyonu

Benzetim sonucunda S(2,1) parametresi 370HR, S(4,3) parametresi FR480HR, S(6,5) parametresi RO4003C materyaline ait 10 cm’lik iletim hattı geçiş kaybı değerlerini göstermektedir. Şekil 4.6’da görüldüğü gibi en iyi performans değerine seramik RO4003C materyali sahiptir. İkinci sırada FR408HR ve son sırada 370HR bulunmaktadır. Seramik materyalin tedarik fiyatı epoksi reçine tabanlı materyale göre 8-10 kat daha pahalı olabilmektedir. Tasarladığımız BDK’da fiyat performans olarak en avantajlı katman yapısı FR408HR ile 370HR’ın ortak kullanımı olduğu kanaatine analiz sonucunda varılmıştır.



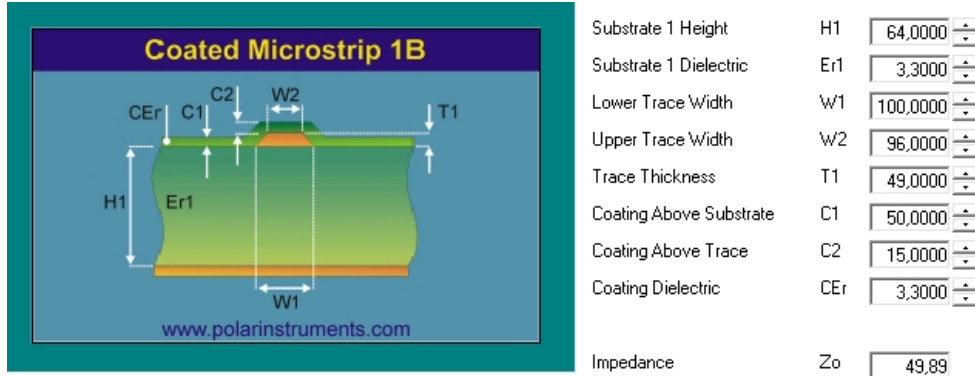
Şekil 4. 6: Materyal S-parametre analiz sonuçları

FR408HR ve 370HR ortak kullanımında, sinyal ve referans yüzeyi arasında performansı yüksek FR408HR, kartın orta katmanında iki referans yüzeyi arasında kalan kısımda 370HR kullanılmıştır. Tasarlanan katman yapısı Şekil 4.7'de verilmiştir.

TOBB ETU STACKUP								
Layer	Type	Material	Permittivity	Pattern	Resin Content (%)	PLY Thickness (µm)	Copper Ratio	Calculated Thickness (µm)
	SURFACE	AIR	1					
	DIELECTRIC	SOLDERMASK	3,4					25
TOP	CONDUCTOR	GALVANIC_COPPER	-					25
TOP	CONDUCTOR	1/3 OZ_COPPER					1	12
Prepreg	DIELECTRIC	FR408HR	3,32	106	75	58		58
I2	CONDUCTOR	1/2 OZ_COPPER	-				0,8	17
Core	DIELECTRIC	370HR						THICKNESS WILL BE ADJUSTED BY MANUFACTURER
I3	CONDUCTOR	1/2 OZ_COPPER	-				0,8	17
Prepreg	DIELECTRIC	FR408HR	3,32	106	75	58		58
BOTTOM	CONDUCTOR	1/2 OZ_COPPER					1	17
BOTTOM	CONDUCTOR	GALVANIC_COPPER	-					25
	DIELECTRIC	SOLDERMASK	3,4					25
	SURFACE	AIR	1					
Total Thickness of Materials(µm):								1600

Şekil 4. 7: Üretime gönderilecek katman yapısı

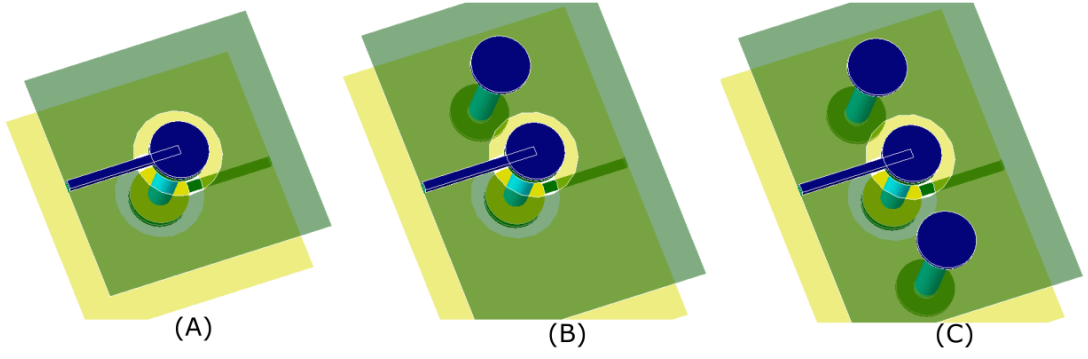
Şekil 4.7'deki katman yapısı ile kullanılacak mikro şerit iletim hattı karakteristik empedansı Şekil 4.8'de gösterilen Polar SI9000 ile modellenmiştir.



Şekil 4. 8: İletim hattı modellemesi

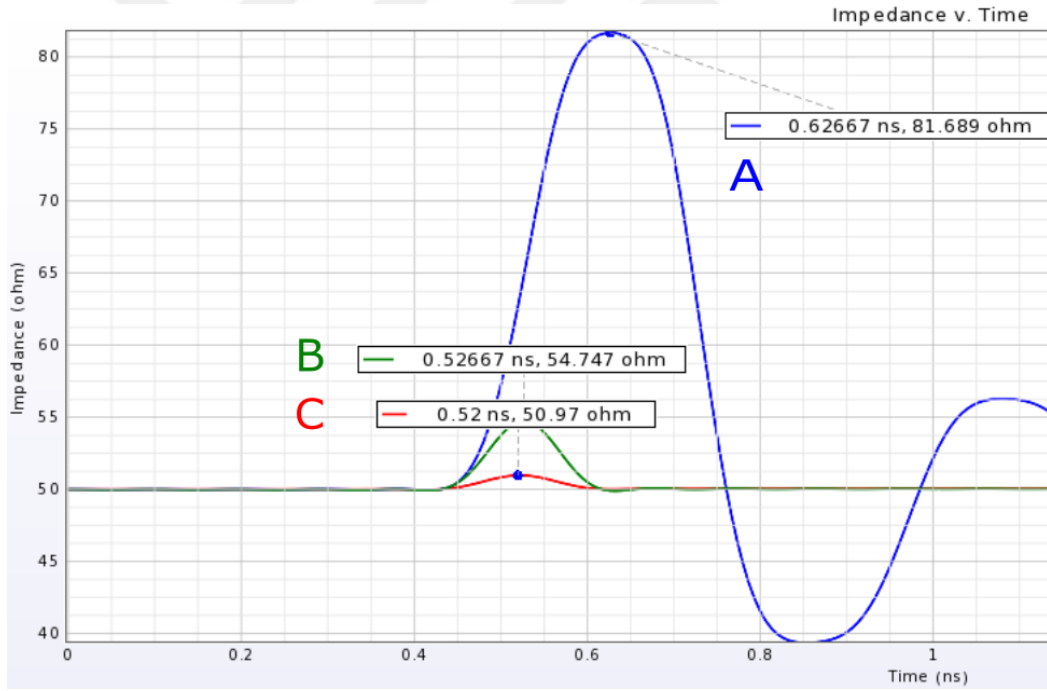
4.3 Geçiş Deliği Modellemesi

Katmanlar arası geçişi sağlamak amacı ile BDK üzerinde içi bakır kaplı delikler açılır. Fakat yüksek hızlı iletim hatları katmanlar arası geçişte bozulan kontrollü empedans ve değişen referans yüzeyleri yüzünden yansımaya ve rezonansa uğrar. Yonganın oturduğu kart üzerindeki sinyallerin yarısı katman değiştirerek alt yüzeyden gitmesi gerekmektedir. Bu nedenle empedans kontrollü geçiş deliği modellemesi ve geri dönüş geçiş deliği etkileri Keysight ADS sonlu elemanlar metodu (*ing. FEM, Finite Element Method*) ile S-parametresi üzerinden incelenmiştir. Geçiş deliği için benzetim konfigürasyonu, 0.2 mm delik çapı 0.5 mm yüzük çapına sahip kaplanmış delik ve buna eşlik eden geri dönüş geçiş deliği ile yapılmıştır. İlk benzetimde sadece geçiş deliği, ikincisinde geçiş deliği ve empedans kontrollü tek geri dönüş deliği, üçüncü konfigürasyonda geçiş deliği ve empedans kontrollü çift geçiş deliği kullanılmıştır. Katman yapısı olarak ISOLA FR408HR dielektrik materyalli 4 katlı katman tercih edilmiştir. Geçiş deliklerinin içi 27 µm bakır kaplanmış, kalan boşluk dielektrik sabiti 3.4 olan reçine ile doldurulmuştur. Benzetim kurulumu Şekil 4.9'da gösterilmiştir.

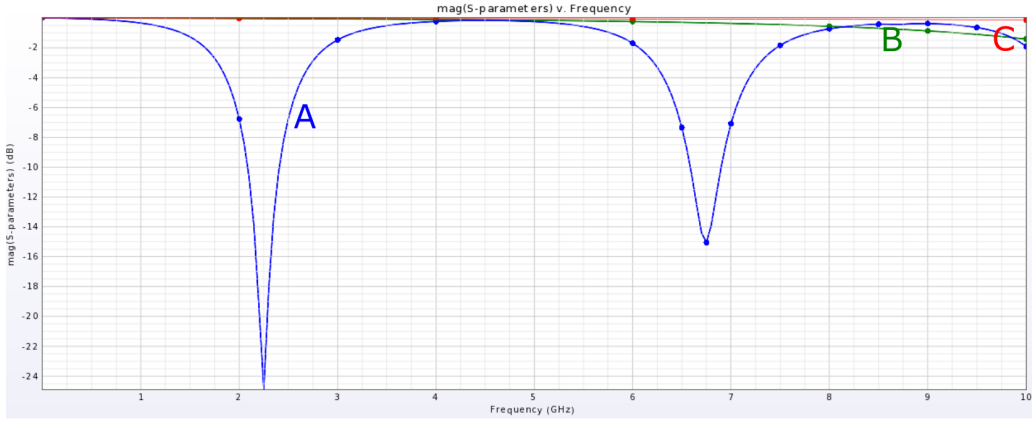


Şekil 4. 9: Sinyal geçiş deliği ve 0.8 mm aralıkla yerleştirilmiş geri dönüş delikleri

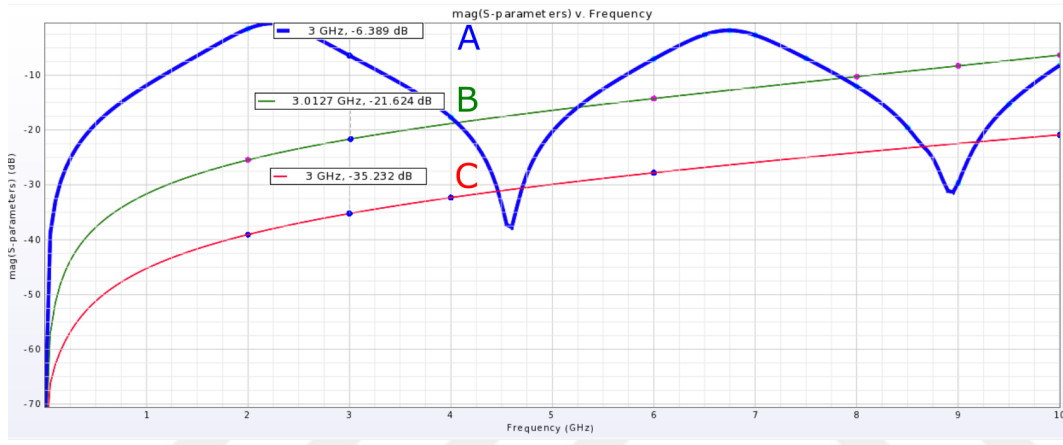
Geri dönüş geçiş deliği (*ing. return via/stitching via*) modellenirken sinyal empedansı 50Ω +/-10% tolerans aralığında kalacak şekilde hareket edilmiştir. Benzetim modelimizde 0.8 mm sinyal ve geri dönüş delikleri arasında mesafe bırakılmıştır. Şekil 4.10'da A, B ve C benzetim konfigürasyonlarına ait empedans değişim grafiği, 4.11 ve 4.12'de S-parametre dağılımları gösterilmiştir.



Şekil 4. 10: Geçiş deliği empedans değişimi



Şekil 4. 11: Via iletim kaybı (S21) S-parametre dağılımı



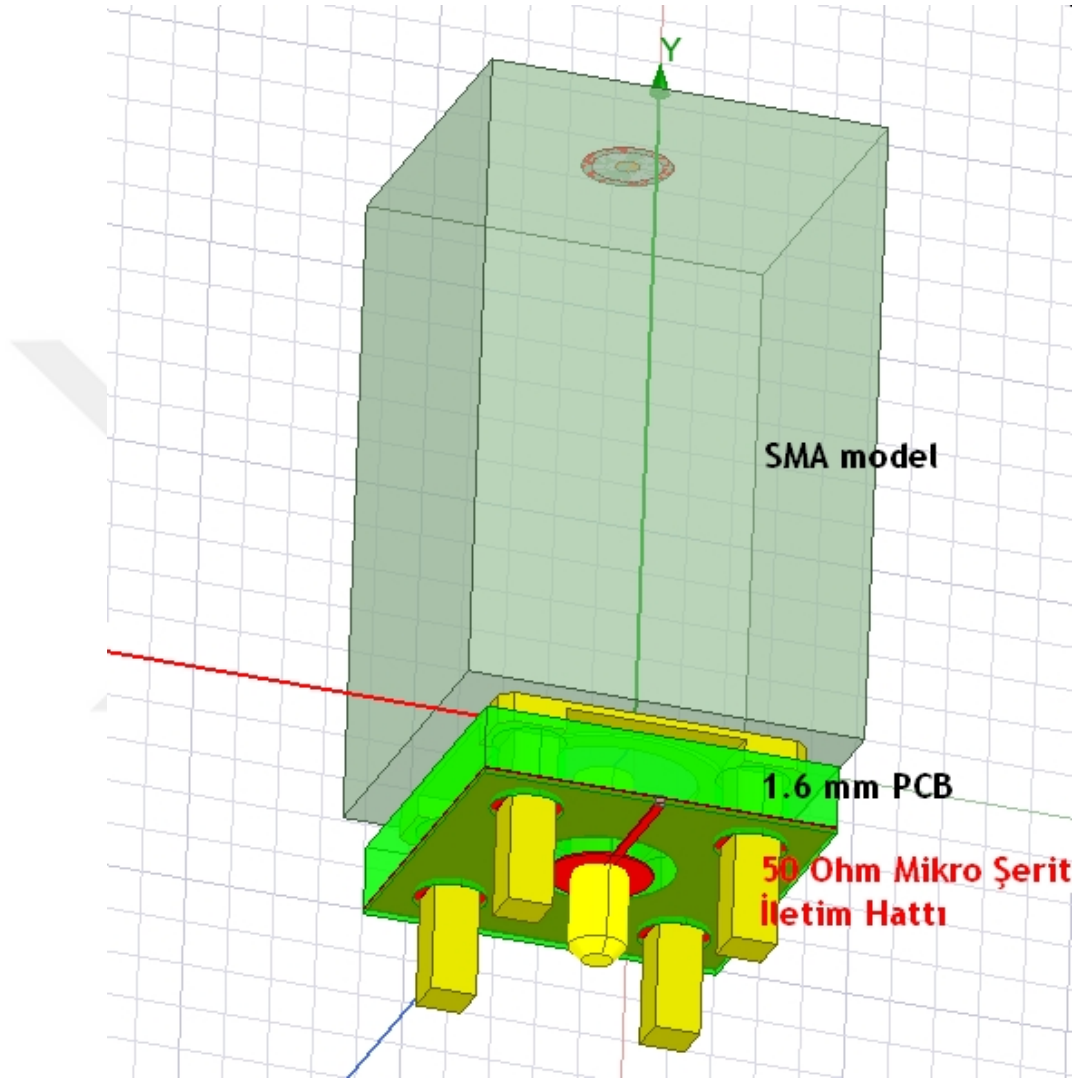
Şekil 4. 12: Via yansıması (S11) S-parametre dağılımı

Şekil 4.10'da ki geçiş deliği empedansına bakıldığında tek geçiş deliğine sahip (A) konfigürasyonu 81.689Ω değerini görmektedir. (B) ve (C) konfigürasyonları ise sırası ile 54.747Ω ve 50.970Ω değerini görmektedir. (A)'daki ani empedans değişiminin sebep olduğu sinyal kaybı Şekil 4.11'de net bir şekilde görülmektedir. 1-3 GHz ve 6-8 GHz arasında ciddi kararsızlıklara yol açmaktadır. Şekil 4.12'deki S11 yansıma grafiğine baktığımızda da 3 GHz -6.389 dB yansıma değeri ile -21.624 dB ve -35.232 dB olan (B) ve (C) konfigürasyonlarının çok altında kaldığı gözlenmiştir. BDK tasarımında çift geri dönük deliğine sahip (C) konfigürasyonu tercih edilmiştir.

4.4 Konektör Sonlu Elemanlar Analizi ve S-parametre Yaklaşımı

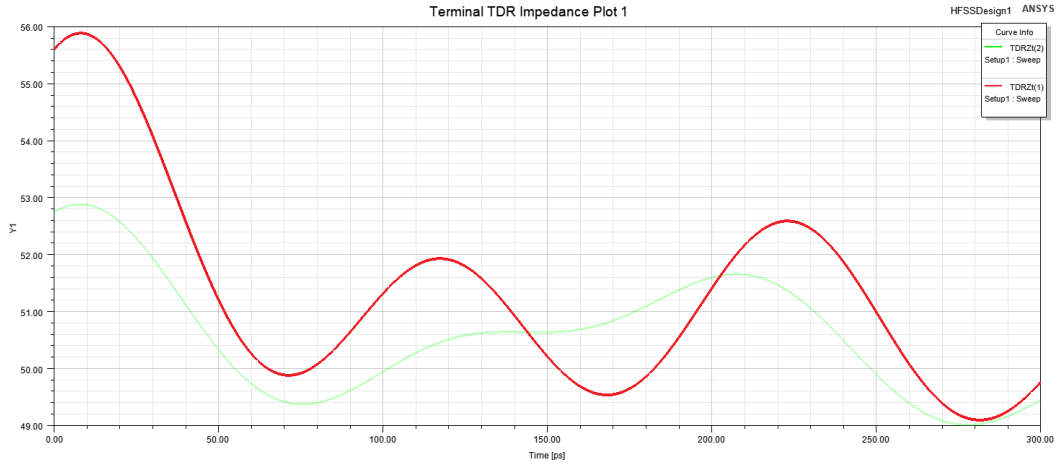
Benzetim sürecinde kullanılan diğer bir eleman da konektörlerdir. Tez kapsamında VNA ile bağlantıyı sağladığımız SMA konektörler, iki BDK bağlantısı için HSEC8 serisi slot tipi konektör ve RF047 kablo kullanılmıştır. Bu alt bölümde konektör S-parametre modellerini incelenmiştir.

SMA açık delik (*ing. through-hole*) tipi konektörler sistemde kullanıldığında katman yapısı ve iletim hatı modeli sistem karakteristiğine etki etmektedir. Bu etkiyi analize yansıtılabilmek için Samtec marka SMA konektörün Ansys HFSS (High Frequency Structure Simulator) ile sonlu elemanlar analizini yaparak S-parametreleri elde edilmiştir. Analizde kullanılan SMA katı modeli Şekil 4.13’de gösterilmiştir.



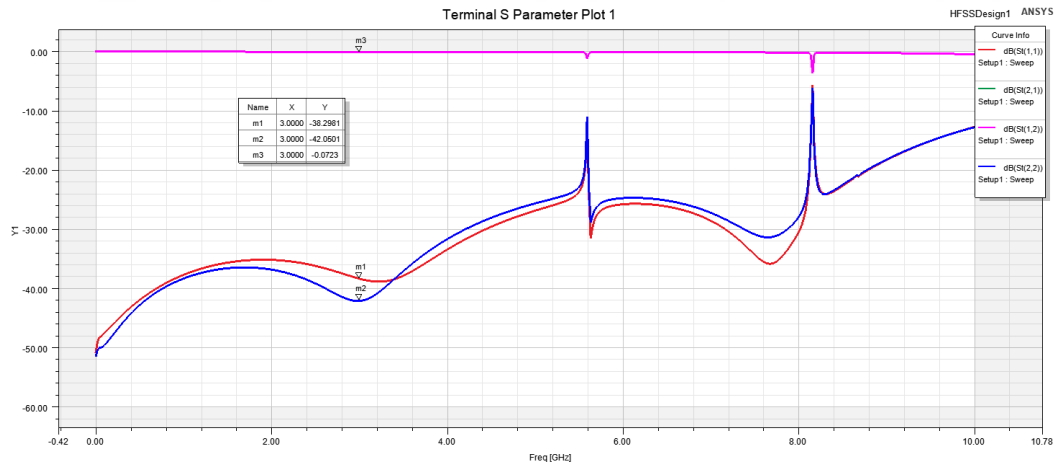
Şekil 4. 13: FEM analizi yapılan SMA modeli

Konektörün zamana bağlı empedans değişim grafiği TDR (Time Domain Reflectometer) Şekil 4.14’de gösterilmiştir. Grafiği incelediğimizde, konektör ve mikro şerit iletim hattı tümleşik empedansının $50\Omega \pm 10\%$ tolerans bandında değiştiği görülmüştür.



Şekil 4. 14: SMA modelin TDR grafiği

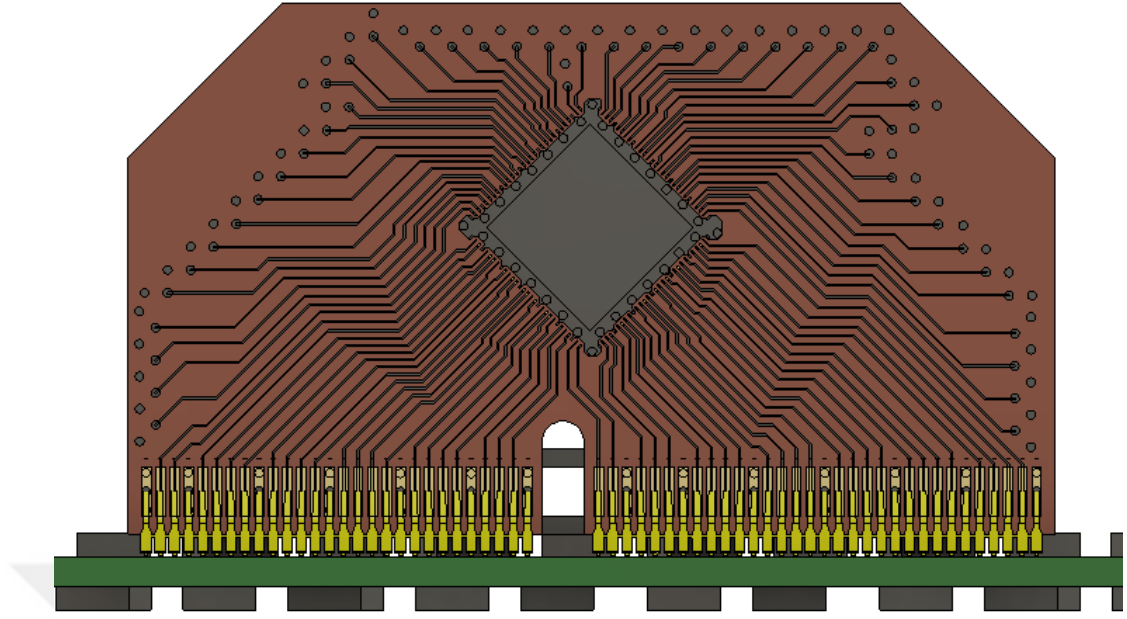
Modelin 10 GHz bantta S21 ve S11 performansları da şekil 4.15’de gösterilmiştir.



Şekil 4. 15: SMA S11 ve S21 10 GHz parametre dağılımı

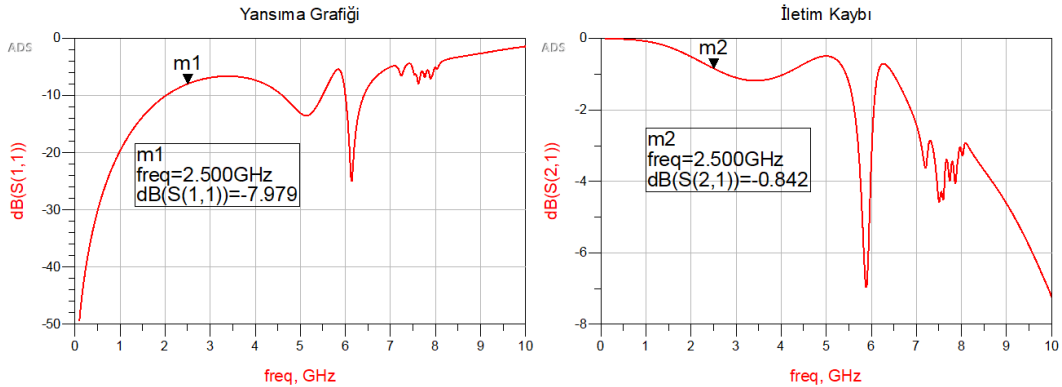
SMA modelin S21 değerini 3GHz bantta -0.0723 dB, S11 değeri ise -39.2981 dB çıkmıştır. Elde edilen S-parametre modeli kanal analizinde de girdi olarak kullanılacaktır.

HSEC8 serisi konektör, altın uçlu (*ing. gold finger*) baskı devre kartının takıldığı slot tipi konektördür. Şekil 4.16’da konektörün BDK ile birleşimi gösterilmiştir.



Şekil 4. 16: HSEC8 konektör ve BDK birleşimi (Konektör kılıfı daha net bir görüntü için gösterilmemiştir.)

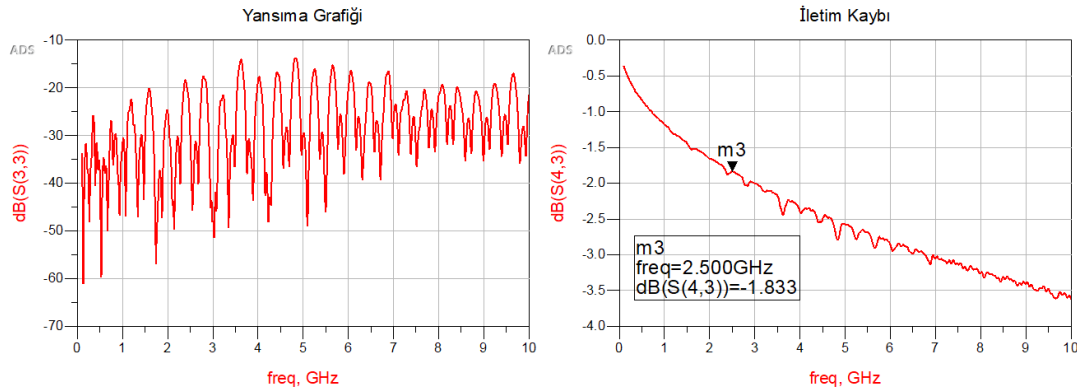
Konektör üreticisi tarafından paylaşılan S-parametre modeli sinyal, toprak, sinyal konfigürasyonu kullanmaktadır. Tezimiz doğrultusunda yapılan tasarımda sinyal sayısını maksimum seviyeye çıkarmak için toprak, sinyal, sinyal, sinyal, toprak olacak şekilde pin ataması yapılmıştır. S-parametre modelinin karşılaşıcağı artan empedans devamsızlığı üreticiden alınan TDR bilgisi ışığında ADS şematiğine eklenen empedans devamsızlık modeli ile kompanse edilmeye çalışılmıştır. HSEC8 konektöre ait S-parametre yansımaya ve iletim kaybı grafiği Şekil 4.17’de verilmiştir.



Şekil 4. 17: HSEC8 konektöre ait S-parametre yansımaya ve iletim kaybı grafiği

Tez kapsamında dış dünya ile ara yüzü oluşturmak için son eleman olarak RF047 serisi kablo seçilmiştir. Kablo maksimum 6 GHz frekans bandında çalışabilmekte olup, 1

metre toplam uzunluğa sahiptir. Kablonun üretici tarafından sağlanan S-parametre modeli Şekil 4.18’de verilmiştir.



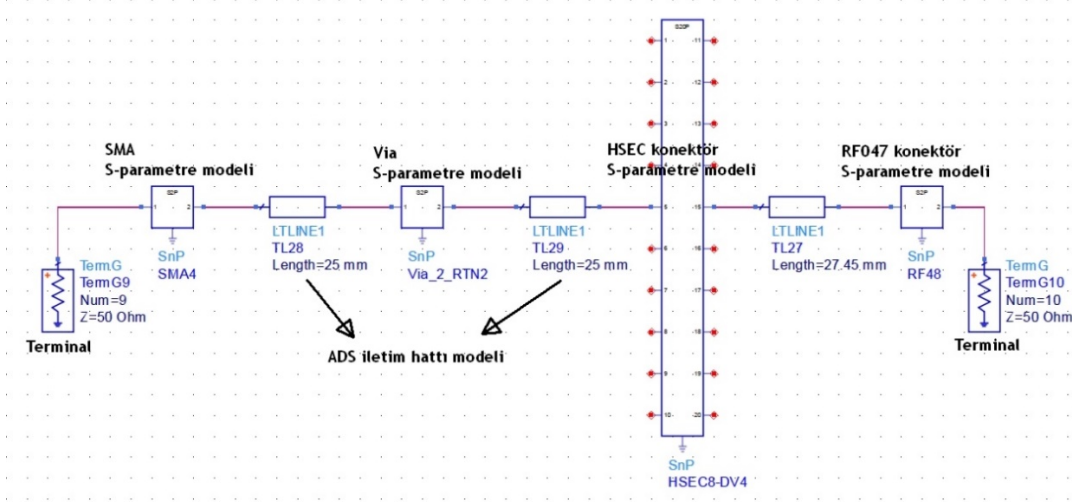
Şekil 4. 18: RF047 kabloya ait S-parametre yansımaya ve iletim kaybı grafiği (Kablo uzunluğu 1 m)

4.5 Tasarım Öncesi Sinyal Bütünlüğü Kanal Analizi

Baskı devre tasarımına başlanmadan önce belirlenen senaryolar altında kartın nasıl davranacağını öngörebilmek adına şematik üzerinden kanal analizleri gerçekleştirilmiştir. Tezin tasarım öncesi kanal analizinde,

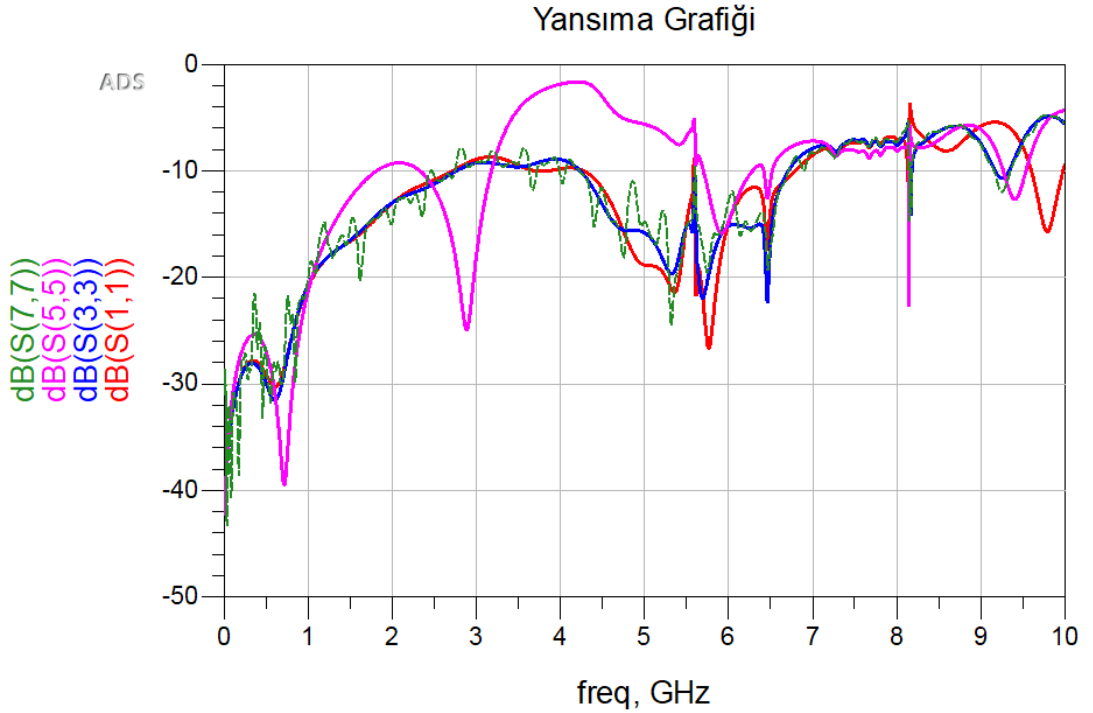
- Sadece sırtlık kartı üzerinde geçiş deliği ve çift geri dönüş geçiş deliği kullanılması durumunda kanal karakteristiği
- Sadece test kartı üzerinde geçiş deliği ve çift geri dönüş geçiş deliği kullanılması durumunda kanal karakteristiği
- Sadece test kartı üzerinde tek sinyal geçiş deliği kullanılması durumunda kanal karakteristiği
- Sessiz kanala gürültülü agresif hattın yaklaştırılması

senaryoları üzerinde durulmuştur. Tüm kanallar kontrollü bir ölçüm alınabilmesi amacıyla 77.45 mm hat uzunluğuna sahip olacak şekilde analiz edilmiştir. Örnek kanal blok çizimi Şekil 4.19’da gösterilmiştir.

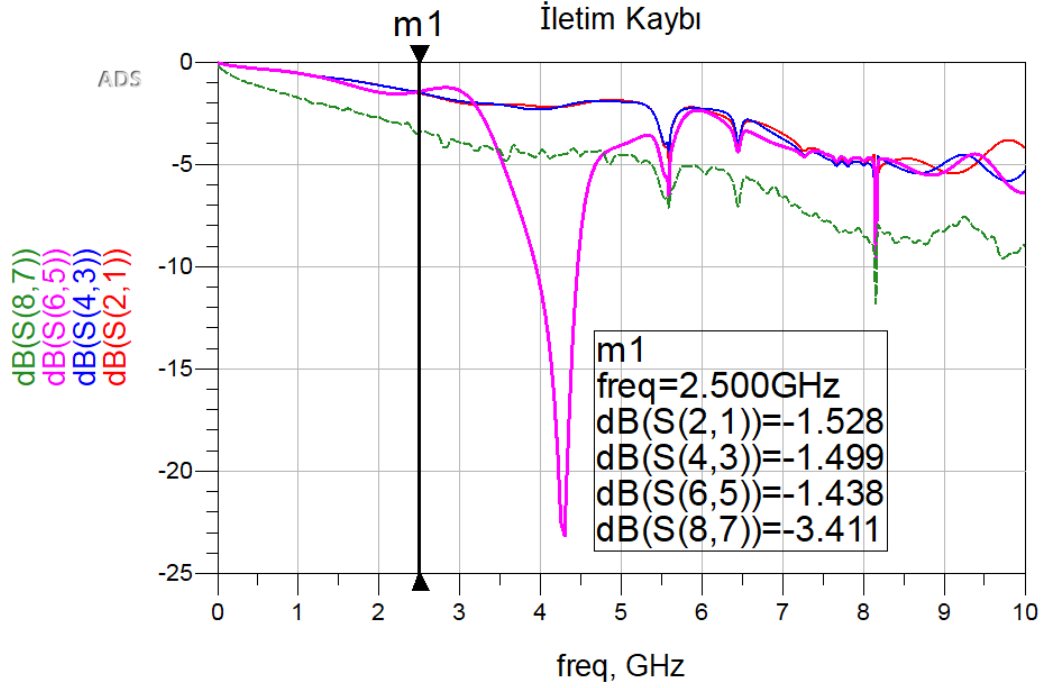


Şekil 4. 19: Kanal blok gösterimi

Kanal analizinde (a) senaryosu için port 1-2, (b) senaryosu için port 3-4, (c) senaryosu için port 5-6 atanmıştır. Ayrıca (b) senaryosuna, final tasarımda kullanılacak RF047 kablo eklenmiş model benzetimi için port 7-8 kullanılmıştır. Benzetim yansıma sonucu Şekil 4.20'de, benzetim iletim hattı kaybını gösteren grafik Şekil 4.21'de verilmiştir.



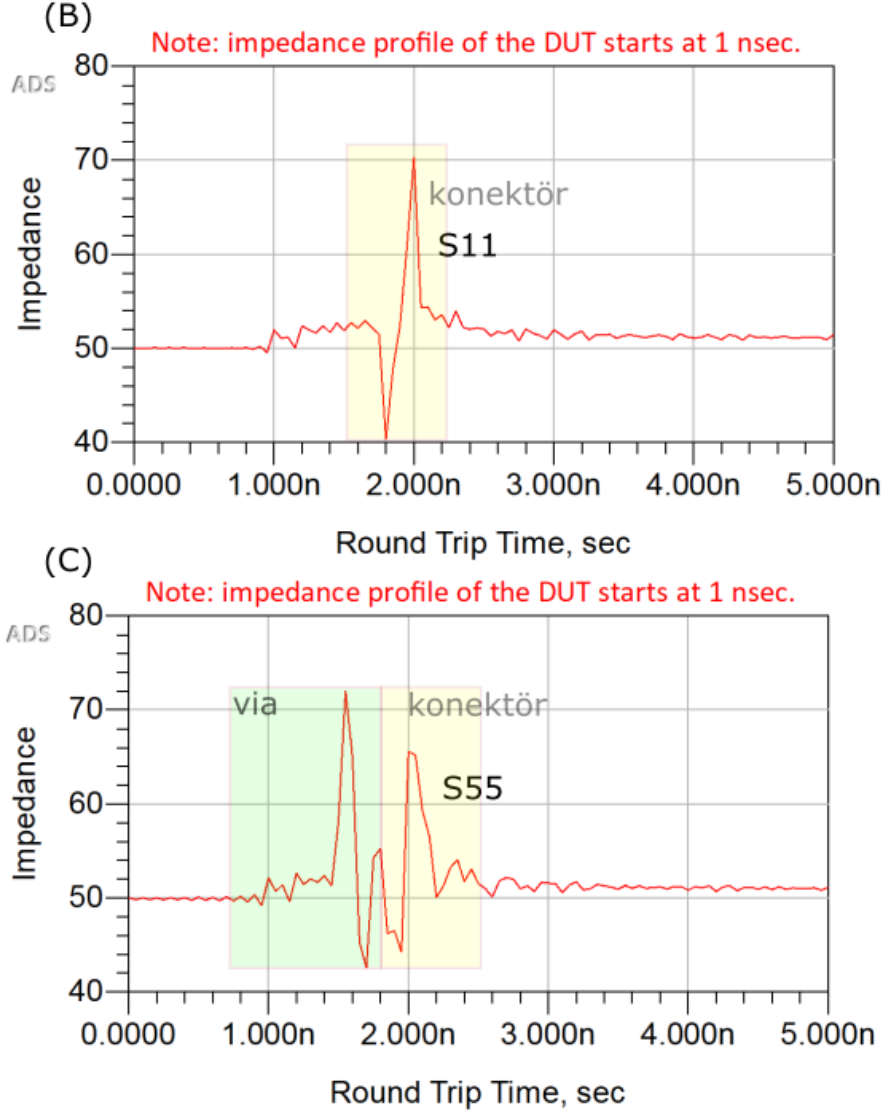
Şekil 4. 20: Tasarım öncesi benzetim yansıma S-parametre dağılımı



Şekil 4. 21: Tasarım öncesi benzetim iletim hattı kaybı S-parametre dağılımı

Benzetim sonucunu incelendiğinde, Şekil 4.20'deki yansıma grafiğinde (c) senaryosu hariç diğer konfigürasyonların -10 dB altında kaldığını görülmüştür. S55 parametresindeki (c) senaryosunun ise empedansın bozulması ve geri dönüş akımlarının uzayan mesafeler yüzünden indüktif etkiye maruz kalması ile oluşan kayıplardan dolayı kararsız bir grafik çizdiği gözlemlenmiştir.

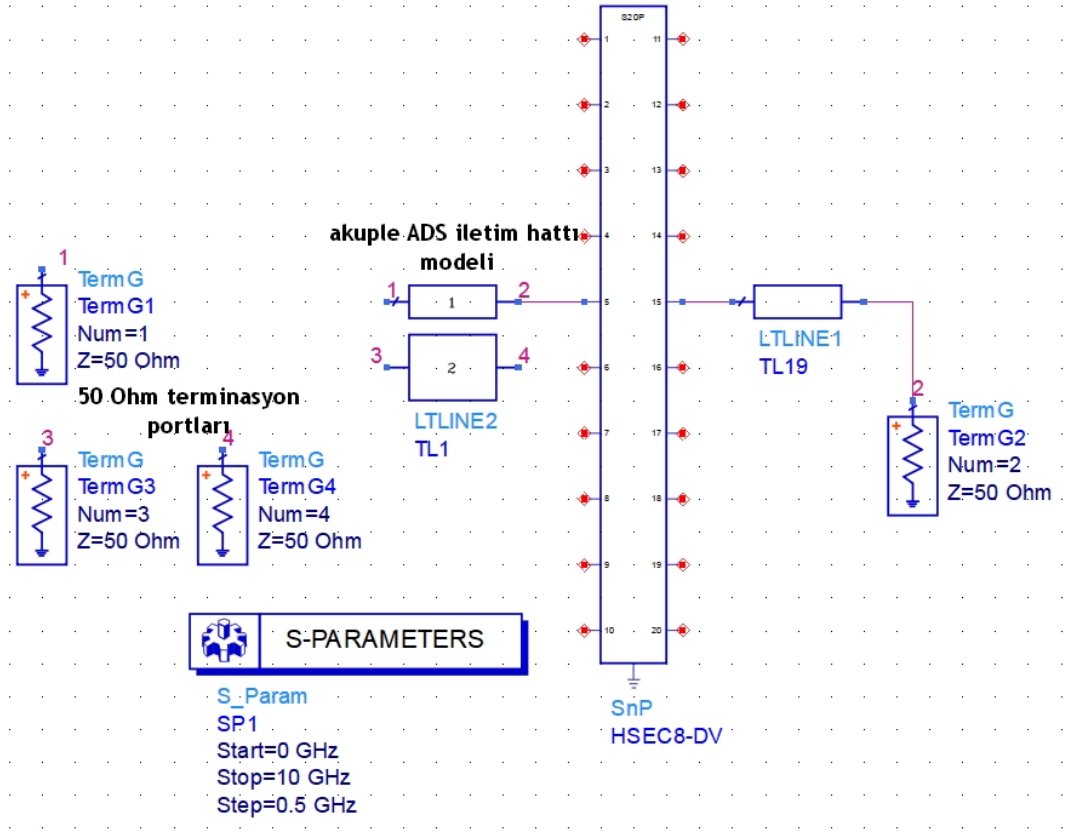
Kanaldaki iletim kaybı değerlerinin 2.5 GHz bantta -1 dB ile -3 dB civarında olduğu Şekil 4.21'deki benzetim sonucunda gösterilmiştir. Kablo modeli 2.5 GHz bantta 2 dB kayba yol açmaktadır. Şekil 4.20'de olduğu gibi (c) senaryosu kararsızlığı buradaki benzetim sonucunda da görülmektedir. Şekil 4.22'de (c) senaryosunun sebep olduğu empedans devamsızlığının daha iyi görülmesi için TDR benzetimi grafiği (b) senaryosu ile karşılaştırılmıştır.



Şekil 4. 22: (b) ve (c) senaryosu TDR karşılaştırması

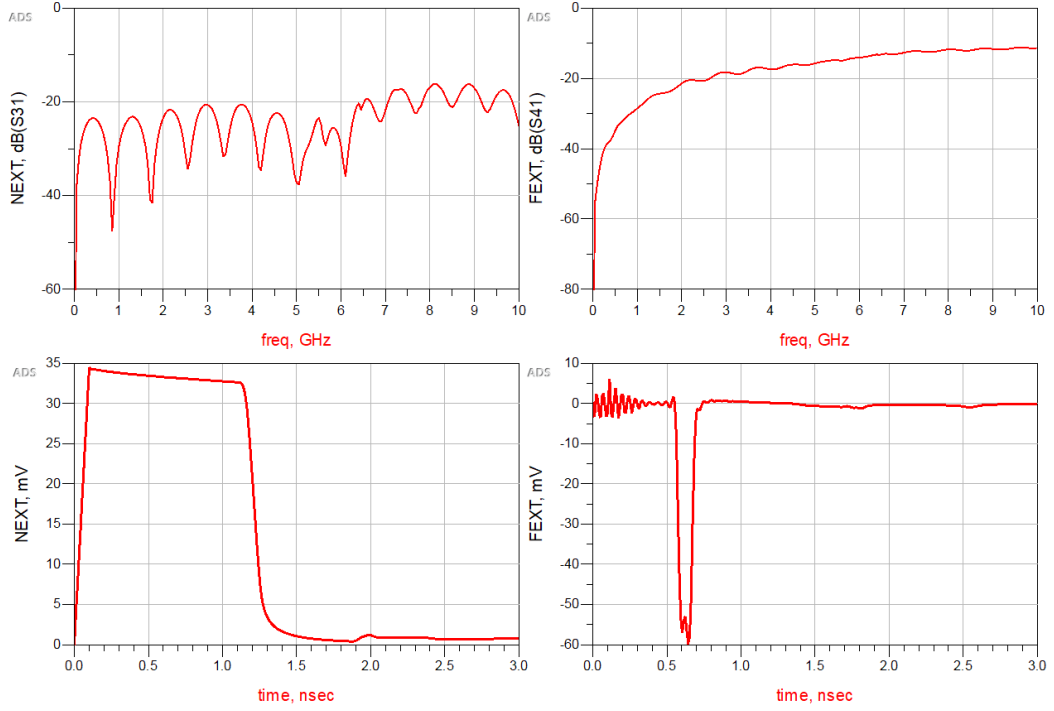
Şekil 4.22’de (c) senaryosuna ait karakteristik empedans zaman değişimi grafiğinde görülen geçiş deliği kaynaklı dalgalanma sinyal bütünlüğü bozmakta, S55 ve S65’de görülen kararsızlığa neden olmaktadır. (b) senaryosu incelendiğinde empedans geçişinin sadece konektör nedeni ile dalgalandığı görülmektedir.

Bu bölümde ayrıca agresif ve sessiz hat arasındaki çapraz girişim olgusu incelenmiştir. Benzetim için birbirine akuple iki hat şematiği oluşturulmuş, ve agresif hat yüksek frekanslı sürücü ile uyarılmıştır. Şekil 4.23’de ADS şematiği verilmiştir.



Şekil 4. 23: Çapraz girişim benzetim şematiği

Benzetim konfigürasyonu birbirine paralel 7.5 mm 50Ω iki iletim hattından oluşmaktadır. Akuplaj mesafesi 200 um olarak ayarlanmıştır. Birinci ve ikinci portlar agresif olarak atanmıştır. Üçüncü ve dördüncü port ise sessiz hat olarak 50Ω terminasyonla sonlandırılmıştır. Benzetim sonucu Şekil 4.24’de verilmiştir.

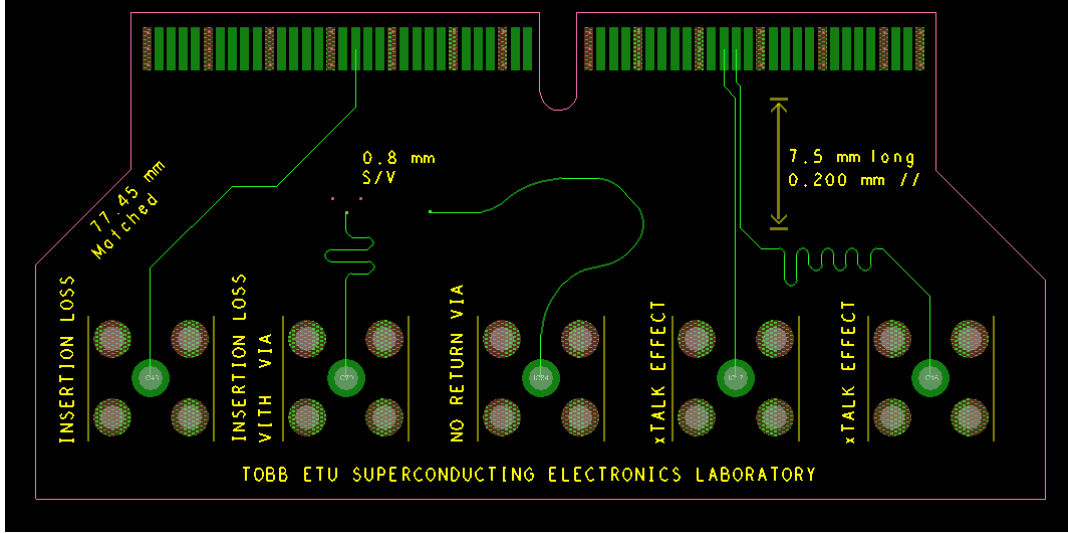


Şekil 4. 24: Çapraz girişim benzetim sonuçları

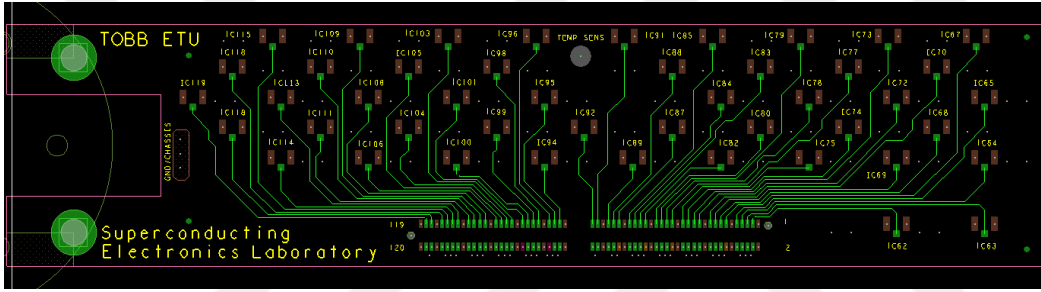
Benzetim sonucunda da görüldüğü gibi yakın uç çapraz girişim (NEXT) değeri S-parametre dağılımında (S31) 2.5 GHz frekans bandında -20 dB'in altında kalmaktadır. Uzak uç çapraz girişim (FEXT) S-parametre dağılımında (S41) ise aynı frekansta -20 dB civarında sinyal kaybı gözlenmektedir. Aynı zamanda benzetimde kanala 0.1 ns yükselme süresine sahip 1V değerinde kare dalga gönderilmiştir, analizin zaman kümesindeki çözümünde NEXT değeri 35 mV, FEXT değeri 60 mV tepe değerlerini görmüştür.

4.6 Tasarım Sonrası Sinyal Bütünlüğü Kanal Analizi

Tasarım sonrasında yapılan benzetimde RLGC model arayüzler kullanmak yerine, BDK tasarım dosyası elektromanyetik alan çözücüler yardımı ile modellenir. Elde edilen model S-parametresi olarak kanal benzetiminde kullanılır. Şekil 4.25'de Cadence Allegro PCB Designer ile tasarlanan test arayüzü kartı, Şekil 4.26'da sırtlık kartı tasarımı gösterilmiştir.



Şekil 4. 25: Ara yüz test baskı devre kartı tasarımı



Şekil 4. 26: Sırtlık baskı devre kartı tasarımı

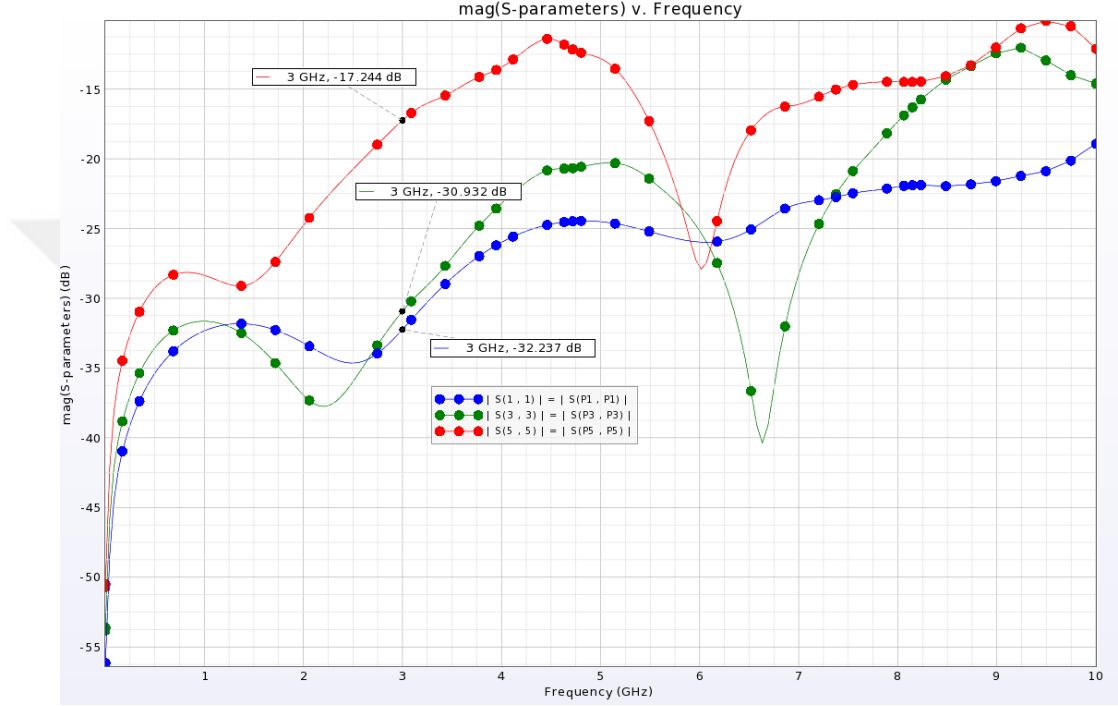
Bu kısımda Bölüm 4.5'te kurulan dört senaryonun tasarlanmış halleri üzerinden benzetimler yapılmıştır. Senaryolar,

- Sadece sırtlık kartı üzerinde geçiş deliği ve çift geri dönüş geçiş deliği kullanılması durumunda kanal karakteristiği
- Sadece test kartı üzerinde geçiş deliği ve çift geri dönüş geçiş deliği kullanılması durumunda kanal karakteristiği
- Sadece test kartı üzerinde tek sinyal geçiş deliği kullanılması durumunda kanal karakteristiği
- Sessiz kanala gürültülü agresif hattın yaklaştırılması

olarak belirlenmişti. Kanal benzetimleri test kartı ve sırtlık kartı olarak ayrı ayrı incelenmiş, ardından kanal parametreleri birleştirilerek nihai tümleşik kanal benzetimi yapılmıştır.

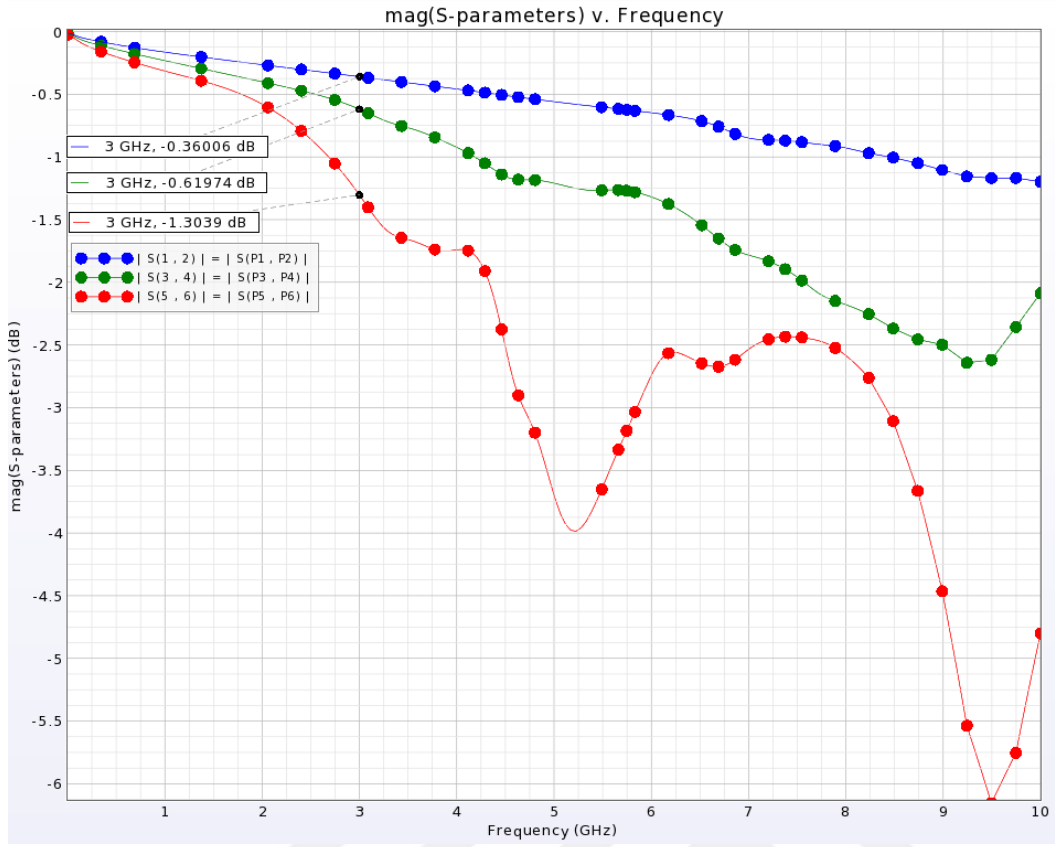
4.6.1 Test kartı tasarım sonrası kanal analizi

Kanal analizinde (a) senaryosu için port 1-2, (b) senaryosu için port 3-4, (c) senaryosu için port 5-6 atanmıştır. Kanal analizi yalnızca BDK üzerindeki portların uyarılması ile gerçekleştirilmiş olup, konektör modelleri dahil edilmemiştir. Buradaki amaç sadece BDK tasarımının etkisini gözlemlemektir. Benzetim yansıma sonucu Şekil 4.27’de, benzetim iletim hattı kaybını gösteren grafik Şekil 4.28’de verilmiştir.



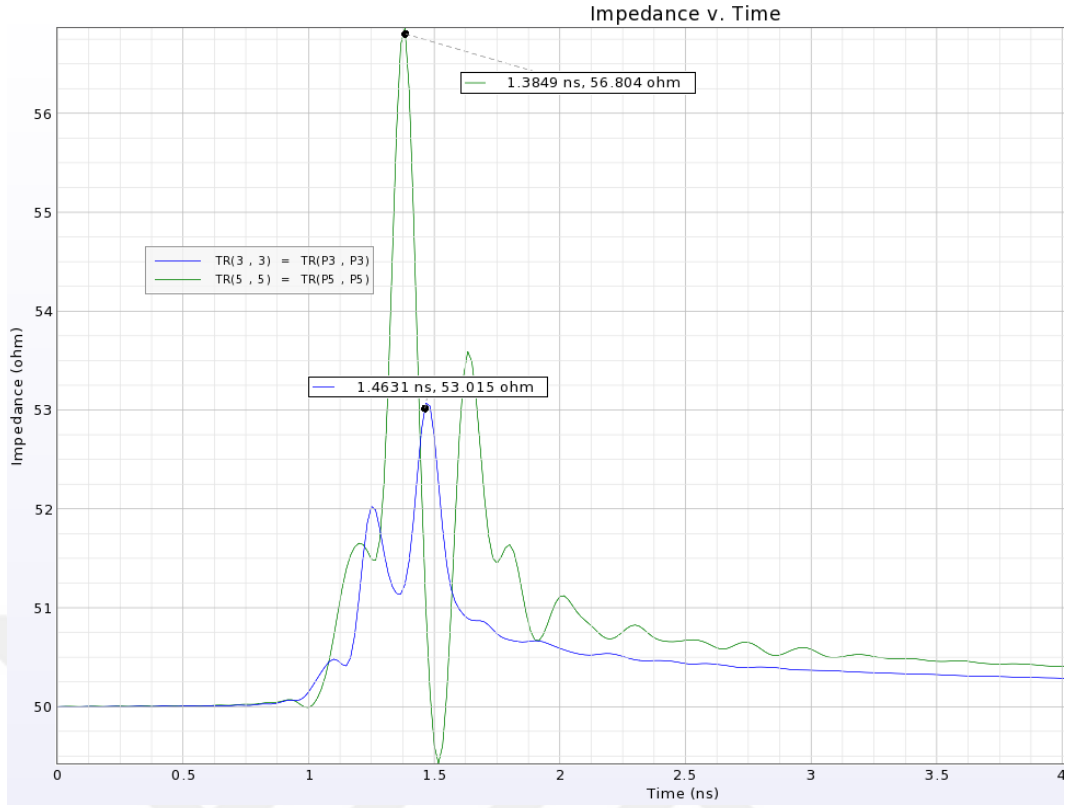
Şekil 4. 27: Tasarım sonrası Test BDK benzetim yansıma S-parametre dağılımı

Benzetim sonucunu incelendiğinde, Şekil 4.27’de ki yansıma grafiğinde (c) senaryosu hariç diğer konfigürasyonların -20 dB altında kaldığını görülmüştür. S55 parametresindeki (c) senaryosunun ise empedansın bozulması ve geri dönüş akımlarının uzayan mesafeler yüzünden indüktif etkiye maruz kalması ile oluşan kayıplardan dolayı kararsız bir grafik çizdiği gözlemlenmiştir.



Şekil 4. 28: Tasarım sonrası Test BDK benzetim iletim hattı kaybı S-parametre dağılımı

Test BDK kanalındaki iletim kaybı değerlerinin 2.5 GHz bantta -0.3 dB ile -1.3 dB civarında olduğu Şekil 4.28'deki benzetim sonucunda gösterilmiştir. Şekil 4.22'de olduğu gibi (c) senaryosu kararsızlığı buradaki benzetim sonucunda da görülmektedir. Şekil 4.29'de (c) senaryosunun sebep olduğu empedans devamsızlığının daha iyi görülmesi için TDR benzetimi grafiği (b) senaryosu ile karşılaştırılmıştır.

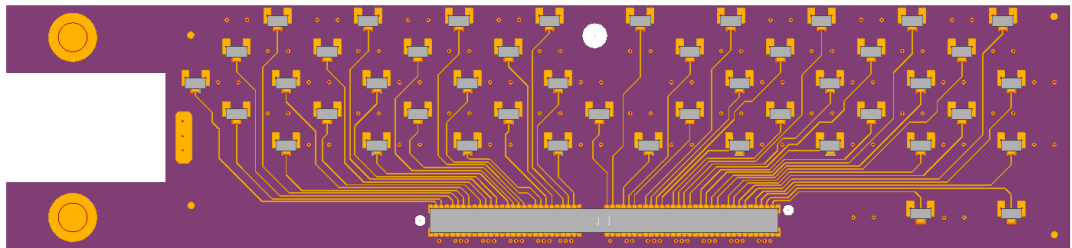


Şekil 4. 29: (b) ve (c) senaryosu TDR karşılaştırması

Beklenildiği gibi empedans bozukluğu (c) senaryosunda daha fazla olsada Şekil 4.15'deki ADS iletim hattı modelindeki gibi 80Ω civarına yükselmemiş, tepe değeri olarak 56.8Ω olarak kaydedilmiştir.

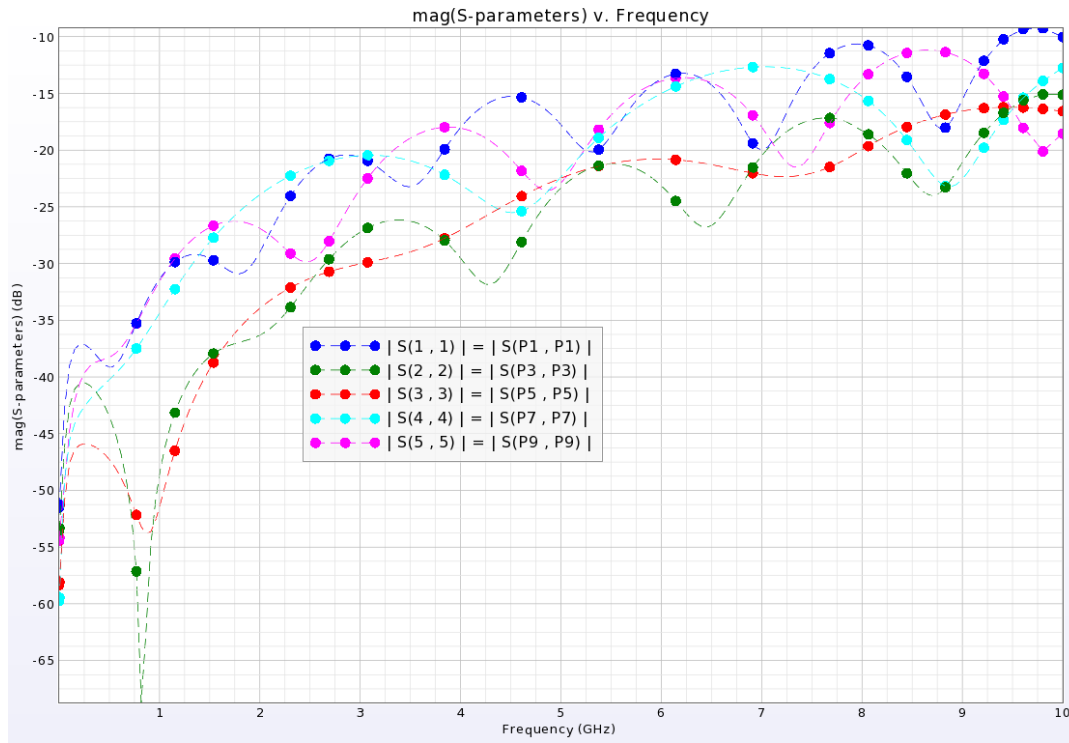
4.6.2 Sırtlık kartı tasarım sonrası analizi

Test kartının bağlandığı yapı sırtlık kartı olarak adlandırılmıştır. Sırtlık kartının görevi, herbir iletim hatının RF konektörler vasıtasıyla dış dünya ara bağlantısına olanak sağlamaktır. Sırtlık kartı ADS görünümü Şekil 4.30'de verilmiştir.



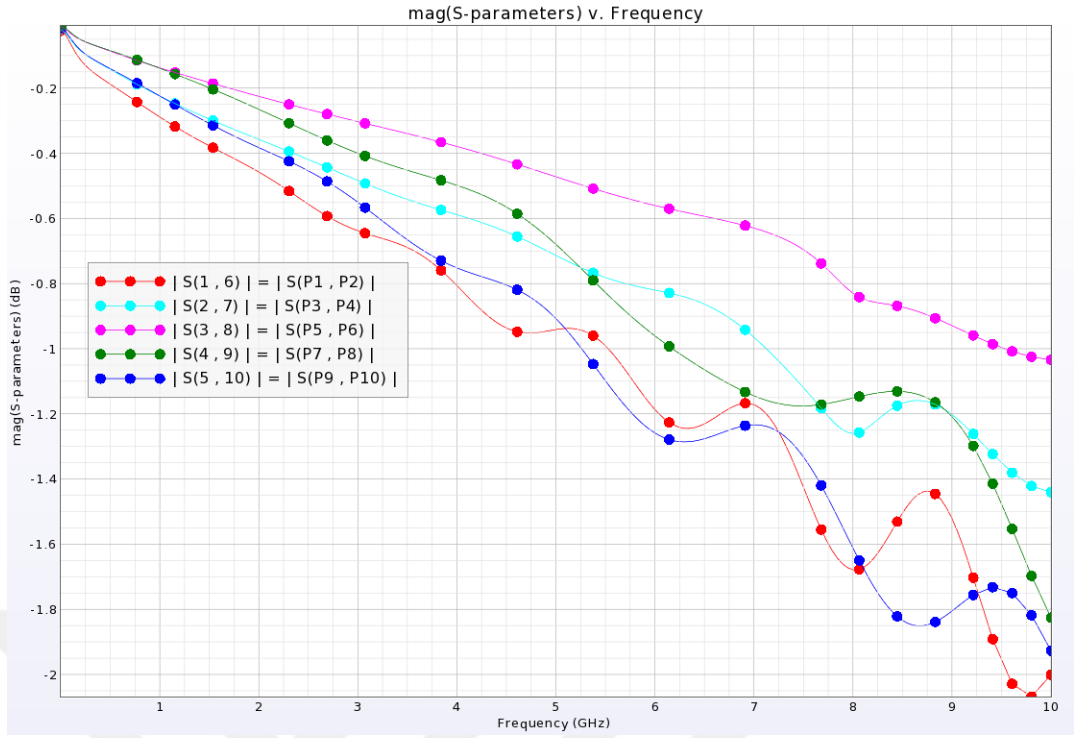
Şekil 4. 30: Sırtlık kartı tasarımı ADS görünümü

Buradaki benzetim bölüm 4.6.1'deki hatların devamı niteliğindedir ve aynı iletim hattı ve portların sırtlık kartındaki devamını oluşturmaktadır. Kanal analizi yalnızca BDK üzerindeki portların uyarılması ile gerçekleştirilmiş olup, konektör modelleri dahil edilmemiştir. Buradaki amaç sadece BDK tasarımının etkisini gözlemlemektir. Sırtlık kartı tasarımındaki yansıma benzetim sonucu Şekil 4.31'de verilmiştir.



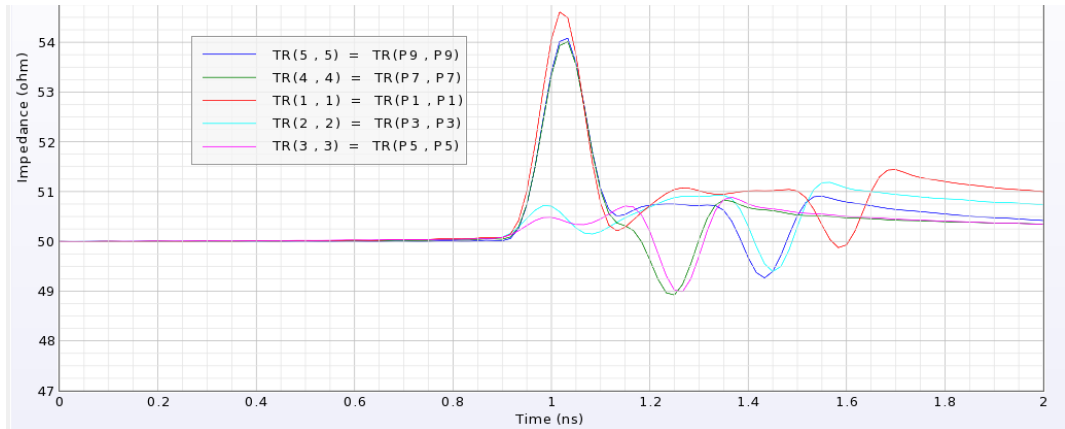
Şekil 4. 31: Tasarım sonrası Sırtlık BDK benzetimi yansıma S-parametre dağılımı

Sırtlık kartı tasarımı yansıma sonucu olarak 2.5 GHz bantta -20 dB altında performans göstermiştir, benzetim kurulumu 0 Hz-10 GHz arasını tarayacak şekilde yapılmıştır. Test kartında uygulanan senaryonun devamı niteliğini taşımaktadır, toplam hat mesafesini 77.45 mm'ye eşitleyecek şekilde farklı uzunluklarda çizilmiştir. Şekil 4.32'de iletim hattı kaybı S-parametre dağılımı gösterilmiştir. İletim hattı kayıp değerlerini incelediğimizde tüm hatlar için kaybın -1 dB den daha az olduğunu görülmektedir.



Şekil 4. 32: Tasarım sonrası Sırtlık BDK benzetimi iletim hattı kaybı S-parametre dağılımı

İletim hatlarının Şekil 4.33'deki TDR grafiğine bakıldığında, empedans kontrolünün 50Ω (+/- 10%) tolerans aralığında kaldığını görmekteyiz. Empedanstaki dalgalanmalar konektör pedlerinin kapasitif etkisinden ve geri dönüş deliklerinin karakteristik yapısından kaynaklanmaktadır.

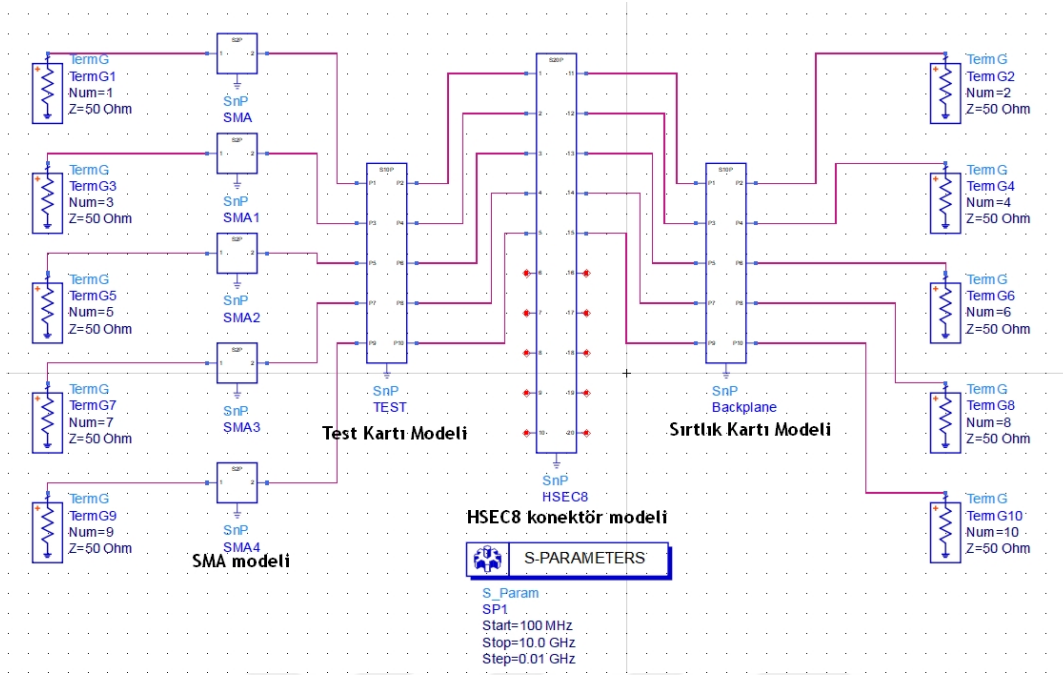


Şekil 4. 33: Sırtlık kartı benzetimi TDR grafiği

4.6.3 Tümüleşik analiz sonuçları

Bu bölümde test kartı benzetimi ile sırtlık kartı benzetiminden elde edilen S-parametre dağılımlarının birleştirilmesi ve kanal performansı hakkında sonuç elde edilmesi

hedeflenmiştir. Birleştirilmiş benzetim parametreleri Şekil 4.34'deki şematikte gösterilmiştir.

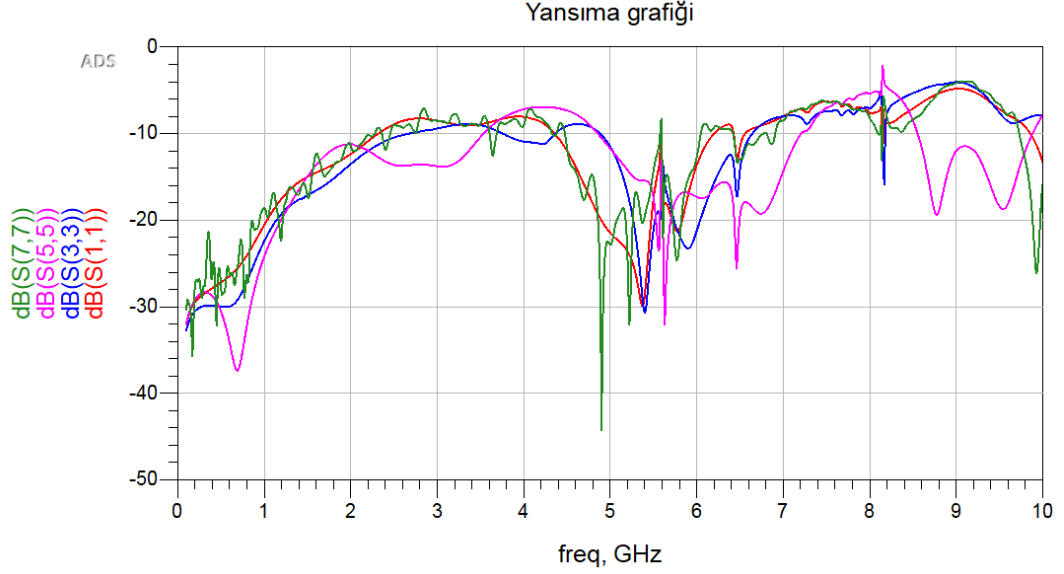


Şekil 4. 34: Birleştirilmiş benzetim şematığı

Şematik HFSS ile elde edilen SMA konektör modelini, Cadence Allegro ile tasarımı yapılmış test kartı ve sırtlık kartının Keysight ADS ile S-parametre benzetim sonuçlarını, Samtec tarafından sağlanan HSEC8 serisi konektör S-parametresini ve 50Ω giriş çıkış terminallerini içermektedir. Kanal analizi 100 MHz-10 GHz bant aralığında yapılmıştır. Analiz sonuçları Bölüm 4.5'de tanımlanan dört senaryoyu içermektedir.

- Sadece sırtlık kartı üzerinde geçiş deliği ve çift geri dönüş geçiş deliği kullanılması durumunda kanal karakteristiği
- Sadece test kartı üzerinde geçiş deliği ve çift geri dönüş geçiş deliği kullanılması durumunda kanal karakteristiği
- Sadece test kartı üzerinde tek sinyal geçiş deliği kullanılması durumunda kanal karakteristiği
- Sessiz kanala gürültülü agresif hattın yaklaştırılması

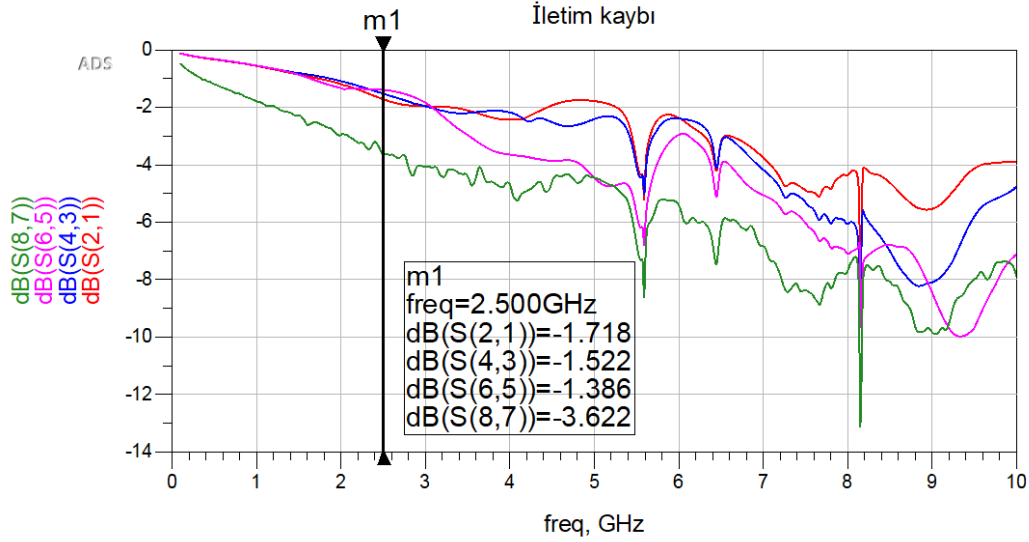
Şekil 4.35'de benzetim yansıma sonuçları, Şekil 4.36'da benzetim iletim hattı kaybı sonuçları gösterilmiştir.



Şekil 4. 35: Tümlleşik benzetim yansıma S-parametre dağılımı

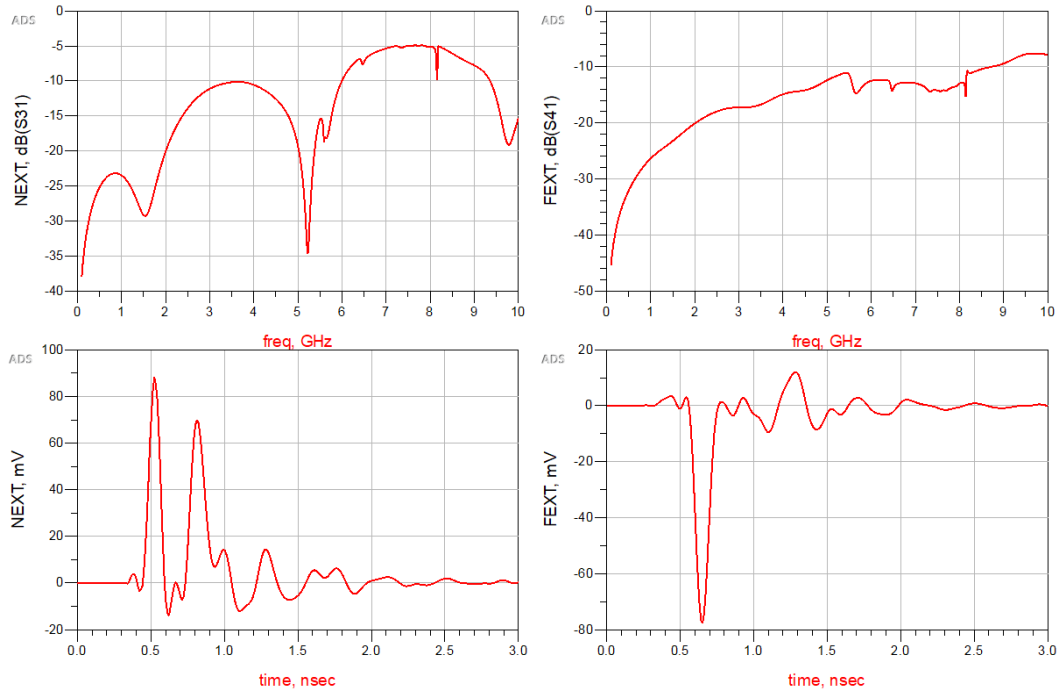
Yansıma grafiğini incelediğimizde çift geri dönüş geçiş deliği kullanılan (a) ve (b) senaryosunun (S11 ve S33) en kararlı olduğunu görmekteyiz. S1111 parametresi ise sisteme RF047 kablo eklenmiş kayıplar hakkında ön görü verebilmesi açısından gösterilmiştir. 2.5 GHz frekans bandında kanal yansıma performansının -10 dB altında olduğu görülmektedir. Tasarım öncesi kanal analizi arasındaki ufak farklılıklar sırtlık kartı üzerindeki konektör çıkışındaki empedans bozuklukları nedeniyle oluşmaktadır.

Şekil 4.36'da gösterilen iletim hattı kaybı incelendiğinde 2.5 GHz bantta hatların kararlılığını koruduğunu ve kayıpların makul seviyede olduğunu, 6 GHz bantta kararlılığın konektörlerin bant genişliği limitleri ve geçiş deliği modellerinin rezonansları sebebi ile ciddi bozulmalara uğradığı görülmektedir. Yansıma grafiğinde olduğu gibi (a) ve (b) senaryolarının daha kararlı olduğu da gözlemlenmektedir. (c) senaryosu her ne kadar 2.5 GHz bantta ufak bir farkla iyi performans sergiliyor gibi olsa da, geçiş deliği (S65) ilerleyen frekanslarda bant genişliğini düşürmüştür. S1211 parametresi RF047 kablo modelinin S43 kanalına eklenmesi ile elde edilmiştir.



Şekil 4. 36: Tümlleşik benzetim iletim hattı kaybı S-parametre dağılımı

Yakın uç çapraz girişim (NEXT, S31) 2.5 GHz frekans bandında -10 dB altında kalmaktadır. Uzak uç çapraz girişimi (FEXT, S41) ise aynı frekansta -18 dB civarında gözlenmektedir. Kanala 0.1 ns yükselme süresine sahip 1V kare dalga gönderildiğinde, analizın zaman kümesindeki çözümünde NEXT değeri 88 mV, FEXT değeri 76 mV tepe değerini görmektedir.



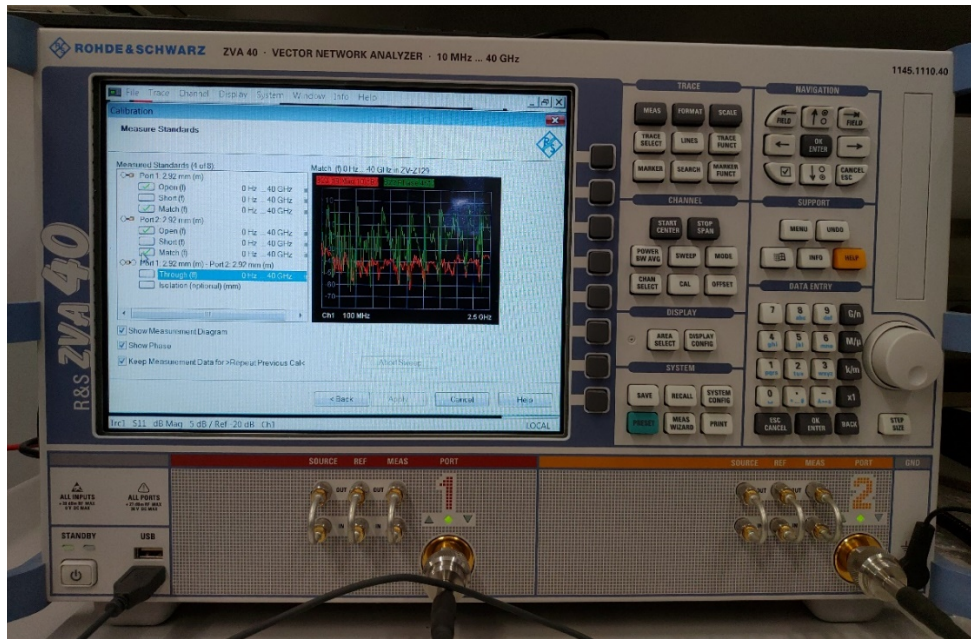
Şekil 4. 37: Tümlleşik benzetim çapraz girişim S-parametre dağılımı

5. TEST SONUÇLARI ve DEĞERLENDİRME

Tez kapsamında tasarım öncesi ve sonrası sinyal bütünlüğü analizleri yapılmış, yansıma, iletim hattı kaybı, konektör ve kablo ara yüz etkileri incelenmiş ve üretilen tasarım doğrulaması yapılmıştır. Bu bölümde tasarımın laboratuvar ortamında ölçümleri alınmış ve elde edilen test sonuçları analiz sonuçları ile kıyaslanmıştır.

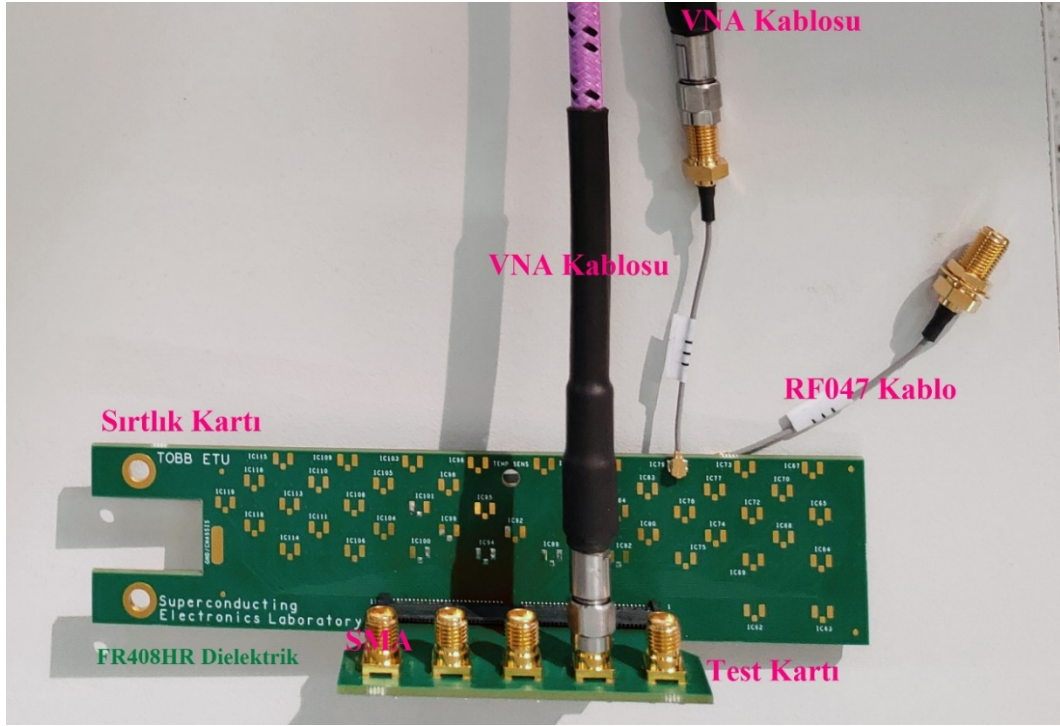
5.1 Ölçüm Kalibrasyonu ve Test Sistemi

Üretilen BDK üzerinden ölçüm almak için Rohde & Schwarz ZVA40 serisi VNA kullanılmıştır. VNA ile S-parametre ölçümünde kabloların kararlılığı, VNA taban gürültüsü, sistemin izolasyonu ve referans noktası gibi ölçüme doğrudan etki eden faktörler bulunmaktadır. Sistem ölçümünden VNA'ya ait taban gürültüsü, VNA kablo ve konektör etkisini çıkarabilmek amacıyla port boyu, açık devre, kısa devre ve eşlenek (*ing. TOSM, Through-Open-Short-Match*) metodu ile tek yol iki port kalibrasyonu yapılmıştır. Kalibre edilen VNA Resim 5.1'de gösterilmiştir.



Resim 5. 1: Rohde & Schwarz ZVA40, 2-port 40 GHz VNA

BDK üzerinden alınan yansıma ve iletim kaybı ölçümlerinde bir port test kartına diğer port sırtlık kartı üzerine eklenen 10 cm uzunluğunda Samtec RF047 kablodan alınmıştır. Sisteme üretim süreci uzayan 1.2m RF047 kablo fiziksel olarak eklenemese de, üretici tarafından ölçümü yapılarak sağlanan S-parametresi de BDK VNA ölçümü sonrası elde edilen parametrelere Keysight ADS'de entegre edilmiştir. S-parametre ölçümü alınan BDK Resim 5.2'de gösterilmiştir.



Resim 5. 2: S-parametre ölçümü alınan baskı devre kartı

Test sonuçları diğer bölümlerde olduğu gibi;

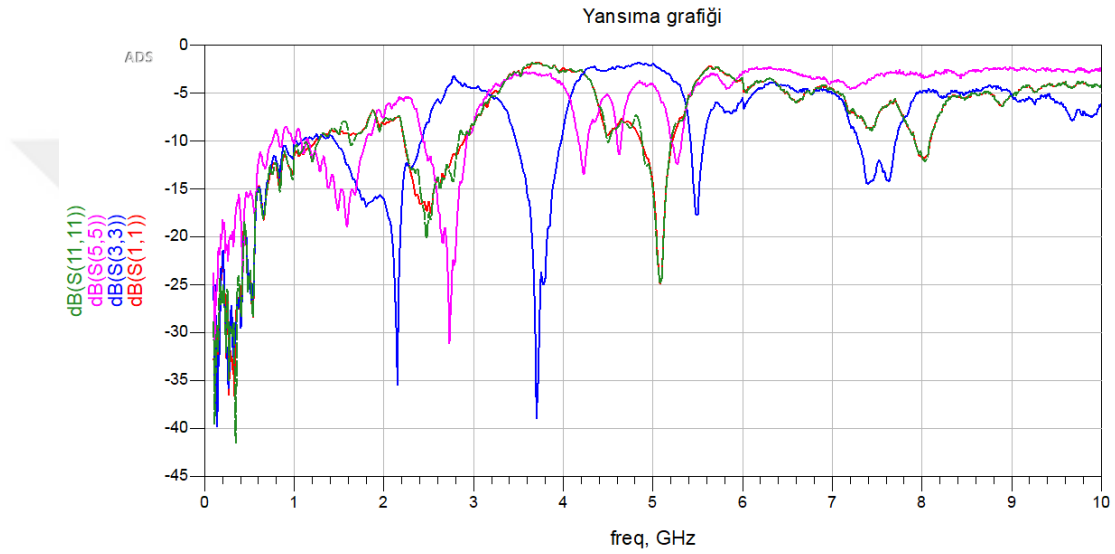
- Sadece sırtlık kartı üzerinde geçiş deliği ve çift geri dönüş geçiş deliği kullanılması durumunda kanal karakteristiği
- Sadece test kartı üzerinde geçiş deliği ve çift geri dönüş geçiş deliği kullanılması durumunda kanal karakteristiği
- Sadece test kartı üzerinde tek sinyal geçiş deliği kullanılması durumunda kanal karakteristiği
- Sessiz kanala gürültülü agresif hattın yaklaştırılması

senaryoları incelenerek yapılacaktır. Kullanılan test baskı devre kartı, TOBB ETU yongalarının oturacağı kart ile aynı katman yapısı ve yol topolojisine sahiptir. Test kartı 50Ω , 100 um mikro şerit hatlar bulundurmaktadır. Her bir hat 77.45 mm eş

uzunluğa sahiptir. Referans katmanı ile iletim hattı arasındaki dielektrik malzeme 1067 örgü tipine sahip FR408HR laminattır. Kart üretim sonrası ENIG yüzey kaplaması ile kaplanmıştır.

5.2 Test Sonuçları ve Analiz Sonuçları Karşılaştırılması

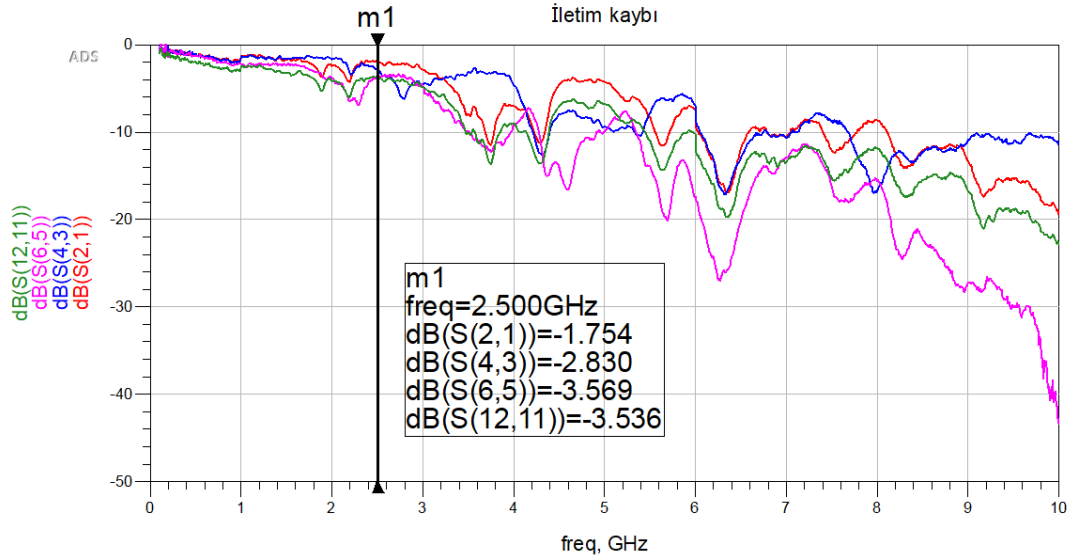
Kanal analizi 100 MHz-10 GHz bant aralığında yapılmıştır. Kanal analizinde (a) senaryosu için port 1-2, (b) senaryosu için port 3-4, (c) senaryosu için port 5-6 atanmıştır. Şekil 5.1’de VNA ile elde edilen yansıma grafiği gösterilmiştir.



Şekil 5. 1: Yansıma grafiği, ölçüm, Rohde & Schwarz ZVA40 ile yapılmıştır.

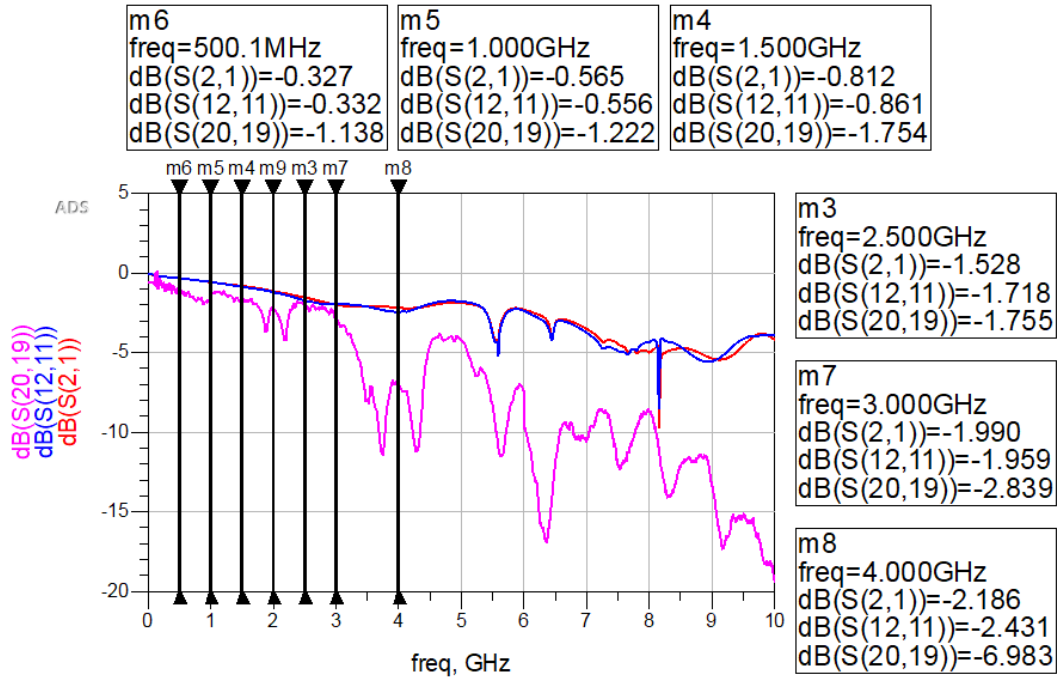
Yansıma grafiğini incelendiğinde iletim hatlarının 2.5 GHz bant frekansında -10 dB civarında yansıdığını görülmektedir. -10 dB yansıma toplam gücün %90'ının iletildiğini, %10'luk kısmının hat üzerindeki empedans değişimlerinden dolayı kaynağa yansıdığını ifade etmektedir. Sistemin yer yer -5 dB altına indiği frekanslar yansımanın ciddileştiği, iletilen gücün %32'sini kaybettiği noktalardır. Ölçüm alınan kanalda SMA konektör, geçiş deliği, kenar konektörü ve VNA konektörleri bulunmaktadır. Tüm bu ara yüz geçişleri yansıma grafiğindeki hareketli dalgalanmalara sebep olmaktadır.

Şekil 5.2’de iletim kaybı grafiği verilmiştir. İletim kayıp grafiği incelendiğinde 2.5 GHz bantta kayıpların -2 dB’den daha az olduğu ve analiz sonuçları ile benzer sonuçlar elde edildiği gözlemlenmiştir. Grafikte görüldüğü gibi S65 ile (c) senaryosu analizlerde olduğu gibi gerçekte de diğer kanallara göre daha kötü performans sergilemiştir. (a) ve (b) kanallarında gözlenen kayıplar ise makul değerlerdedir.



Şekil 5. 2: İletim kayıp grafiği, ölçüm, Rohde & Schwarz ZVA40 ile yapılmıştır.

Şekil 5.3’de tasarım öncesi benzetim, tasarım sonrası benzetim ve üretilen baskı devre kartı iki port VNA ölçüm sonuçları tek bir grafikte gösterilmiştir.



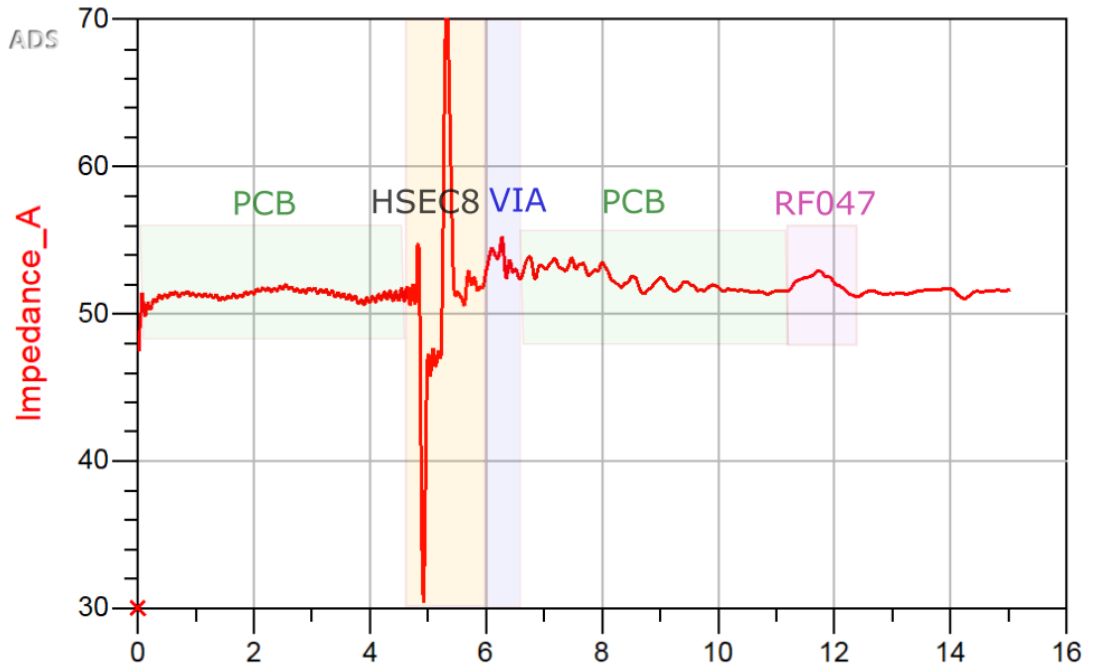
Şekil 5. 3: Tasarım öncesi benzetim (S21), tasarım sonrası benzetim (S1211) ve üretilen baskı devre kartı iki port VNA ölçümü (S2019) sonuçları

Şekil 5.3’de gösterilen iletim hattı kayıp karşılaştırması farklı bant genişliklerinde Çizelge 5.1’de detaylandırılmıştır.

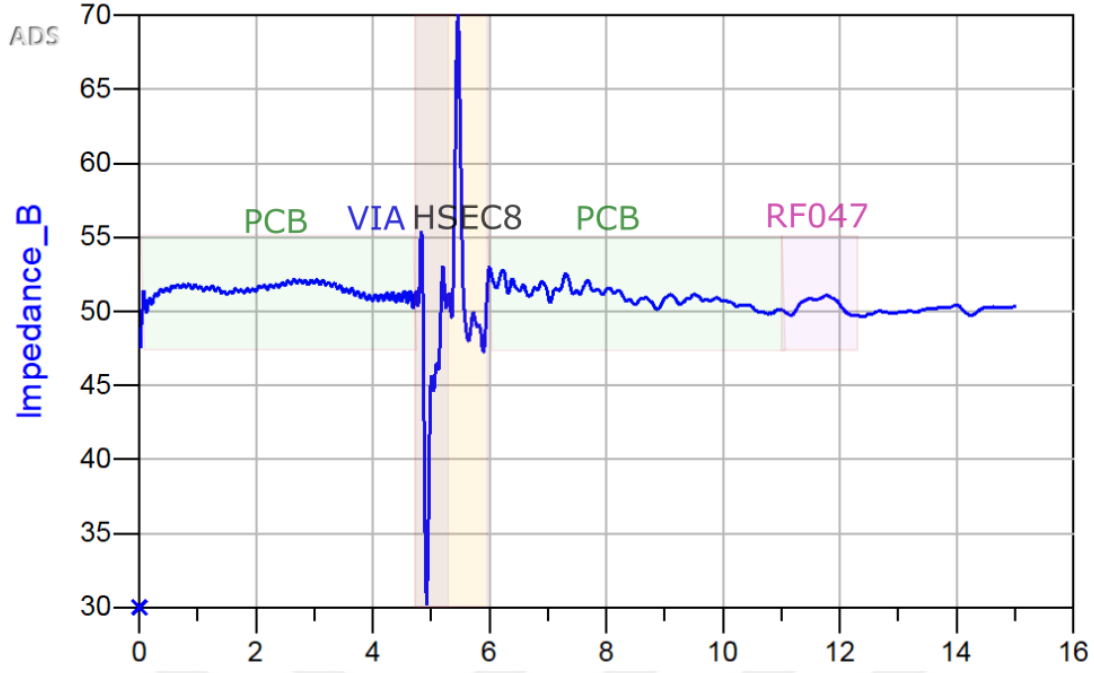
Çizelge 5. 1: Tasarım öncesi benzetim, tasarım sonrası benzetim ve üretilen baskı devre kartı iki port VNA ölçüm sonuçları

İletim Kaybı (dB) / Frekans	Tasarım Öncesi	Tasarım Sonrası	VNA Ölçüm
500 MHz	-0.327	-0.332	-1.138
1 GHz	-0.565	-0.556	-1.222
1.5 GHz	-0.812	-0.861	-1.754
2.0 GHz	-1.130	-1.188	-2.437
2.5 GHz	-1.528	-1.718	-1.755
3.0 GHz	-1.990	-1.959	-2.839
4.0 GHz	-2.186	-2.431	-6.983

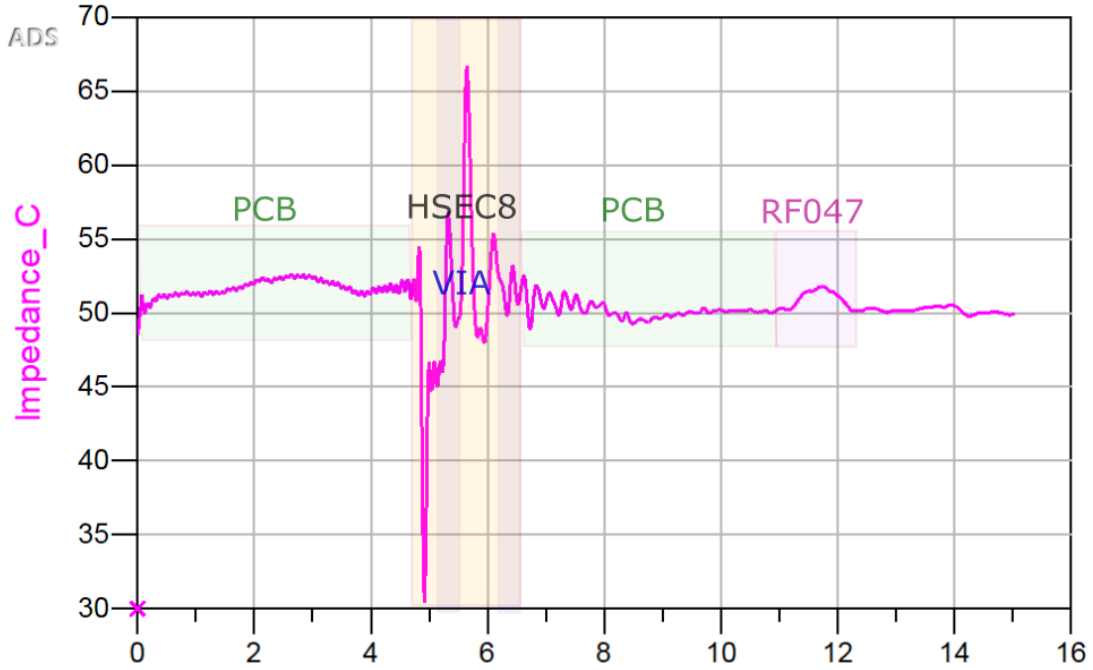
Çizelgeden de görüldüğü üzere sistem bant genişliği 3.0 GHz'e kadar -3dB altında kalmaktadır. 3.0 GHz'den sonra konektör karakteristik empedans etkisi ciddi seviyelere ulaşmakta ve bu durum daha yüksek yansımaya değerlerine neden olmaktadır. Şekil 5.4, 5.5, 5.6'da (a), (b) ve (c) senaryolarına ait ölçülen TDR grafikleri gösterilmiştir. Ölçüm, kanala 50 pikosaniyede yükselen 1V genlikli kare dalga ile alınmıştır.



Şekil 5. 4: Üretilen baskı devre kartı (a) senaryosu TDR grafiği



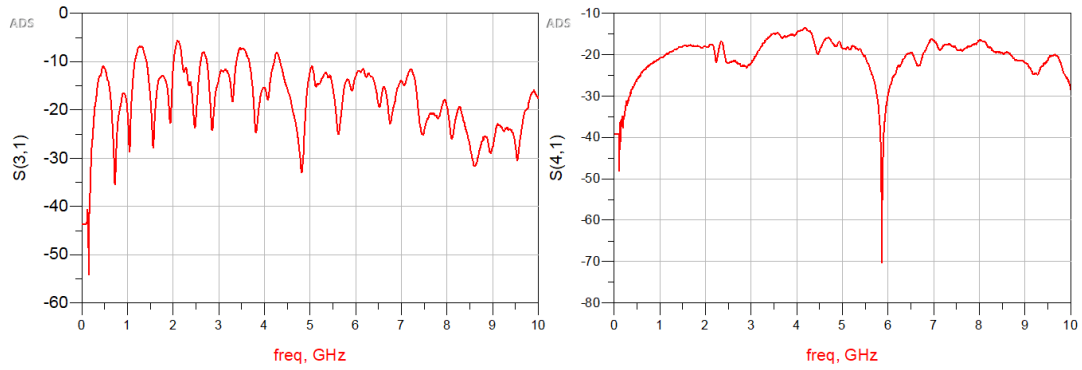
Şekil 5. 5: Üretilen baskı devre kartı (b) senaryosu TDR grafiği



Şekil 5. 6: Üretilen baskı devre kartı (c) senaryosu TDR grafiği

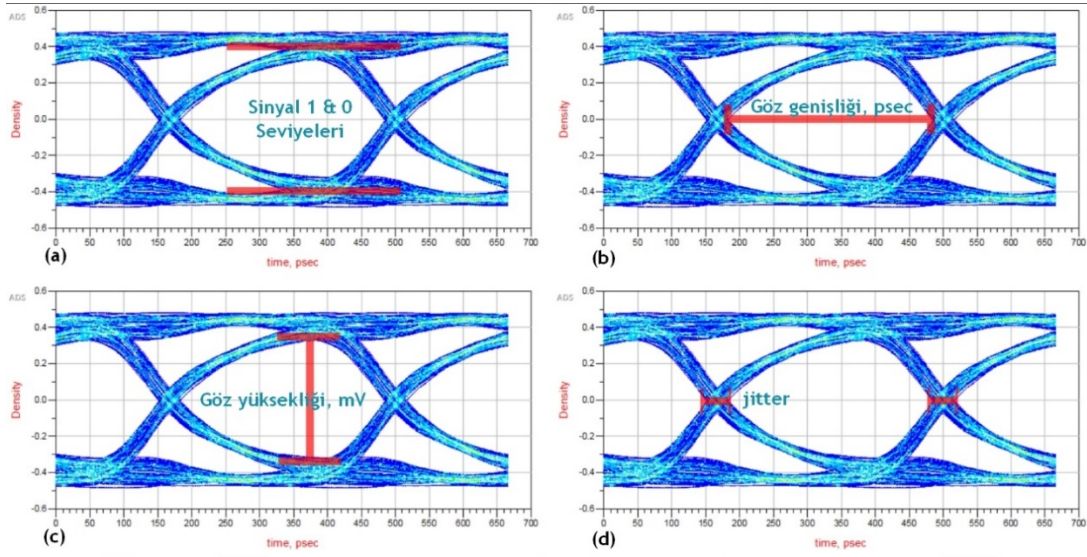
TDR grafiklerinde görüldüğü üzere tüm senaryolarda en ciddi yansıma kaynağı test kartı ile sırtlık kartını birleştiren konektördür. Geçiş deliği empedans devamlılığı (a) ve (b) senaryolarında daha başarılıdır. Geri dönüşü olmayan (c) senaryosunda, 4.5-6.5 ns arasındaki bozulma daha şiddetli kararsızlık oluşturmaktadır.

Şekil 5.7’de gösterilen yakın uç çapraz girişimi (NEXT, S31), 2.5 GHz frekans bandında -10 dB altında kalmaktadır. Uzak uç çapraz girişiminin (FEXT, S41) ise aynı frekansta -15 dB civarında gözlenmektedir. Elde edilen bu değerler, agresif hattın sinyal gücünün yakın uça yüzde 10 kadar gürültü olarak görüldüğünün, uzak uça ise bu gürültünün sinyal gücünün yalnızca yüzde 3’ü olduğunu göstermektedir. Ölçülen gürültü değeri sessiz hat üzerinde oluşan kapasitif ve indüktif çapraz girişimin toplamı sonucudur.



Şekil 5. 7: VNA ile ölçülen çapraz girişim S-parametre dağılımı

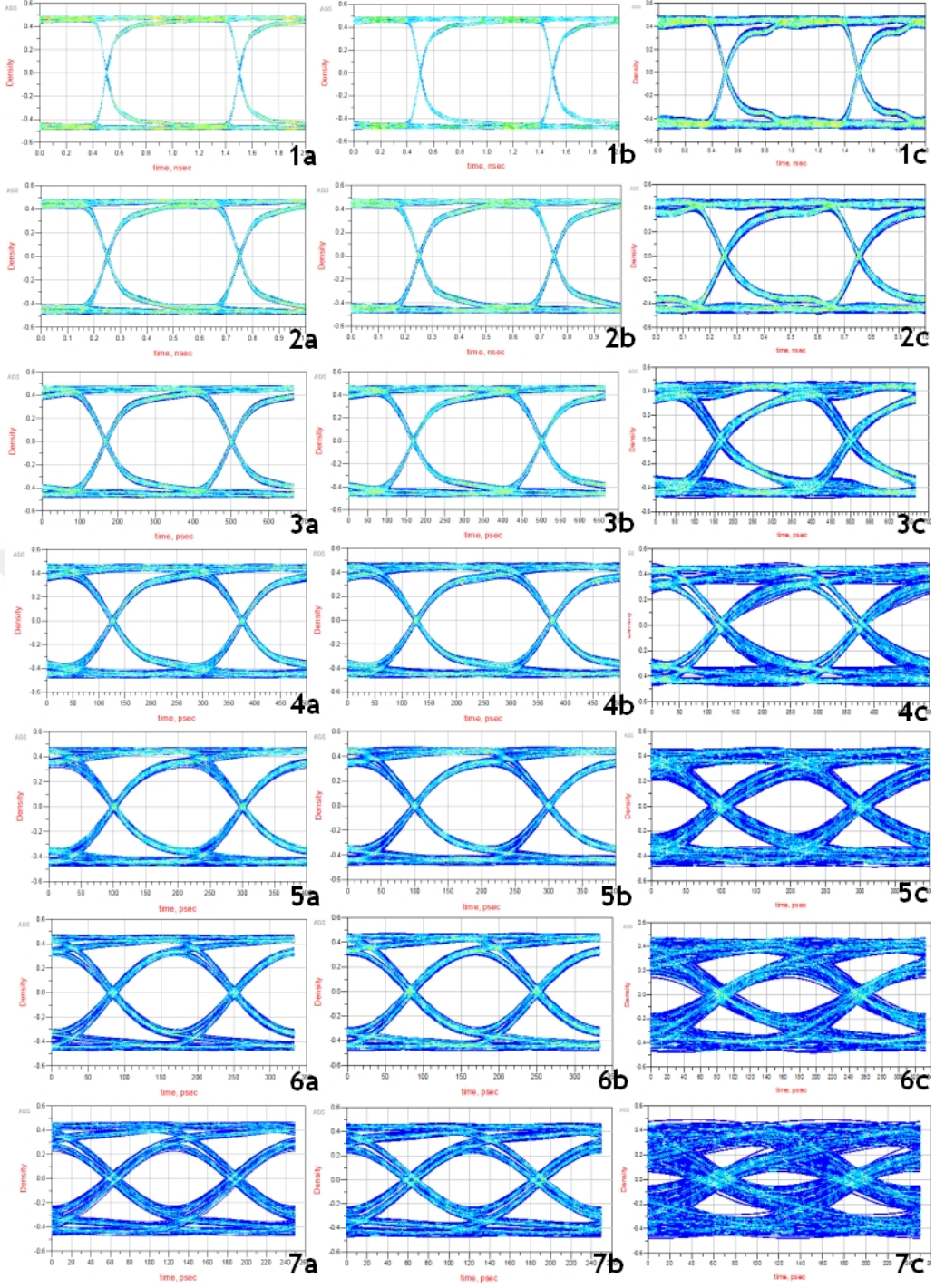
Kanal performansını gözlemlmek için S-parametresi incelendikten sonra göz çizelgesine de bakılmıştır. Göz çizelgesi, tasarım öncesi, tasarım sonrası ve kanal VNA ölçümleri için 1 Gbps, 2 Gbps, 3 Gbps, 4 Gbps, 5 Gbps, 6 Gbps ve 8 Gbps bant genişliklerinde Keysight ADS jenerik sürücü ve alıcı modeli ile sözde rastgele bit sırası (*ing. Pseudo Random Bit Sequence, PRBS*) gönderilerek test edilmiştir. Benzetimi yapılan kanal gerçek kullanıma en yakın olan, sinyal ve çift geçiş deliği (a senaryosu) kanalına 1 metre RF047 kablo modeli eklenerek yapılmıştır. Göz çizelgesinde performans değerlendirmesi Şekil 5.8’de gösterilen sinyal 1,0 seviyesi, göz genişliği ve yüksekliği, sinyal zamanlama sapması (*ing. jitter*) üzerinden yapılmıştır. Çizelge 5.2’de koşturulan her göz çizelge analizinin nümerik sonucu paylaşılmıştır. Şekil 5.9’da Çizelge 5.2’deki sonuçlara ait göz çizelgeleri gösterilmiştir.



Şekil 5.8: Göz çizelge ölçüm parametreleri; (a) Sinyal 1&0 seviyesi, (b) Göz genişliği, (c) Göz yüksekliği, (d) Zamanlama sapması (jitter)

Çizelge 5. 2: Göz çizelge analizi nümerik çıktısı paylaşılmıştır.

Simülasyon	Frekans	Seviye-0, mV	Seviye-1, mV	Göz Yüksekliği, mV	Göz Genişliği, sec	JitterRMS, sec
Tasarım Öncesi	1 Gbps	-0.458	0.458	0.832	9.95e-10	2.48e-12
	2 Gbps	-0.444	0.444	0.779	4.95e-10	1.76e-12
	3 Gbps	-0.423	0.424	0.700	3.25e-10	2.61e-12
	4 Gbps	-0.407	0.408	0.634	2.40e-10	2.51e-12
	5 Gbps	-0.396	0.397	0.595	1.90e-10	2.55e-12
	6 Gbps	-0.382	0.383	0.562	1.54e-10	4.18e-12
	8 Gbps	-0.345	0.346	0.423	1.09e-10	4.67e-12
Tasarım Sonrası	1 Gbps	-0.458	0.458	0.838	1.00e-9	<1.00e-15
	2 Gbps	-0.444	0.444	0.773	4.92e-10	2.78e-12
	3 Gbps	-0.422	0.422	0.693	3.25e-10	2.70e-12
	4 Gbps	-0.405	0.405	0.626	2.41e-10	2.61e-12
	5 Gbps	-0.394	0.394	0.592	1.88e-10	3.34e-12
	6 Gbps	-0.380	0.380	0.543	1.53e-10	3.65e-12
	8 Gbps	-0.343	0.343	0.414	1.07e-10	5.44e-12
VNA Ölçümü	1 Gbps	-0.435	0.436	0.756	9.90e-10	3.12e-12
	2 Gbps	-0.402	0.403	0.647	4.87e-10	4.15e-12
	3 Gbps	-0.380	0.390	0.557	3.06e-10	8.25e-12
	4 Gbps	-0.366	0.367	0.444	2.26e-10	7.23e-12
	5 Gbps	-0.338	0.339	0.373	1.65e-10	1.04e-11
	6 Gbps	-0.308	0.310	0.270	1.30e-10	1.06e-11
	8 Gbps	-0.259	0.261	0.096	7.56e-11	1.39e-11



Şekil 5.9: Göz çizelge analizi yoğunluk gösterimi, (1a-7a) Tasarım öncesi göz çizenekleri, (1b-7b) Tasarım sonrası göz çizenekleri, (1c-7c) VNA ölçümü göz çizenekleri, bant genişlikleri sırasıyla yukarıdan aşağıya 1 Gbps, 2 Gbps, 3 Gbps, 4 Gbps, 5 Gbps, 6 Gbps ve 8 Gbps

VNA ölçümünde ki göz çizelgesini incelediğimizde S-parametre sonuçlarında da olduğu gibi 6 Gbps (3 GHz)'den sonra konektör kaynaklı kırılma yaşandığı gözlenmektedir. 5 Gbps kullanıma kadar tasarım öncesi & sonrası ve VNA ölçümünde göz çizelgesi açık bir şekilde kurulabilmiştir. Kanalda kullanılacak iletim protokolü

tasarlanan yongalara göre deđiŖeceđinden dolayı göz maskesi (*ing. eye mask*) çizelge üzerine uygulanmamıştır. 8 Gbps PRBS ile kanal benzetimi yapıldığında Şekil 5.9-7c'de görüldüğü gibi göz çizelgesi göçmüş, açık bir çizelge kurulamamıştır.

5.3 Deđerlendirme

Bu çalışma TOBB Ekonomi ve Teknoloji Üniversitesi Süper İletken Laboratuvarında maksimum 2.5 GHz çalışma bandında faaliyet gösterecek baskı devre kartı tasarımı ve performans testlerini içermektedir. Çalışmanın hedefi özel üretim yüksek hızlı yongaların test edilebilmesi için ergonomik, sistem kararlılığı olan, kontrol edilebilir laboratuvar sonuçları elde edebileceğimiz ara yüz ihtiyacımıza cevap verecek bir altyapı oluşturmaktır.

Yüksek frekanslı baskı devre tasarımında kritik olan dielektrik malzeme, iletilen sinyal kaybı, yansımalar, çapraz girişim, empedans kontrollü iletim hattı modellemesi konseptleri incelenmiştir. Çalışmadaki ara yüz geliştirme süreci; analiz, tasarım, üretim ve test adımlarının hepsini kapsamaktadır. Süreç adımları daha sonra laboratuvarda yapılacak tasarımlar için bir kaynak ve dokümantasyon oluşturma amacını taşımaktadır.

Laboratuvardaki test altyapı gereksinimini karşılayabilmek için 120 pinli yonga taşıyıcı kartı ve gerekli ara yüzler tasarlanıp üretilmiştir. Arayüz bütünü, gerçek kanaldan elde edilen S-parametre modelinin Keysight ADS benzetim programının sahip olduđu verici (*ing. transmitter, TX*) ve alıcı (*ing. receiver, RX*) modelleri ile sürülmüştür. Üretilen BDK'lardan alınan ölçümler 77.45 mm mikro Ŗerit iletim hattı için 2.5 GHz frekans bant genişliğinde -10 dB altı sinyal yansıma deđerine (S11), -1.72 dB iletim hattı kayıp deđerine (S21) sahiptir. Kanal çıkışına 1 metre, maksimum 6 GHz bant genişliği destekli RF kablo eklenmesi dâhilinde iletim hattı kaybı -3.53 dB olmaktadır. Sinyal hattı üzerindeki yakın uç çapraz girişim gürültüsü (S31) -10 dB altında, uzak uç çapraz girişim gürültüsü -20 dB altında kalmaktadır. Keysight ADS jenerik sürücü ve alıcı modeli ile sözde rastgele bit sırası kanala farklı frekans bantlarında gönderildiğinde 5 Gbps'ye kadar kadar göz çizeneđi açık kalmaktadır.

Gelecek alıřmalarda daha yksek bant geniřlięindeki ihtiyalara cevap vermek iin konektr pin haritası sinyal bařına dřecek geri dnř pini artacak řekilde deęiřtirilebilir. Bylece sinyallerin ortak bir toprak konektr pininden dnmesinin neden olduęu empedans devamsızlıęı ve sinyalin grdę indktans azalır. Bu geliřtirmeye alternatif olarak, referans dzlemi saęlayan daha yksek bant geniřlięine sahip konektr sisteme entegre edilebilir. Simulasyon doęruluęunu arttırmak iin, 3 GHz zerindeki frekanslarda sistem kararlılıęına ciddi etkileri bulunan konektr geiři sistemden ayrılarak yksek bantlardaki karakteriřtięi tek bařına test edilebilir. Buradan elde edilecek S-paramtere eldesi gelecek benzetimler iin referans olarak kullanılabilir. Bunlara ek olarak, baskı devre tarafı iin ise katman yapısında teflon veya seramik tabanlı dielektrik malzeme tercih edilebilir. Teflon ya da seramik tabanlı malzeme, yksek frekansların sebep olduęu materyal kayıplarını minimum seviyeye indirecektir.



KAYNAKLAR

- [1] **Coombs, C.**, (2007). Printed Circuits Handbook, 6th. McGraw-Hill Professional.
- [2] **Bensene, R.**, “Calculator”. Available at: <https://www.oldcalculatormuseum.com/wang362e.html> (erişim Eyl. 09, 2020).
- [3] Industry ARC Corporation, “Printed Circuit Board Market & Recyclable PCB Market - Forecast(2020 - 2025)”. Available at: <https://www.industryarc.com/Report/110/Printed-Circuit-Board-Market-Analysis-and-Forecast.html> (erişim Ağu. 15, 2020).
- [4] “WECC Global PCB Production Report for 2015”, (2016).
- [5] **Jawitz, Martin W.**, (2006). Materials for Rigid and Flexible Printed Wiring Boards, 1st. CRC Press.
- [6] ISOLA, “Laminate & Prepreg Manufacturing”. Available at: <https://www.isola-group.com/wp-content/uploads/Understanding-Laminate-Prepreg-Manufacturing.pdf>.(erişim Ağu. 15,2020).
- [7] **Levchik, S. V., Weil, E. D.**, “Thermal decomposition, combustion and flame-retardancy of epoxy resins - A review of the recent literature”, Polym. Int., c. 53, sayı 12, ss. 1901–1929, 2004, doi: 10.1002/pi.1473.
- [8] IPC, “IPC-4101 Specification for Base Materials for Rigid and Multilayer Printed Boards”, (2007). IPC, Illinois, s. 221.
- [9] **Kelley, E.**, “Re-engineered FR-4 Base Materials for Improved Multilayer PCB Performance”. Available at: <https://www.isola-group.com/wp-content/uploads/Re-engineered-FR-4-Base-Materials-for-Improved-Multilayer-PCB-Performance.pdf> (erişim Eyl. 09, 2020).
- [10] IPC, “IPC-2221A Generic Standard on Printed Board Design”, (2003). IPC, Illinois.
- [11] IPC, “IPC-2141A Design Guide for High-Speed Controlled Impedance Circuit Boards”, (2004). IPC, Illinois.
- [12] **Bogatin, E.**, (2009). Signal and Power Integrity: Simplified, 2nd. Prentice Hall.
- [13] **Houran, M. A., Yang, X., Chen, W.**, “Magnetically coupled resonance wpt: Review of compensation topologies, resonator structures with misalignment, and emi diagnostics”, Electron., c. 7, sayı 11, 2018, doi: 10.3390/electronics7110296.
- [14] **Jing, X., Zhou, R.**, “Crosstalk analysis and simulation in high-speed PCB design”, (2007) 8th Int. Conf. Electron. Meas. Instruments, ICEMI, ss. 2437–2440, 2007, doi: 10.1109/ICEMI.2007.4350711.



ÖZGEÇMİŞ

Ad-Soyad : Furkan AYDIN
Uyruđu : T.C
Dođum Tarihi ve Yeri : 11/03/1992, Çankaya
E-posta : aydin.furkann@gmail.com

ÖĐRENİM DURUMU:

Derece	Eđitim Birimi	Mezuniyet tarihi
Lisans	Çukurova Üniversitesi Elektrik-Elektronik Mühendisliđi Bölümü/ADANA	2016
Lise	Süleyman Demirel Anadolu Lisesi/ANKARA	2011

İŞ DENEYİMİ:

Yıl	Yer	Görev
2016-2020	TÜBİTAK SAGE (Ankara/Türkiye)	Araştırmacı
2014-2014	Aselsan SST (Ankara/Türkiye)	Stajyer
2013-2013	Bristol-Myers Squibb Swords Laboratories (Dublin/İrlanda)	Stajyer

YABANCI DİL:

- İngilizce (İleri Düzey)