

ÖZET

SICAKLIK LİMİTİNE GÖRE UYARLANABİLİR ALTTAŞ KUTUPLAMA (BODY BIAS) GERİLİMLİ BİR DİNAMİK RASTGELE ERİŞİM BELLEĞİ (DRAM) YAPISI

5

Bu buluş, sıcaklık limiti veya sıcaklığına bağlı olarak dinamik rastgele erişim belleği yapılarındaki hücrelerin (21) erişim transistörlerine (211) kutuplama gerilimlerinin uyarlamalı olarak uygulanması sağlayan bir dinamik rastgele erişim belleği yapısı (1) ile ilgilidir.

10

15

İSTEMLER

1. Sıcaklık limiti veya sıcaklığına bağlı olarak dinamik rastgele erişim belleği yapılarındaki hücrelerin (21) erişim transistörlerine (211) kutuplama gerilimlerinin uyarlamalı olarak uygulanması sağlayan,

5 - birden fazla sayıda hücreden (21) oluşan en az bir satır içeren en az bir temel DRAM (2),

- bir kapasitörle birlikte her bir hücreyi (21) oluşturan bir erişim transistörü (211) **içeren**,

- bir satırı oluşturan hücrelerdeki (21) erişim transistörlerinin (211) her birinin alttaş terminallerinin bağlı olduğu bir kutuplama hattı (212),

10 - kutuplama hattına (212) önceden belirlenmiş bir değerde kutuplama gerilimi (B) verilip verilmeyeceğini kontrol etmek için en az bir çoklayıcı (4),

- çoklayıcının (4) seçim girişine (selection input) bağlı olan ve çoklayıcının çalışmasını kontrol eden, DRAM sıcaklığına bağlı olarak çıkış sinyali üreterek çoklayıcıya (4) iletmek ve çoklayıcı (4) aracılığı ile sıcaklığa bağlı olarak önceden belirlenmiş bir değerde kutuplama geriliminin (B) hücrelere (21) iletilmesini sağlamak için uyarlanmış en az bir kontrol ünitesi (3),

15 - kontrol ünitesinden (3) çoklayıcıya gelen veriye göre çoklayıcının (4) veri girişlerinden (data input) en az birinden alınarak kutuplama hattına (212) iletilecek kutuplama geriliminin (B) geçtiği en az bir kutuplama sürücüsü (5) **ile karakterize edilen** bir dinamik rastgele erişim belleği yapısı (1).
2. En az bir satır için hücre (21) veya DRAM sıcaklığına göre çoklayıcının (4) çıkışını belirlemek için seçim girişine birden fazla sayıda farklı gerilimden birini vermek için uyarlanmış kontrol ünitesi (3) **içeren** istem 1'deki gibi bir dinamik rastgele erişim belleği yapısı (1).

25
3. Her bir satırdaki erişim transistörlerinin (211) aynı ve tek bir kutuplama hattına (212) bağlanması **ile karakterize edilen** istem 1' deki gibi bir dinamik rastgele erişim belleği yapısı (1).

30

4. Her bir satırdaki erişim transistörleri (211) arasında olan ve her bir satırdaki erişim transistörlerine (211) aynı anda ve aynı voltajda kutuplama gerilimi (B) verilmesini sağlayan kutuplama hattı (212) **ile karakterize edilen** istem 1' deki gibi bir dinamik rastgele erişim belleği yapısı (1).
5. Yüksek sıcaklıklarda veya sıcaklık artışlarında hücrelere (21) kutuplama gerilimi (B) uygulanarak erişim transistörlerinin (211) eşik değerinin ve saklama zamanının artmasını sağlamak için uyarlanmış kontrol ünitesi (3) **ile karakterize edilen** istem 1' deki gibi bir dinamik rastgele erişim belleği yapısı (1).
6. Önceden belirlenen sıcaklık limiti değerlerine göre hücrelere (21) kutuplama gerilimi (B) uygulanıp uygulanmayacağına karar vermek, hücrelere (21) kutuplama gerilimi (B) uygulanacak ise sıcaklık limit değerine göre önceden belirlenen kutuplama geriliminin (B) hücrelere (21) uygulanmasını sağlamak için uyarlanmış kontrol ünitesi (3) **ile karakterize edilen** istem 1' deki gibi bir dinamik rastgele erişim belleği yapısı (1).
7. DRAM veya hücre (21) sıcaklık değeri önceden belirlenen değerin üzerinde ise hücrelere (21) kutuplama gerilimi (B) uygulamak, sıcaklık değeri belirlenen limit değerinin altında ise hücrelere (21) kutuplama gerilimi (B) uygulamamak için uyarlanmış kontrol ünitesi (3) **ile karakterize edilen** istem 1' deki gibi bir dinamik rastgele erişim belleği yapısı (1).
8. Sıcaklığına bağlı olarak çıkış sinyali üretmek, sıcaklık değeri daha önceden belirlenen sıcaklık değeri veya sıcaklık limit aralığı veya sıcaklık limitini aşmış ise çoklayıcıya (4) sinyal ileterek önceden belirlenmiş bir değerde kutuplama geriliminin (B) hücrelere (21) ve erişim transistörlerine (211) iletilmesini sağlamak için uyarlanmış kontrol ünitesi (3) **ile karakterize edilen** istem 1' deki gibi bir dinamik rastgele erişim belleği yapısı (1).
9. Hücrelerin (21) sıcaklığını limit değer üzerinde olarak değerlendirdiğinde,

çoklayıcının (4) çıkışından kutuplama hattına (212) kutuplama gerilimi (B) iletilmesi için gerekli seçim girişini üretmek için uyarlanmış kontrol ünitesi (3) **ile karakterize edilen** istem 1' deki gibi bir dinamik rastgele erişim belleği yapısı (1).

5

TARİFNAME

SICAKLIK LİMİTİNE GÖRE UYARLANABİLİR ALTTAŞ KUTUPLAMA (BODY BIAS) GERİLİMLİ BİR DİNAMİK RASTGELE ERİŞİM BELLEĞİ (DRAM) YAPISI

5

Teknik Alan

10 Bu buluş, dinamik rastgele erişim belleği (dokümanın kalanında DRAM olarak anılacaktır) yapılarında daha önceden belirlenmiş sıcaklık değerine bağlı olarak hücrelerdeki erişim transistörlerine kutuplama (bias) gerilimlerinin uyarlamalı olarak uygulanması ile ilgilidir.

Önceki Teknik

15

Günümüzde DRAM üreticileri fabrika seviyesindeki üretim sırasında DRAM'ler için önceden belirlenmiş yenileme zamanları (refresh time) belirlemekte ve DRAM karakteristiğine göre saklama zamanları (retention time) ortaya çıkmaktadır. Yenileme zamanı hücrelerde veri saklanmasına yarayan kapasitörün boşalmadan önce periyodik olarak tekrar şarj edildiği önceden belirlenmiş bir zaman olarak, saklama zamanı ise bir hücrenin yenilenme yapılmadan verileri saklayabildiği zaman olarak ifade edilebilir.

25 Bir DRAM üzerinde bulunan hücrelerden bazıları diğer hücelere göre daha zayıftır. Bir hücrenin zayıf olması, o hücrenin sakladığı veriyi diğer hücelere göre daha kısa zamanda kaybetmesi yani saklama zamanının daha kısa olması anlamına gelmektedir. Bazı hücreler ise içindeki veriyi daha uzun süre saklayabilmektedir. Saklama zamanındaki bu değişikliklere üretim kaynaklı farklılıklar sebep olmaktadır. Zayıf hücrelerin oranı az olsa bile tüm DRAM hücreleri için yenileme sıklığı üreticiler tarafından bu zayıf hücrelerin saklama zamanı değerine göre belirlenmektedir. Bu durumda birçok hücre için (hatta zayıf olmayan hücreler için bile) en zayıf hücreye

göre yenileme yapıldığından dolayı gereksiz yere yenileme (refresh) yapılmış olmaktadır.

5 DRAM için sıcaklık arttıkça sızdırma akımları artmakta ve bit hücreleri sakladıkları veriyi sıcaklık arttıkça daha da hızlı kaybetmektedirler. Sıcaklık arttıkça atomların mobilitesi artmakta, daha hızlı hareket etmekte ve transistörler daha çok sızdırmaktadır. Bu durumda DRAM içindeki saklanan verinin daha hızlı kaybedilmesine neden olmaktadır. Kısaca, sıcaklık arttıkça DRAM için daha sık yenilemeye ihtiyaç duyulmaktadır. Mevcut DRAM' lerde bu soruna çözüm için 10 sıcaklık değeri belirli bir limitin üzerine çıkması durumunda yenileme sıklığı artırılmaktadır. Sıcaklık arttıkça retention time düşmekte ve sızdırma akımı artmaktadır, bu sorundan dolayı daha önceden belirlenen refresh time (rate) daha sık olacak şekilde güncelleme yapılmaktadır. Örnek olarak tüm DRAM hücreleri için 64 ms (milisaniye) olarak belirlenen refresh time değeri, sıcaklık 85 °C (derece) 15 üzerine çıktığında 32 ms (milisaniye) olarak belirlenmekte ve iki katına çıkarılmaktadır. Bu durumda zayıf hücrelerden dolayı olması gerekenden çok fazla sayıda yenileme gerçekleşirken, söz konusu sıcaklık artışı nedeni ile yenileme sayısı çok daha fazla artmakta ve bu yenilemeler çoğunluğunun güçlü hücrelerden oluştuğu DRAM yapısı için gereksiz yenilemeye neden olmaktadır. Söz konusu 20 durum yüksek sıcaklıklarda çok fazla performans kaybına neden olmaktadır.

Yenileme işlemi için gereken güç tüketiminin yanı sıra yenileme sırasında okuma ve yazma yapılamayacağı için bu hücreler için gelen istekler bekletilmek durumunda kalmaktadır. Dolayısıyla hem güç tüketimini azaltabilmek hem de 25 başarımlı ve performansı artırmak için toplam yenileme sayısında veya yenileme sıklığında düşüşe ihtiyaç duyulmaktadır. Başvuru konusu patent ile yüksek sıcaklıklarda yenileme zamanının artırılması yerine, yüksek sıcaklıklarda DRAM içerisinde bulunan hücrelere kutuplama gerilimi (bias voltage) uygulanarak eşik değeri arttırılmakta ve böylece söz konusu yüksek sıcaklıklarda yenileme sıklığının 30 arttırılmasına gerek kalmamaktadır. Böylece yukarıdaki örnekte belirtildiği gibi yüksek sıcaklıklarda DRAM hücreleri için 64 ms (milisaniye) olarak belirlenen

refresh time değeri, 32 ms (milisaniye) olarak değiştirilmeden yüksek sıcaklıklarda farklı bir çözüm sağlanmaktadır.

5 Tekniğin bilinen durumunda yer alan US2003067824 A1 sayılı Birleşik Devletler patent dokümanında, self-refresh modunda yenilemlerin (refresh) farklı zamanlarda yapılabilmesi için variable bias voltage generator (değişken bias fark gerilimi üreticisi) kullanılması önerilmektedir. Body bias voltage, body voltage için fark uygulamak demektir. Söz konusu patent dokümanında clock generator için gerilimde fark oluşturmak açıklanmaktadır. Başvuru konusu patentte ise DRAM 10 sıcaklığı yüksek sıcaklık değerlerine ulaştığında hücrelere (hücrelerin içerisinde bulunan transistörlere) kutuplama gerilimi (bias voltage) uygulanarak sızdırma akımının artışı kutuplama gerili ile ayarlanmaktadır.

15 Tekniğin bilinen durumunda yer alan US2010332943 (A1) sayılı Birleşik Devletler patent dokümanında, bir veri yenileme mekanizması açıklanmıştır. Söz konusu mekanizma bir kontrolcü, eşik ayarlayıcı ve yenileyici içermektedir. Sistem, yakın zamanda işlenen ve kontrol edilen bölgeleri tekrar tekrar yenilememek adına işlem hataları ve yenilenme zamanlarına göre ayırarak eşik değerler ayarlanarak işlemeden çıkarmaktadır. Söz konusu dokümanda refresh zamanı için bir eşik 20 belirlenmekte, bu eşik değeri ayarlanabilmekte böylece farklı zamanlarda refresh mümkün hale gelmektedir. Başvuru konusu patentte ise DRAM sıcaklığı yüksek sıcaklık değerlerine ulaştığında hücrelere (hücrelerin içerisinde bulunan transistörlere) kutuplama gerilimi (bias voltage) uygulanarak sızdırma akımının artışı kutuplama gerili ile ayarlanmaktadır.

25

Buluşun Kısa Açıklaması ve Amaçları

30 Bu buluşun amacı, yüksek sıcaklıklarda tekniğin bilinen durumunda yer alan temel tasarımı DRAM'lere göre (uygulanan bias gerilimine göre değişmektedir) daha az yenileme sıklığına ihtiyaç duyan böylece güç tüketiminin ve okuma/yazmaların yenileme ile çakışma ihtimalinin azaldığı bir DRAM gerçekleştirmektir.

5 Bu buluşun diğer bir amacı sıcaklık artışı ile sızdırma akımlarında arttıkça refresh zamanının arttırılması yerine hücrelerin içerisinde bulunan transistörlere kutuplama gerilimi (bias voltage) uygulanarak sızdırma akımının artışı kutuplama gerili ile ayarlanmasını sağlayan bir DRAM gerçekleştirmektir.

10 Bu buluşun diğer bir amacı daha önceden belirlenen bir sıcaklık artışı ile birlikte hücrelerin eşik değerinin arttırılmasını sağlayarak sızdırmaların artmasını ve performans düşüşünü engelleyen bir DRAM gerçekleştirmektir.

Buluşun Ayrıntılı Açıklaması

15 Bu buluşun amacına ulaşmak için gerçekleştirilen bir uyarlanabilir alttaş kutuplama gerilimli DRAM yapısı, ekli şekillerde gösterilmiş olup bu şekiller;

Şekil 1. DRAM yapısının şematik görünüşüdür.

Şekil 2. Bir hücrenin şematik görünüşüdür.

20 Şekillerdeki parçalar tek tek numaralandırılmış olup, bu numaraların karşılığı aşağıda verilmiştir.

1. Uyarlanabilir alttaş gerilimli DRAM yapısı

2. Temel DRAM

21. Hücre

25 211. Erişim Transistörü

212. Kutuplama hattı

3. Kontrol ünitesi

4. Çoklayıcı

5. Kutuplama sürücüsü

30 G. Toprak

B. Kutuplama gerilimi

- Sıcaklığına bağlı olarak dinamik rastgele erişim belleği yapılarındaki hücrelerin (21) erişim transistörlerine (211) kutuplama gerilimlerinin uyarlamalı olarak uygulanması sağlayan sıcaklık limitine göre uyarlanabilir alttaş gerilimli DRAM
- 5 (1) en temel halinde aşağıdaki unsurları içermektedir;
- birden fazla sayıda hücreden (21) oluşan en az bir satır içeren en az bir temel DRAM (2),
 - bir kapasitörle birlikte her bir hücreyi (21) oluşturan bir erişim transistörü (211),
 - bir satırı oluşturan hücrelerdeki (21) erişim transistörlerinin (211) her birinin
 - 10 alttaş terminallerinin bağlı olduğu bir kutuplama hattı (212),
 - kutuplama hattına (212) önceden belirlenmiş bir değerde kutuplama gerilimi (B) verilip verilmeyeceğini kontrol etmek için en az bir çoklayıcı (4),
 - çoklayıcının (4) seçim girişine (selection input) bağlı olan ve çoklayıcının (4) çalışmasını kontrol eden, DRAM sıcaklığına bağlı olarak çıkış sinyali üreterek
 - 15 çoklayıcıya (4) iletmek ve çoklayıcı (4) aracılığı ile sıcaklığa bağlı olarak önceden belirlenmiş bir değerde kutuplama geriliminin (B) hücrelere (21) iletilmesini sağlamak için uyarlanmış en az bir kontrol ünitesi (3),
 - kontrol ünitesinden (3) çoklayıcıya gelen veriye göre çoklayıcının (4) veri girişlerinden (data input) en az birinden alınarak kutuplama hattına (212)
 - 20 iletilecek kutuplama geriliminin (B) geçtiği en az bir kutuplama sürücüsü (5) içermektedir.

Buluş konusu sıcaklık limitine göre uyarlanabilir alttaş gerilimli DRAM yapısında (1), kullanıldığı elektronik cihazdaki işlemcinin fonksiyonlarını yerine

25 getirebilmesi için gerekli veri, program kodu ve benzeri gibi bilgileri saklamak için bir temel DRAM (2) bulunmaktadır. Temel DRAM'in (2) içinde hücreler (21) bulunmaktadır. Her bir hücre (21) bir kapasitörden ve bir erişim transistöründen (211) oluşmaktadır. Bir kapasitör ve erişim transistöründen (211) oluşan hücreler (21) yan yana gelerek satırları, satırlar da alt alta gelerek temel DRAM'in (2)

30 yapısını meydana getirmektedir.

- Bir hücrenin (21) içinde yer alan erişim transistörünün (211) kaynak (source) gerilimi ile (body) alttaş gerilimi arasındaki fark değiştirilerek o erişim transistörünün (211) eşik değer gerilimi ayarlanabilmektedir. Bir transistörün (211) eşik değer geriliminin artmasıyla o transistör (211) daha az sızdırmaya başlamakta ve dolayısıyla o transistörün (211) yer aldığı hücre (21) içinde sakladığı veriyi daha uzun süre tutabilmekte yani saklama zamanı artmaktadır. Transistöre (211) farklı eşik değeri gerilimi uygulanması ile transistörün (211) saklama zamanı artırılarak sızdırmazlığı azaltılabilmektedir.
- 5
- 10 Buluş konusu DRAM yapısında (1) bir satıra ve dolayısı ile satırı oluşturan hücrelerdeki (21) her bir erişim transistörüne (211) kutuplama gerilimi (B) verilip verilmeyeceğine kontrol ünitesi (3) tarafından karar verilmekte ve bu karar çoklayıcı (4) vasıtasıyla uygulanmaktadır. Buluşun tercih edilen uygulamasında bahsedilen karar verilirken DRAM yapısının (1) sıcaklığı kontrol edilmektedir.
- 15 DRAM yapısının (1) sıcaklığı ve DRAM yapısı (2) içinde bulunan hücrelerin (21) sıcaklığı arttıkça sızdırma akımı artmakta ve transistörlerin (211) saklama zamanını azalmaktadır. DRAM yapısı (1) sıcaklığı saklama zamanını doğrudan etkilemektedir.
- 20 Bir satırın saklama zamanı verisi ise şu şekilde belirlenip etiketlenmektedir. Bir satır için saklama zamanı, o satırdaki en zayıf hücreye (21) göre belirlenmektedir. Satıra ait saklama zamanı, önceden belirlenmiş tercih edilen sayıda saklama zamanı aralıklarından hangisine denk geliyorsa satır o aralık ile etiketlenmektedir. Sınıflandırma olarak adlandırılan bu işleme örnek bir uygulama olarak; 128
- 25 milisaniyelik (ms) bir zaman iki aralığa bölünmek istediğinde 0-64 ms ve 64-128 ms olarak iki aralık belirlenmektedir. Bu, hücrelerin (21) üretim kaynaklı olarak farklılık gösteren saklama zamanları göz önünde bulundurularak 64 ms'de bir ya da 128 ms'de bir yenilenebileceği anlamına gelmektedir. Örneğin saklama zamanı 64 ms ve 128 ms arasında olan (örn: 75 ms) bir hücre (21), bu zaman geçmeden önce
- 30 yenilenmesi gerektiğinden belirlenen saklama zamanı aralıklarından 0-64 ms aralığında etiketlenmektedir. Saklama zamanı 128 ms'den yüksek olan bir hücre

(21) 64-128 ms aralığında etiketlenmektedir. Ancak bir satır da daha yüksek saklama zamanı aralığında etiketlenmiş hücreler (21) barındırsa bile sahip olduğu en kısa saklama zamanı aralığında etiketlenen hücre (21) ile aynı etiketi almaktadır. Mevcutta kullanılan DRAM' lerde sıcaklık arttıkça sızdırma akımı artmakta ve
5 DRAM için belirlenen yenileme zamanı sıklığı arttırılmaktadır. Örneğin 70° C sıcaklığa göre saklama zamanı (retention time) 128 milisaniye belirlenen bir DRAM için, sıcaklık 80° C ye artınca saklama zamanı 64 milisaniye olarak değiştirilmektedir. Sıcaklık değeri 80° C yi geçerse bu kez saklama zamanı 32 milisaniye yapılmaktadır. DRAM sıcaklık değişimi saklama zamanı çok fazla
10 etkilemektedir ve sıcaklık artışı ile birlikte saklama zamanı azaldığı için yenileme sayısında (refresh rate) aynı şekilde artış olmaktadır. Sıcaklık 70° C iken 128 milisaniyede bir yenileme yapılırken, sıcaklık 80° C ye artınca 64 milisaniye de ve sıcaklık değeri 80° C yi geçerse bu kez 32 milisaniyede bir yenileme yapılmaktadır. Söz konusu durum yüksek sıcaklıklarda çok fazla performans ve enerji kaybına
15 neden olmaktadır. Başvuru konusu patent ile yüksek sıcaklıklarda yenileme sayısının bir başka ifade ile yenileme sıklığının arttırılmasına gerek kalmamaktadır. Başvuru konusu patent ile yüksek sıcaklıklarda ve/veya sıcaklık artışlarında hücrelere (21) kutuplama gerilimi uygulanarak eşik değeri arttırılmakta ve sızdırma akımlarının artışı kutuplama gerilimi (B) ile kontrol edilmektedir.

20

Buluş konusu DRAM yapısında (1), kontrol ünitesi (3) satırlara seçim girişinden gerekli gerilimi vermek için uyarlanmıştır. Kontrol ünitesi (3) satırlara ait etiket verilerine göre seçim girişinden gerekli gerilimi verebilmektedir. Kontrol ünitesi (3) aynı zamanda DRAM yapısı (1) sıcaklığını kontrol etmektedir. DRAM yapısının
25 (1) sıcaklığı sıcaklık sensör/sensörleri ile ölçülmektedir. Sıcaklık sensörü DRAM yapısının (1) içinde ve/veya dışında olabilmektedir. Tercihen sıcaklık sensörü sayesinde DRAM yapısının (1) sıcaklığı ölçülmekte ve sıcaklık değeri kontrol ünitesine (3) iletilmektedir. Kontrol ünitesi (3) DRAM yapısının (1) sıcaklığını anlık olarak takip etmektedir. DRAM yapısı (1) sıcaklık değerine göre sızdırma
30 akımı değeri değişmektedir, kontrol ünitesi (3) içerisinde her sıcaklık değeri ve sızdırma akımı değeri bulunmaktadır. DRAM yapısının (1) sıcaklık değeri arttıkça

sızdırma akımı da artmaktadır örneğin 70 °C, 80° C, 85° C derece gibi yüksek sıcaklık değerlerinde sızdırma akımında önemli bir artış olmaktadır. Kontrol ünitesi (3) DRAM yapısının (1) sıcaklık değerine göre hücrelere (21) kutuplama gerilimi (B) verilmesini sağlamak için uyarlanmıştır. Böylece DRAM yapısının (1) sıcaklığı arttıkça yenileme zamanı sıklığının arttırılmasına gerek kalmamaktadır.

Kontrol ünitesi (3) önceden belirlenen sıcaklık limiti geçtiğinde veya sıcaklık artışına göre hücrelere (21) kutuplama geriliminin (B) iletilmesini sağlamaktadır. Buluşun bir uygulamasında, kontrol ünitesi (3) sıcaklık değerini örneğin sıcaklık 10 70° C, 80° C, 85° C nin üzerinde mi değil mi, bir başka ifade ile sıcaklık limiti geçti mi, kontrol ederek, sıcaklık belirlenen limiti geçtiğinde kutuplama geriliminin (B) hücrelere (21) iletilmesini sağlamaktadır. Bu uygulamada, kontrol ünitesi (3) belirlenen sıcaklık limiti değerlerine göre kutuplama gerilimi (B) uygulanıp uygulanmayacağına karar vermekte ve kutuplama geriliminin (B) hücrelere (21) uygulanmasını sağlamaktadır. Bu uygulamada, kontrol ünitesi (3) sıcaklık değerine göre farklı kutuplama gerilimi (B) uygulanmasını sağlayabilir.

Buluşun başka bir uygulamasında, kontrol ünitesi (3) sıcaklık değerinin belirlenen limit aralığında olup olmadığını kontrol etmektedir. Örneğin, kontrol ünitesi (3) 20 sıcaklık 50° C den düşük mü, sıcaklık 50° C ile 70° C arasında, sıcaklık 70° C ile 80° C arasında mı, sıcaklık 80° C den yüksek mi olup olmadığını kontrol ederek, sıcaklık değerinin bulunduğu aralığa göre kutuplama geriliminin (B) hücrelere (21) uygulanmasını sağlamaktadır. Örneğin sıcaklık 50° C ile 80° C arasında ise kontrol ünitesi (3) 100 milivoltluk bir kutuplama gerilimi (B), sıcaklık 80° C ile 90° C 25 arasında ise 200 milivoltluk bir kutuplama gerilimi (B) hücrelere uygulamaktadır. Bu uygulamada, kontrol ünitesi (3) belirlenen sıcaklık değeri aralığına göre belirlenen kutuplama gerilimi (B) değerinin hücrelere (21) uygulanmasını sağlamaktadır.

30 Buluşun başka bir uygulamasında, kontrol ünitesi (3) sıcaklık değerinin belirlenen limit değerinin altında ise hücrelere (21) kutuplama gerilimi (B) uygulamaz,

sıcaklık daha önceden belirlenen değerin üzerinde ise kutuplama gerilimi (B) uygular. Örneğin, DRAM yapısı (1) sıcaklığı 80° C altında ise kontrol ünitesi (3) hücrelere (21) kutuplama gerilimi (B) uygulamaz, sıcaklık 80° C üstünde ise hücrelere (21) kutuplama gerilimi (B) uygular.

5

Kontrol ünitesi (3) çoklayıcının (4) çalışmasını kontrol etmektedir. Çoklayıcının (4) seçim girişine (selection input) bağlı olan kutuplama geriliminin (B) hücrelere (21) iletilip ileilmeyeceğine ilişkin kararı vermektedir. Kontrol ünitesi (3) DRAM yapısının (1) sıcaklığına bağlı olarak çıkış sinyali üretmektedir. DRAM yapısının (1) sıcaklığı daha önceden belirlenen sıcaklık değeri veya sıcaklık limit aralığı veya sıcaklık limitini aşmış ise kontrol ünitesi (3) çoklayıcıya (4) sinyal ileterek önceden belirlenmiş bir değerde kutuplama geriliminin (B) hücrelere iletilmesini sağlamaktadır.

10

15

DRAM yapısı (1) sıcaklığı kontrol ünitesi (3) tarafından limit değer üzerinde olarak değerlendirildiğinde, kontrol ünitesi (3) çoklayıcının (4) çıkışından kutuplama hattına (212) kutuplama gerilimi (B) iletilmesi için gerekli seçim girişini üretmektedir. DRAM yapısı (1) sıcaklığı kontrol ünitesi (3) tarafından limit değer altında olarak değerlendirildiğinde, kontrol ünitesi (3) çoklayıcının (4) çıkışından kutuplama hattına (212) kutuplama gerilimi (B) ileilmeyecek şekilde seçim girişini üretmektedir.

20

25

DRAM yapısı (1) sıcaklık değeri yüksek olarak değerlendirilen bir satıra kutuplama gerilimi (B), kontrol ünitesinin (3) seçim girişinden gelen gerilime göre çoklayıcının (4) veri girişlerinden en az birinden alınarak kutuplama hattına (212) kutuplama sürücüsü (5) vasıtasıyla iletilmektedir. Bu satırdaki herbir hücrenin (21) erişim transistörünün (211) alttaş terminaline kutuplama hattından (212) gelen kutuplama gerilimi (B) uygulanmaktadır. Erişim transistörüne (211) kutuplama gerilimi (B) uygulandığında o transistörün (211) eşik değer gerilimi artmaktadır.

30

Eşik değer geriliminin artmasıyla transistörün (211) sızdırması azalmakta dolayısı ile o transistörün (211) bulunduğu hücrenin (21) saklama zamanı artmaktadır.

Kutuplama geriliminin (B) hücrelere (21) uygulanması ile bir satırdaki tüm hücrelerin (21) sızdırması azalmakta ve saklama zamanı artmaktadır. Böylece sıcaklık artışına rağmen o satır için yenileme zamanı daha uzun seçilebilmekte ve yenileme sıklığı azalmış olmaktadır.

Buluşun bir uygulamasında, her bir satırdaki erişim transistörleri (211) tercihen tek bir kutuplama hattına (212) bağlıdır. Her bir satırdaki erişim transistörleri (211) aynı ve tek bir kutuplama hattına (212) bağlıdır. Her bir satırdaki erişim transistörlerine (211) tek ve aynı kutuplama hattı (212) üzerinden kutuplama gerilimi (B) uygulanmaktadır. Bu satırdaki herbir hücrenin (21) erişim transistörünün (211) alttaş terminaline kutuplama hattından (212) gelen kutuplama gerilimi (B) uygulanmaktadır. Erişim transistörüne (211) kutuplama gerilimi (B) uygulandığında o transistörün (211) eşik değer gerilimi artmaktadır.

Buluşun tercih edilen bir uygulamasında kontrol ünitesi (3) bir satıra kutuplama gerilimi (B) uygulanıp uygulanmayacağına karar vermek için hücrelere (21) ait sıcaklık değeri veya DRAM yapısına (1) ait sıcaklık değerini kullanmak için uyarlanmıştır.

ÖZET

SICAKLIK LİMİTİNE GÖRE UYARLANABİLİR ALTTAŞ KUTUPLAMA (BODY BIAS) GERİLİMLİ BİR DİNAMİK RASTGELE ERİŞİM BELLEĞİ (DRAM) YAPISI

5

Bu buluş, sıcaklık limiti veya sıcaklığına bağlı olarak dinamik rastgele erişim belleği yapılarındaki hücrelerin (21) erişim transistörlerine (211) kutuplama gerilimlerinin uyarlamalı olarak uygulanması sağlayan bir dinamik rastgele erişim belleği yapısı (1) ile ilgilidir.

10

15